

## 简介

本文档介绍了 HC89S 系列中 SPI 模块的基本功能，以及使用该模块时的注意事项。在实际的开发过程中，如需更深一步了解该模块的基本功能以及操作事项，可以参考芯片手册中 SPI 模块的详细介绍。芯片手册中的例程为用户进一步的学习芯片提供参考，该例程也可以应用到实际的开发中。

- 本文档为 HC89S 系列的应用补充材料，不能代替用户手册，具体功能及寄存器的操作等相关事项请以用户手册为准。
- 相关数据手册、工具及技术文档下载网址：<http://www.holychip.cn/>。

## 目录

1	功能介绍 .....	3
2	SPI 信号描述 .....	3
3	SPI 时钟速率 .....	4
4	SPI 功能框图 .....	4
5	SPI 工作模式 .....	4
6	SPI 传送形式 .....	6
7	SPI 出错检测 .....	7
8	SPI 中断 .....	7
9	参考例程 .....	7
10	其他信息 .....	7

# 1 功能介绍

- 全双工，三/四线同步传输
- 主从机操作
- 4级可编程主时钟频率
- 极性相位可编程的串行时钟
- 可选择数据传输方向
- 写冲突及接收溢出标志
- 带MCU中断的主模式模式冲突检测
- 带MCU中断的传输结束标志

## 2 SPI 信号描述

主输出从输入（MOSI）：该信号连接主设备和一个从设备，数据通过 MOSI 从主设备串行传送到从设备，主设备输出，从设备输入。

主输入从输出（MISO）：该信号连接主设备和一个从设备。数据通过 MISO 从从设备串行传入到主设备，从设备输出，主设备输入。若该设备为从设备且未被选时，从设备的 MISO 引脚处于高阻状态。

串行时钟（SCK）：该信号用作控制 MOSI 和 MISO 线上输入输出数据的同步移动，每 8 个时钟周期 MOSI 和 MISO 线上传送一个字节，如果从设备未被选中，SCK 信号将被此设备忽略。注意：只有主设备才能产生 SCK 信号。

从设备选择引脚（ $\overline{SS}$ ）：每个从属外围设备由一个从选择引脚 $\overline{SS}$ 选择，当引脚信号为低电平时，表明该从设备被选中。主设备可以通过软件控制连接于从设备 $\overline{SS}$ 引脚的端口电平选择每个从设备，很明显，只有一个主设备可以驱动通讯网络。为了防止 MISO 总线冲突，同一时间只允许一个从设备与主设备通讯。

下列情况， $\overline{SS}$ 引脚可以作为普通端口或其它功能使用：

（1）设备作为主设备，SPI 控制寄存器 SPCTL 寄存器的 SSIG 位置 1。这种配置仅仅存在于通讯网络中只有一个主设备的情况。

（2）设备配置为从设备，SPI 控制寄存器 SPCTL 的 CPHA 位和 SSIG 位置 1。这种配置情况存在于只有一个主设备一个从设备的通讯网络中，因此，设备总是被选中的，主设备也不需要控制从设备的 $\overline{SS}$ 引脚选择其作为通讯目标。

从设备的 $\overline{SS}$ 引脚被使能时，其它主设备可通过使该引脚维持低电平，从而选中该从设备。为防止 MISO 总线冲突，原则上不允许两个及以上的从设备被选中。

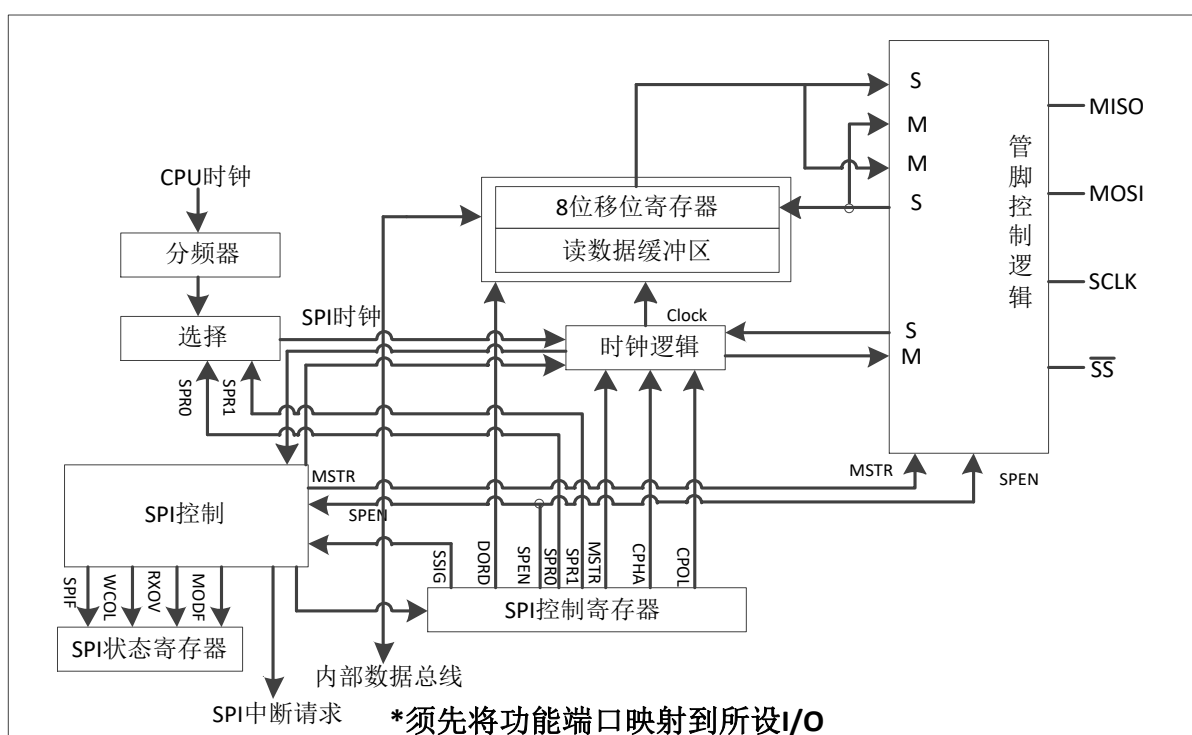
主设备的 $\overline{SS}$ 引脚被使能时，若 $\overline{SS}$ 被拉低 SPSTAT 的 SPIF 标志位将置位（可中断），且 MSTR 位也将被清 0，从而使该设备强制切换成从设备。因此，用户软件必须一直对 MSTR 位进行检测，如果该位被一个从机选择所清零而用户想继续将 SPI 作为主机，这时就必须重新置位 MSTR，否则就进入从机模式。

当 MSTR = 0（从模式）及 CPHA = 0 时，SSIG 必须为 0，因为此时数据传送需要 $\overline{SS}$ 引脚配合，才能完成多数据传送。

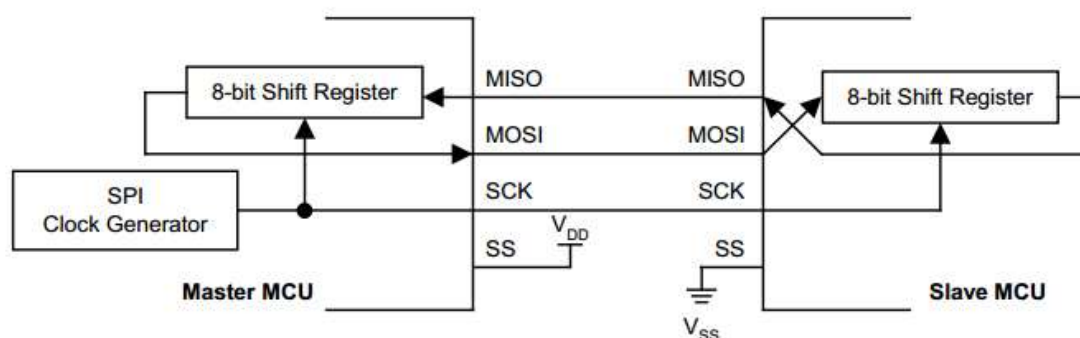
### 3 SPI 时钟速率

在主模式下，SPI 的速率有 4 级选择，分别是内部时钟的 4、16、64 或 128 分频，可通过 SPCTL 寄存器的 SPR[1:0] 位进行选择。

### 4 SPI 功能框图



### 5 SPI 工作模式



SPI 可配置为主模式或从模式中的一种。SPI 模块的配置和初始化通过设置相关寄存器来完成。进一步设置相关寄存器即可完成数据传送。

在 SPI 通讯期间，数据同步地被串行的移进移出，串行时钟线（SCK）使两条串行数据线（MOSI&MISO）上数据的移动和采样保持同步。从设备选择线（ $\overline{SS}$ ）可以独立地选择从属设备；如果从设备没有被选中，则不能参与 SPI 总线上的活动。

当 SPI 主设备通过 MOSI 线传送数据到从设备时，从设备通过 MISO 线发送数据到主设备作为相应，从而实现在同一时钟下数据发送与接收的同步全双工传输。发送移位寄存器和接收寄存器使用相同的 SFR 地址，对 SPI 数据寄存器 SPDAT 进行写操作将写入发送移位寄存器，对 SPDAT 寄存器进行读操作将获得接收移位寄存器的数据。

注：写入的数据不会影响到需要读出的数据。

## 主模式

### (1) 模式启动

SPI 主设备控制 SPI 总线上的所有数据传送的启动。一个 SPI 总线中只允许一个主设备可以启动传送。

### (2) 发送

在 SPI 主模式下，写一个字节数据到 SPI 数据寄存器 SPDAT，数据将会写入发送移位缓冲器。如果发送移位寄存器中已经存在一个数据或正在传送一个数据，那么主 SPI 将产生一个 WCOL 信号以表明写入太快。但是发送移位寄存器中的数据不会受到影响，发送也不会中断。

### (3) 接收

当主设备通过 MOSI 线传送数据到从设备时，同时对应的从设备也可以通过 MISO 线将其发送移位寄存器的数据传送给主设备的接收移位寄存器，实现全双工操作。故 SPIF 标志置 1 即表示数据发送完成也表示数据接收完成。本 SPI 模块接收为双缓冲器，即数据可以在 SPIF 置 1 后读出，如果发生接收溢出，则后面的数据将不会被移入接收寄存器，接收溢出时，SPIF 可正常置 1。

## 从模式

### (1) 模式启动

将 MSTR 置 0（若  $\overline{SS}$  被使能则必须拉低）时，设备处于从模式下运行，数据传送过程中设备模式不能改变（ $\overline{SS}$  引脚必须维持低电平），否则数据传送将失败（SPIF 不会被置 1）。

### (2) 发送

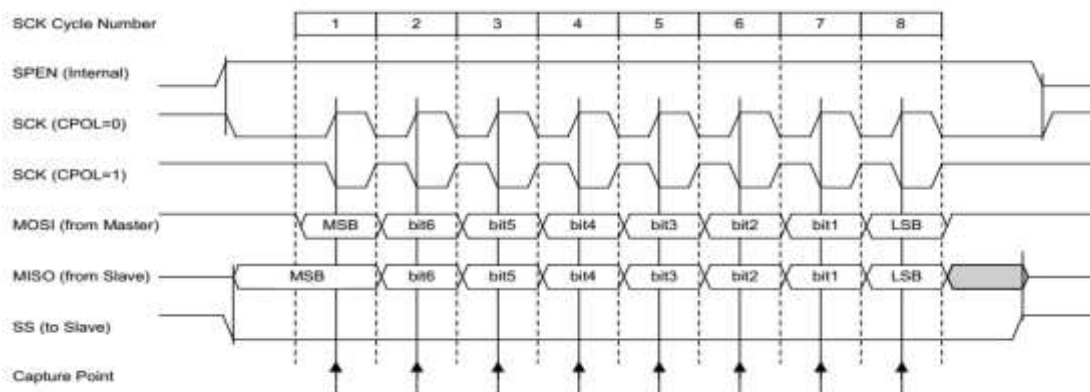
SPI 从设备下不能启动数据传送，所以 SPI 从设备必须在主设备开始一次新的数据传送之前将要传送给主设备的数据写入发送移位寄存器。若发送前未写入数据到发送移位寄存器，从设备将传送数据“0x00”给主设备。若写入数据时发送移位寄存器已经存在数据（或发生在传送过程中），那么 SPI 从设备的 WCOL 标志位将置 1，表示发生写 SPDAT 冲突。但是移位寄存器的数据不受影响，传送也不会被中断，传送完成 SPIF 将被置 1。

### (3) 接收

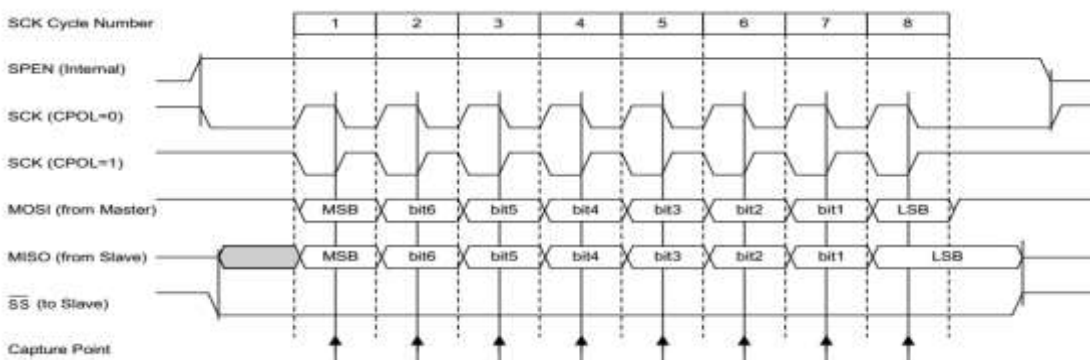
从模式下，按照主设备控制的 SCK 信号，数据通过 MOSI 引进移入，当计数器计数 SCK 边缘数到 8 时，表示一个字节数据接收完毕，SPIF 将置 1，数据可以通过此时读取 SPDAT 寄存器获得，如果发生接收溢出，则后面的数据将不会被移入接收寄存器，接收溢出时，SPIF 可正常置 1。

## 6 SPI 传送形式

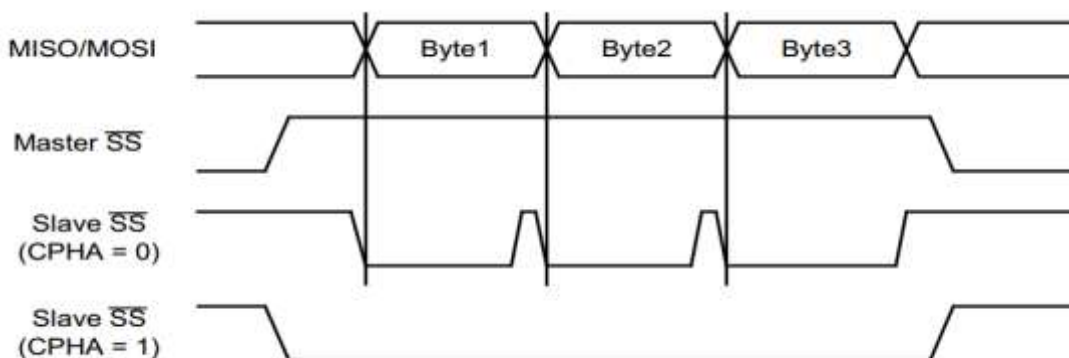
通过软件设置寄存器的 CPOL 位和 CPHA 位，用户可以选择 SPI 时钟极性和相位的四种组合方式。CPOL 位定义时钟的极性，即空闲时的电平状态。CPHA 位定义时钟相位，即定义允许数据移位采样的时钟边沿。在通信的两个主从设备中，时钟极性相位设置应当保持一致。



如果 CPHA = 0; 数据在 SCK 的第一沿就被捕获, 所以从设备必须在 SCK 的第一个沿之前就准备好数据, 因此,  $\overline{SS}$  引脚的下降沿从设备就开始数据。  $\overline{SS}$  引脚在每次传送完一个字节后必须拉高, 在发送下一字节之前重新又被拉低, 故 CPHA = 0 时, SSIG 位无效, 即  $\overline{SS}$  脚被强制使能。



如果 CPHA = 1, 主设备在 SCK 的第一个沿将数据输出到 MOSI 线上, 从设备把 SCK 的第一个沿作为开始发送信号。用户必须在第一个 SCK 的前 2 个沿内完成对 SPDAT 完成写操作。传送过程中彼此模式不能改变, 否则数据发送接收将失败, 模式被改变的寄存器数据 (发送数据) 及状态 (接收为空) 不变。这种数据传送形式为单一主从设备间通信的首选形式。



## 7 SPI 出错检测

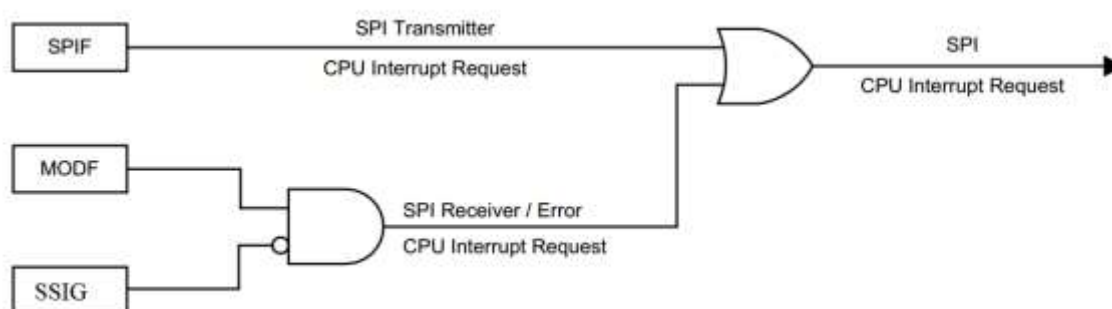
在数据未发送或发送期间继续对 SPDAT 做写入操作会引起写冲突，WCOL 位会被置 1，但发送不会终止，需要软件清 0。

## 8 SPI 中断

SPIF 置位或者模式冲突都能产生一个 CPU 中断请求。

串行数据传输完成标志 SPIF：完成一个字节数据发送/接收后由硬件置 1。

模式冲突：主设备的 $\overline{SS}$ 引脚被使能时，若 $\overline{SS}$ 被拉低，此时将出现争夺总线的情况。SPSTAT 的 SPIF 标志位将置位（可中断），且 MSTR 位也将被清 0，从而使该设备强制切换成从设备。因此，用户软件必须一直对 MSTR 位进行检测，如果该为被一个从机选择所清零而用户想继续将 SPI 作为主机，这时就必须重新置位 MSTR，否则就进入从机模式。



## 9 参考例程

芯圣（Holychip）官方提供了 SPI 模块的参考例程，用户可通过例程进一步学习和使用该模块，在实际的应用开发中也可以直接参考例程快速对该模块进行操作。

## 10 其他信息

技术支持信息：[www.holychip.cn](http://www.holychip.cn)

HOLYCHIP 公司保留对以下所有产品在可靠性、功能和设计方面的改进作进一步说明的权利。HOLYCHIP 不承担由本手册所涉及的产品或电路的运用和使用所引起的任何责任，HOLYCHIP 的产品不是专门设计来应用于外科植入、生命维持和任何 HOLYCHIP 产品产生的故障会对个体造成伤害甚至死亡的领域。如果将 HOLYCHIP 的产品用于上述领域，即使这些是由 HOLYCHIP 在产品设计和制造上的疏忽引起的，用户应赔偿所有费用、损失、合理的人身伤害或死亡所直接或间接所产生的律师费用，并且用户保证 HOLYCHIP 及其雇员、子公司、分支机构和销售商与上述事宜无关。

芯圣电子

2022 年 6 月