

简介

本文档介绍了 HC89S 系列的中断模块的基本功能，以及使用该模块时的注意事项。在实际的开发过程中，如需更深一步了解该模块的基本功能以及操作事项，可以参考芯片手册的中断模块的详细介绍。芯片手册中的例程为用户进一步的学习芯片提供参考，该例程也可以应用到实际的开发中。

- 本文档为 HC89S 系列的应用补充材料，不能代替用户手册，具体功能及寄存器的操作等相关事项请以用户手册为准。
- 相关数据手册、工具及技术文档下载网址：<http://www.holychip.cn/>。

目录

1	功能介绍	3
2	中断汇总	3
3	中断向量	4
4	中断优先级	4
5	中断处理	4
6	中断响应时间	5
7	外部中断	5
8	参考例程	6
9	其他信息	6

1 功能介绍

- 20 个中断源
- 4 级中断优先级
- 16 个外部中断

2 中断汇总

中断源	向量地址	允许位	标志位	查询优先级	中断号 (C 语言)
INT0	0003H	EX0	INT0F	1(最高)	0
T0	000BH	ET0	TF0	2	1
INT1	0013H	EX1	INT1F	3	2
T1	001BH	ET1	TF1	4	3
UART1	0023H	ES1	TI/RI	5	4
WDT	002BH	EWDI	WDTF	6	5
LVD	0033H	LVDIE	LVDF	7	6
UART2	003BH	ES2	TI/RI	8	7
SPI	0043H	ESPI	SPIF/模式冲突	9	8
IIC	004BH	EIIC	SI	10	9
PCA	0053H	ECF	CCF1/ CCF0	11	10
PWM	005BH	PWMxIE (x =0/1/2)	PWMxIF (x =0/1/2)	12	11
T6	0063H	ET6	TF6	13	12
T3	006BH	ET3	TF3	14	13
ADC	0073H	EADC	ADCIF/ AWDIF	15	14
INT2-INT7	007BH	EINTx (x =2...7)	INTxF (x = 2...7)	16	15
INT8-INT15	0083H	EINTx (x =8...15)	INTxF (x = 8...15)	17	16
T4	008BH	ET4	TF4	18	17
T5	0093H	ET5	TF5/ EXF5/ CAPF1/ CAPF0	19	18
FLT	009BH	FLT_INT_ EN	FLTx_INT_FLAG (x = 0...2)	20	19

注：除以上允许位及标志位被置位外，要响应中断必须中断总开关 EA 也被使能，否则不响应任何中断。

3 中断向量

当一个中断产生时，程序计数器内容被压栈，相应的中断向量地址被载入程序计数器。中断向量的入口地址详见中断汇总章节。

4 中断优先级

每个中断源都可被单独设置为4个中断优先级之一，分别通过IP0，IP1，IP2，IP3中相应位来实现。中断优先级服务程序描述如下：

响应一个中断服务程序时，可响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应最高级中断服务程序时，不响应其它任何中断。如果不同中断优先级的中断源同时申请中断时，响应较高优先级的中断申请。

如果同优先级的中断源在指令周期开始时同时申请中断，那么内部查询优先级确定中断请求响应顺序。查询优先级详细参照中断汇总。

中断优先级	
优先级控制位(x 为功能模块)	优先级
Px[1:0]	
00	优先级 0（最低）
01	优先级 1
10	优先级 2
11	优先级 3（最高）

5 中断处理

中断标志在CPU时钟的上升沿被采样，如果一个标志被置起，那么CPU捕获到后中断系统调用一个长转移指令（LCALL）调用其中断服务程序，但由硬件产生的LCALL会被下列任何条件阻止：

1. 同级或更高级的优先级中断在运行中。
2. 当前的周期不是执行中指令的最后一个周期。换言之，正在执行的指令完成前，任何中断请求都得不到响应。
3. 正在执行的是一条 RETI 或者访问专用寄存器 IE/IE1/IE2 或是 IP0/IP1/IP2/IP3/IP4 的指令。换言之，在 RETI 或者读写 IE/IE1/IE2 或是 IP0/IP1/IP2/IP3/IP4 之后，不会马上响应中断请求，而至少在执行一条其它指令之后才会响应。

中断服务程序ISR完成和该中断相应的一些操作。ISR以RETI（中断返回）指令结束，将PC值从栈中取回，并恢复原来的中断设置，之后从主程序的断点处继续执行。

当某中断被响应时，被装载到程序计数器PC中的数值称为中断向量，是该中断源相对应的中断服务程序的起始地址。各中断源服务程序的入口地址（即中断向量）明细可参照中断汇总。

由于中断向量入口地址位于程序存储器的开始部分，所以主程序的第1条指令通常为跳转指令，越过中断向量区（LJMP MAIN）。

需要注意的是，不能用RET指令代替RETI指令，RET指令虽然也能控制PC返回到原来中断的地方，但RET指令没有清零中断优先级状态触发器的功能，中断控制系统会认为中断仍在进行，其后果是与此同级或低级的中断请求将不被响应。

若用户在中断服务程序中进行了入栈操作，则在RETI指令执行前应进行相应的出栈操作，即在中断服务程序中PUSH指令与POP指令必须成对使用，否则不能正确返回。

6 中断响应时间

每一个中断的响应时间都不同，这取决于中断自身特点和发生中断时正在执行的指令。如果检测出一个中断，这个中断的请求标志位就会被置起，内部电路会保持这个标志位，CPU会在第二个时钟周期产生中断。如果响应有效且条件允许，在下一个指令执行的时候硬件LCALL指令将调用请求中断的服务程序，否则中断被挂起。执行LCALL指令需要3个时钟周期。因此，从中断标志置位到开始执行中断服务程序至少需要5个时钟周期。

当中断请求因前述的三个情况受阻时，中断响应时间就会加长。如果同级或更高优先级的中断正在执行，额外的等待时间取决于正执行的中断服务程序的长度。

如果正在执行的指令还没有进行到最后一个周期，假如正在执行RETI指令，则完成正在执行的RETI指令，需要4个时钟周期，加上为完成下一条指令所需的最长时间4个时钟周期，若系统中只有一个中断源，再加上LCALL调用指令3个时钟周期，则最长的响应时间是13个时钟周期。

因此一个简单的中断系统响应时间，总是大于5个时钟周期并且不超过13个时钟周期。

7 外部中断

HC89S105A有4个外部中断向量入口，外部中断0~1分别有一个独立的中断向量入口，外部中断2~7共用一个中断向量入口，外部中断8~15共用一个中断向量入口，因而共有16个外部中断端口输入，所有的中断都可以设定4种触发方式，分别为上升沿、下降沿、双沿及低电平。

当调用中断服务程序后，外部中断0~15标志必须软件清除。如果中断服务完成后而外部中断仍旧维持，则会产生下一次中断。

外部中断0和外部中断1可以任意映射到所有的PORT上，外部中断2-15则是固定的。

8 参考例程

芯圣（Holychip）官方提供了中断模块的参考例程，用户可通过例程进一步学习和使用该模块，在实际的应用开发中也可以直接参考例程快速对该模块进行操作。

9 其他信息

技术支持信息：www.holychip.cn

HOLYCHIP 公司保留对以下所有产品在可靠性、功能和设计方面的改进作进一步说明的权利。HOLYCHIP 不承担由本手册所涉及的产品或电路的运用和使用所引起的任何责任，HOLYCHIP 的产品不是专门设计来应用于外科植入、生命维持和任何 HOLYCHIP 产品产生的故障会对个体造成伤害甚至死亡的领域。如果将 HOLYCHIP 的产品用于上述领域，即使这些是由 HOLYCHIP 在产品设计和制造上的疏忽引起的，用户应赔偿所有费用、损失、合理的人身伤害或死亡所直接或间接所产生的律师费用，并且用户保证 HOLYCHIP 及其雇员、子公司、分支机构和销售商与上述事宜无关。

芯圣电子

2022 年 6 月