

HC89S105AC8

HC89S105AS8

HC89S105AK8

數據手冊

48/44/32 引腳 8 位

ADC 型 FLASH 單片機

外設功能引腳全映射

目錄

1	產品簡介.....	6
1.1	功能特性	6
1.2	命名規則	7
1.3	應用注意	8
1.4	系統框圖	8
1.5	引腳配置	9
1.6	引腳描述	12
1.7	外設功能引腳全映射模塊 PTM	19
2	CPU	21
2.1	CPU 特性	21
2.2	CPU 相關寄存器.....	21
3	存儲器.....	23
3.1	程序存儲器（FLASH）	23
3.2	數據存儲器（RAM）	32
3.3	特殊功能寄存器（SFR）	33
4	系統時鐘.....	37
4.1	系統時鐘特性	37
4.2	系統時鐘相關寄存器	38
5	電源管理.....	46
5.1	電源管理特性	46
5.2	空閒模式	46
5.3	掉電模式	46
5.4	電源管理相關寄存器	47
6	復位	48
6.1	復位特性	48
6.2	POR(POWER-ON RESET) 復位	48
6.3	BOR（BROWN-OUT RESET）復位	48
6.4	外部 RST 復位	48
6.5	外部端口低壓檢測復位	49
6.6	軟件復位	49
6.7	看門狗（WDT）復位	49
6.8	堆疊溢位復位	49
6.9	復位相關寄存器	50
7	通用及複用 I/O.....	53
7.1	通用及複用 I/O 特性	53
7.2	I/O 模式.....	53
7.3	I/O 功能框圖	54

7.4	I/O 端口相關寄存器	55
7.5	外設功能引腳全映射控制	70
8	中斷	73
8.1	中斷特性	73
8.2	中斷匯總	73
8.3	中斷向量	74
8.4	中斷優先級	74
8.5	中斷處理	74
8.6	中斷響應時間	75
8.7	外部中斷	75
8.8	中斷相關寄存器	76
9	定時器/計數器	84
9.1	定時器/計數器特性	84
9.2	定時器/計數器 Tx(x = 0,1).....	84
9.3	定時器/計數器 3	90
9.4	定時器/計數器 4	93
9.5	定時器 5	97
9.6	定時器 6	105
10	脈寬調製 PWM	107
10.1	PWM 特性.....	107
10.2	PWM 輸出類型.....	107
10.3	PWM 輸出模式.....	109
10.4	PWM 相關寄存器.....	112
11	單路 8 位 PWM	137
11.1	PWM 特性.....	137
11.2	PWM 模塊相關寄存器.....	137
12	可編程計數陣列 PCA	140
12.1	PCA 特性	140
12.2	PCA 工作模式.....	140
12.3	PCA 相關寄存器.....	144
13	看門狗定時器 WDT	149
13.1	WDT 特性	149
13.2	WDT 相關寄存器	150
14	通用異步收發器 UART	152
14.1	UART 特性.....	152
14.2	工作方式	152
14.3	波特率發生器	158
14.4	多機通信	159
14.5	幀出錯檢測	160
14.6	UART1 相關寄存器.....	161
14.7	UART2.....	165

15	串行外部設備接口 SPI	169
15.1	SPI 特性	169
15.2	SPI 信號描述	169
15.3	SPI 時脈速率	170
15.4	SPI 功能框圖	170
15.5	SPI 工作模式	170
15.6	SPI 傳送形式	171
15.7	SPI 出錯檢測	173
15.8	SPI 中斷	173
15.9	SPI 配置對照	174
15.10	SPI 相關寄存器	175
16	IIC 總線.....	177
16.1	IIC 特性.....	177
16.2	IIC 總線工作原理	178
16.3	總線上数据的有效性	178
16.4	總線上的信號	178
16.5	總線上数据初始格式	179
16.6	IIC 總線定址約定	180
16.7	主機向從機讀寫 1 個位組数据的過程.....	180
16.8	IIC 工作模式	182
16.9	IIC 總線相關寄存器	188
17	模數轉換 ADC.....	191
17.1	ADC 特性.....	191
17.2	ADC 相關寄存器	192
18	低電壓檢測/比較器	200
18.1	低電壓檢測/比較器特性	200
18.2	低電壓檢測/比較器相關寄存器	201
19	軟體 LCD	204
19.1	LCD 特性	204
19.2	軟體流程說明	204
19.3	LCD 幀.....	205
19.4	LCD 相關寄存器	208
20	循環冗餘校驗 CRC	210
20.1	CRC 特性.....	210
20.2	CRC 相關寄存器	211
21	乘除法器 MCLDIV	212
21.1	MCLDIV 乘除法器特性.....	212
21.2	MCLDIV 相關寄存器.....	212
22	代碼選項	215
23	指令表	216

24	電氣特性	221
24.1	極限參數	221
24.2	DC 特性.....	221
24.3	AC 特性.....	223
24.4	ADC 特性.....	223
24.5	FLASH 特性.....	224
24.6	BOR 檢測電壓特性	224
24.7	LVD 檢測電壓特性	224
24.8	系統下電過程功耗	225
24.9	頻率-溫度特性曲線	225
24.10	ADC 內參 2V-溫度特性曲線.....	226
24.11	其他電氣特性	226
25	開發工具	227
25.1	HC-LINK 模擬工具	227
25.2	HC-PM51 燒錄工具.....	227
25.3	ISP 串口燒錄.....	227
25.4	軟體下載	227
26	封裝尺寸	228
26.1	LQFP48	228
26.2	LQFP44	228
26.3	LQFP32	229
27	版本記錄	230

1 產品簡介

HC89S105A 是一顆採用高速低功耗 CMOS 工藝設計開發的增強型 8 位單片機，內部最多 64K Bytes FLASH 程序存儲器，256 Bytes IRAM 和 4K Bytes XRAM，6 組雙向 I/O 口，1 個外設功能引腳全映射模塊 PTM，6 個 16 位定時器/計數器，2 個 PCA 模塊，3 組 16 位帶死區控制互補 PWM，1 個 8 位 PWM，2 個串行通信口，1 個 IIC 通信口，1 個 SPI 通信口，最多 32+2 路 12 位 ADC，集成 16*16、16/16、32/16 位乘除法器，四種系統工作模式（正常、低速、掉電和空閒）和 20 個中斷源。

1.1 功能特性

- ◆ CPU
 - 增強型 1T 8051 內核
- ◆ ROM
 - 64K Bytes FLASH
 - IAP 和 ICP 操作
 - 靈活的代碼保護模式
- ◆ RAM
 - 256 Bytes IRAM
 - 4K Bytes XRAM
- ◆ 時鐘
 - 內部高精度 32MHz RC
 - 外部高頻晶振 4MHz—24MHz
 - 外部低頻晶振 32.768KHz
 - 外設模塊時鐘可單獨開關
- ◆ 多種重定方式
 - 上電復位（POR）
 - 多級低電壓重定（BOR）
 - 4.2/3.9/3.6/3.0/2.6/2.4/2.0/1.8V
 - 看門狗（WDT）復位
 - 軟件復位
 - 外部管腳低電平復位
- ◆ I/O
 - 46/42/30 個雙向 I/O 口
 - 多種模式可配
 - 4 級端口驅動電流可選
 - 外設功能引腳全映射模塊 PTM
 - 所有端口可配置為 1/2bias、1/3bias 軟體 LCD 驅動
- ◆ 中斷
 - 多達 20 個中斷源
 - 4 級中斷優先級
 - 16 個外部中斷
- ◆ 定時器/計數器
 - T0/T1 相容標準 8051，16 位自動重載
 - T3 可以工作在掉電模式
 - T4 可以使用外部信號觸發定時
 - T5 帶捕獲功能
- ◆ PWM
 - 最多 3 組 16 位帶死區控制互補 PWM
 - 具有故障檢測功能
 - 1 路 8 位單輸出 PWM
- ◆ PCA
 - 16 位捕獲/比較/軟體定時
 - 8 位 PWM
- ◆ 通訊模塊
 - 2 個 UART
 - 1 個 SPI
 - 1 個 IIC
- ◆ ADC 檢測電路
 - 支援最多 32+2 通道 12 位 ADC 檢測
 - ADC 參考電壓可選內部或外部 Vref
 - 模擬看門狗
- ◆ 低電壓檢測模塊
 - VDD 多級電壓檢測，可中斷
 - 4.2/3.9/3.6/3.0/2.6/2.4/2.0/1.9V
 - 外部管腳電壓（1.2V）檢測，可中斷
 - 比較器功能
- ◆ 循環冗餘校驗（CRC）
- ◆ 乘除法器
 - 集成 16*16、16/16、32/16 位乘除法器
- ◆ 省電模式
 - 空閒模式
 - 掉電模式
- ◆ 雙線/JTAG 模擬和下載
- ◆ 工作條件
 - 寬電壓 2.0V—5.5V
 - 溫度範圍 -40°C—+105°C
- ◆ 封裝類型
 - LQFP48、LQFP44、LQFP32

✓ 選型表

產品型號	ROM	RAM	I/O	Timer	PWM	A/D	INT	PCA	IIC	UART	SPI	WDT	Voltage	TEMP	封裝形式
HC89S105AC8T7M	64K	256+4K	46	6	16bit*3 組	32+2	16	2	1	2	1	2.0~5.5V	-40~+105°C	-40~+105°C	LQFP48
HC89S105AS8T7CM	64K	256+4K	42	6	16bit*3 組	31+2	15	2	1	2	1	2.0~5.5V	-40~+105°C	-40~+105°C	LQFP44
HC89S105AK8T7CM	64K	256+4K	30	6	16bit*3 組	23+2	12	2	1	2	1	2.0~5.5V	-40~+105°C	-40~+105°C	LQFP32

產品型號	Simulator	Programmer	Datasheet	DemoCode	DemoBoard
HC89S105AC8T7M HC89S105AS8T7CM HC89S105AK8T7CM	HC-LINK	HC-PM51	√	√	√

1.2 命名規則

HC89	S	105	A	C	8	T	7	M
內核	產品類型	產品系列	版本	引腳數	ROM 容量	封裝	溫度	標識
芯聖 1T 8051	S:標準型 L:低功耗 P:運放型	0xx:超值型 1xx:基本型 2xx:增強型	省略: 初版 A: 第一次 升級 B: 第二次 升級	J: 8pin P: 16pin F: 20pin K: 32pin S: 44pin C: 48pin R: 64pin	3: 8KB 4: 16KB 5: 24KB 6: 32KB 7: 48KB 8: 64KB	P:TSSOP U:QFN M:SOP T:LQFP	6: -40°C 到 85°C 7: -40°C 到 105°C	CM: 帶正印 0.8mm package pitch M: 帶正印 0.5mm package pitch

1.3 應用注意

1. 為保證系統的穩定性，必須在VDD和GND之間接一電容（容值須大於或等於0.1 μ F）。
2. HC89S105AC8/S8的P4.7腳或HC89S105AK8的P4.1腳出廠時預設為重定管腳，端口模式為施密特輸入帶上拉，可以通過配置代碼選項將此口配置為普通IO引腳。
3. 如果需要進行FLASH IAP操作，請仔細閱讀3.1.3.1的注意事項。
4. 在進行IAP操作時，不響應任何中斷。
5. ADCEN 置 1 或切換轉換通道後，建議延時 20 μ s 後再啟動 ADC 轉換，如果外部輸入阻抗很大時，需要延長這個時間。
6. 當 ADC 的參考電壓為 VDD 時，ADC 轉換時鐘可以為 8MHz，一次轉換只需要 15 個 ADC_CLK，這樣可以得到最快的 ADC 轉換速度。
7. UART2 在使用全雙工時，需要配置 CPU 頻率為 16MHz 以上，波特率配置 9600 或以下，而且在 UART2 中斷服務函數裡儘早清零 TI 或 RI。

1.4 系統框圖

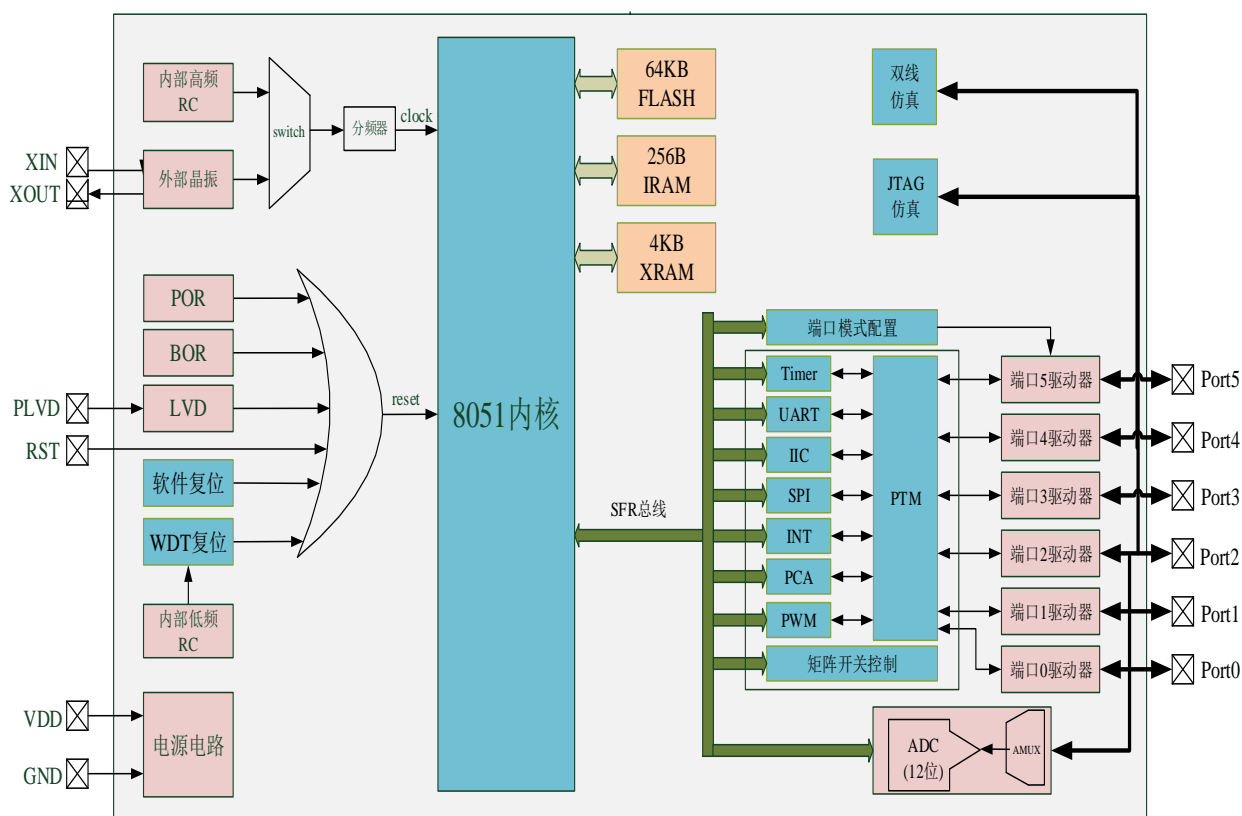


Figure 1-1 系統框圖

1.5 引腳配置

1.5.1 LQFP48 引腳配置

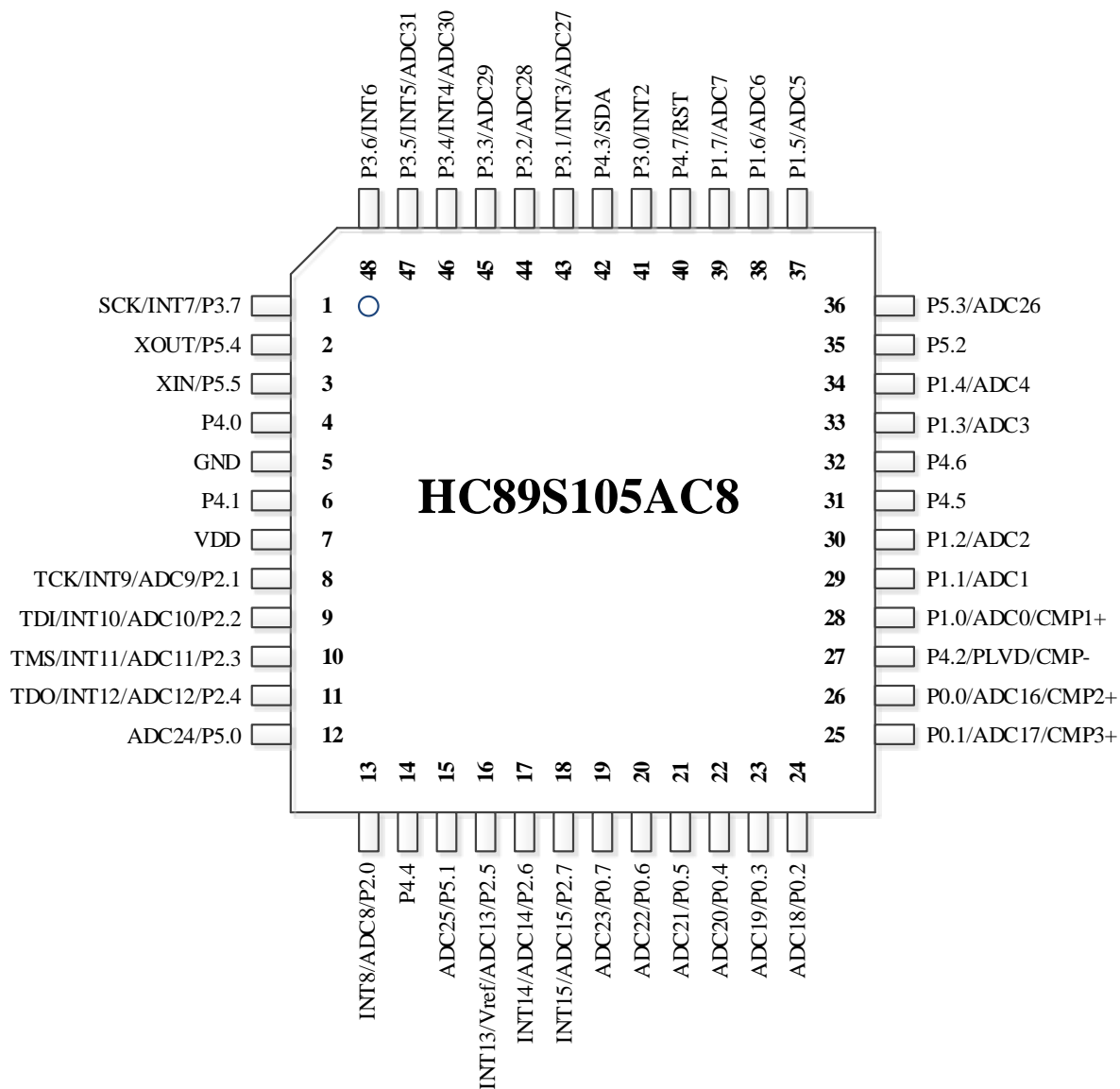


Figure 1-2 LQFP48 引腳配置圖

1.5.2 LQFP44 引腳配置

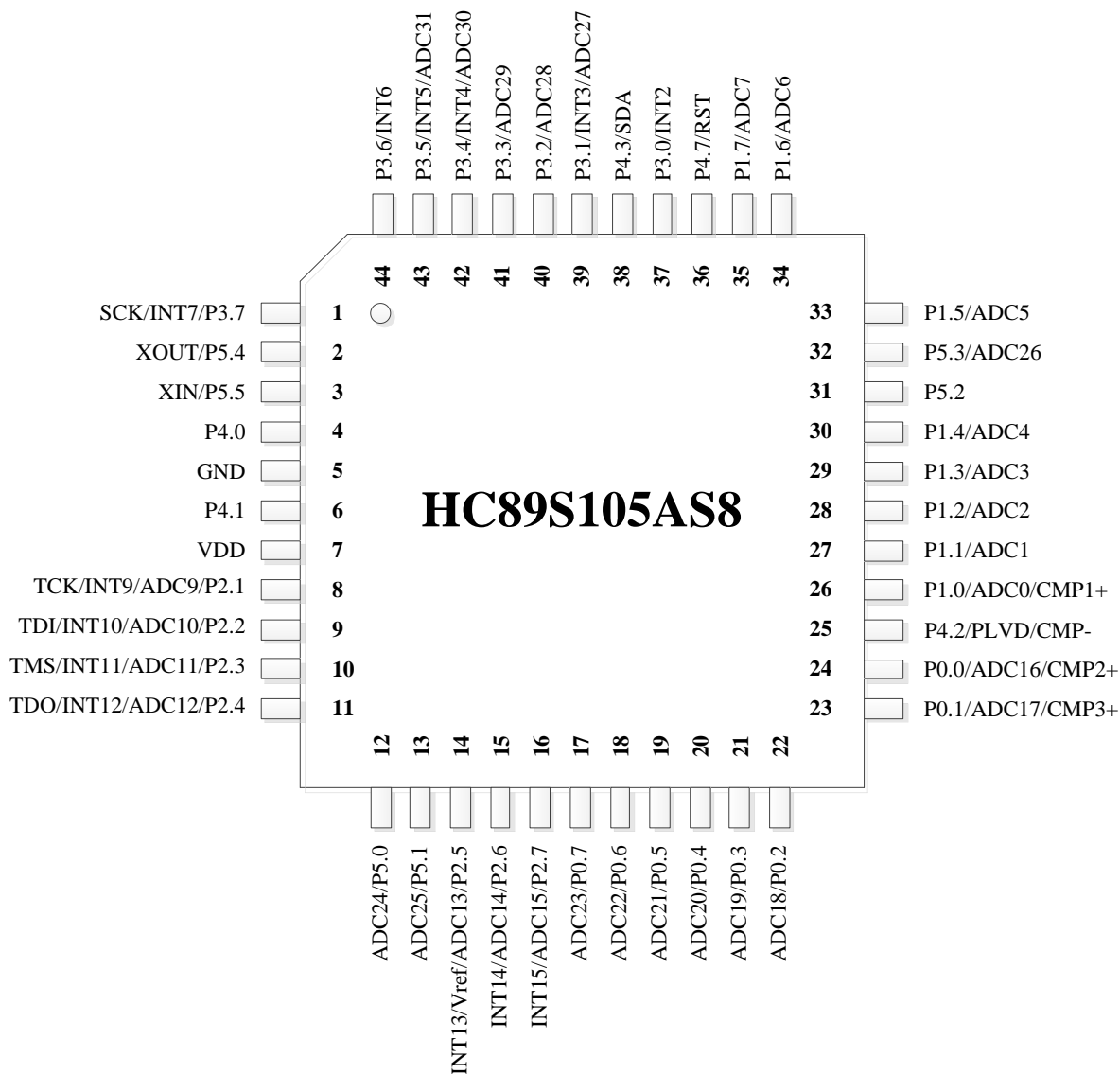


Figure 1-3 LQFP44 引腳配置圖

1.5.3 LQFP32 引腳配置

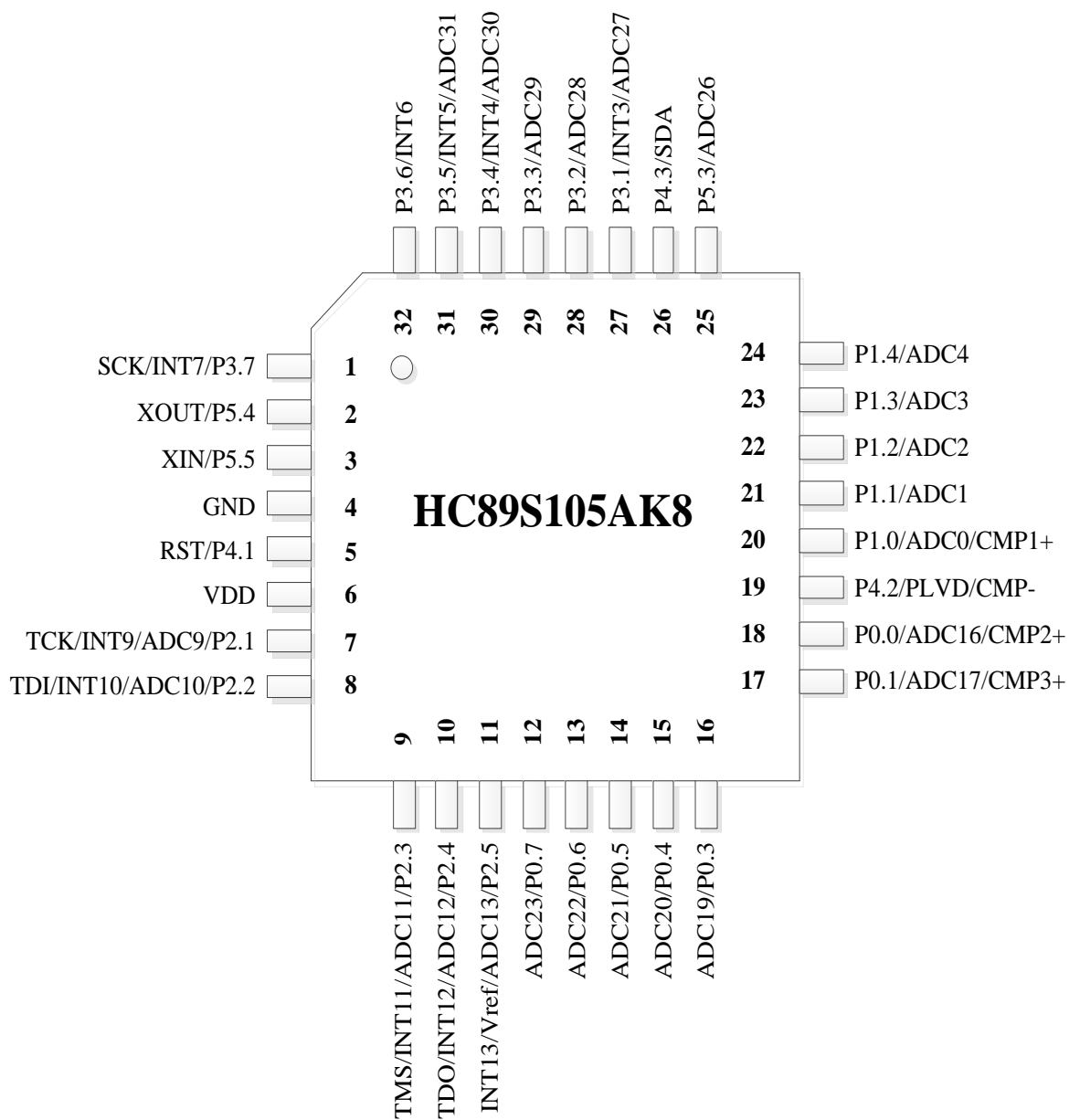


Figure 1-4 LQFP32 引腳配置圖

1.6 引腳描述

1.6.1 LQFP48 引腳描述

腳位	名稱	類型	說明
1	P3.7	I/O	輸入/輸出口
	INT7	I	外部中斷 7 輸入口
	SCK	I	雙線模擬下載的時鐘輸入口
2	P5.4	I/O	輸入/輸出口
	XOUT	AN	外部晶振輸出口
3	P5.5	I/O	輸入/輸出口
	XIN	AN	外部晶振輸入口
4	P4.0	I/O	輸入/輸出口
5	GND	P	電源地
6	P4.1	I/O	輸入/輸出口
7	VDD	P	電源輸入口
8	P2.1	I/O	輸入/輸出口
	ADC9	AN	ADC 輸入口
	INT9	I	外部中斷 9 輸入口
	TCK	I	JTAG 時鐘輸入
9	P2.2	I/O	輸入/輸出口
	ADC10	AN	ADC 輸入口
	INT10	I	外部中斷 10 輸入口
	TDI	I	JTAG 数据登錄
10	P2.3	I/O	輸入/輸出口
	ADC11	AN	ADC 輸入口
	INT11	I	外部中斷 11 輸入口
	TMS	I	JTAG 模式輸入
11	P2.4	I/O	輸入/輸出口
	ADC12	AN	ADC 輸入口
	INT12	I	外部中斷 12 輸入口
	TDO	O	JTAG 数据輸出
12	P5.0	I/O	輸入/輸出口
	ADC24	AN	ADC 輸入口
13	P2.0	I/O	輸入/輸出口
	ADC8	AN	ADC 輸入口
	INT8	I	外部中斷 8 輸入口
14	P4.4	I/O	輸入/輸出口
15	P5.1	I/O	輸入/輸出口
	ADC25	AN	ADC 輸入口
16	P2.5	I/O	輸入/輸出口
	ADC13	AN	ADC 輸入口
	INT13	I	外部中斷 13 輸入口
	Vref	AN	ADC 外部參考電壓輸入口/輸出口
17	P2.6	I/O	輸入/輸出口

	ADC14 INT14	AN I	ADC 輸入口 外部中斷 14 輸入口
18	P2.7 ADC15 INT15	I/O AN I	輸入/輸出口 ADC 輸入口 外部中斷 15 輸入口
19	P0.7 ADC23	I/O AN	輸入/輸出口 ADC 輸入口
20	P0.6 ADC22	I/O AN	輸入/輸出口 ADC 輸入口
21	P0.5 ADC21	I/O AN	輸入/輸出口 ADC 輸入口
22	P0.4 ADC20	I/O AN	輸入/輸出口 ADC 輸入口
23	P0.3 ADC19	I/O AN	輸入/輸出口 ADC 輸入口
24	P0.2 ADC18	I/O AN	輸入/輸出口 ADC 輸入口
25	P0.1 ADC17 CMP3+	I/O AN AN	輸入/輸出口 ADC 輸入口 比較器正端 3 輸入口
26	P0.0 ADC16 CMP2+	I/O AN AN	輸入/輸出口 ADC 輸入口 比較器正端 2 輸入口
27	P4.2 PLVD CMP-	I/O AN AN	輸入/輸出口 端口低電壓檢測端口 比較器負端輸入口
28	P1.0 ADC0 CMP1+	I/O AN AN	輸入/輸出口 ADC 輸入口 比較器正端 1 輸入口
29	P1.1 ADC1	I/O AN	輸入/輸出口 ADC 輸入口
30	P1.2 ADC2	I/O AN	輸入/輸出口 ADC 輸入口
31	P4.5	I/O	輸入/輸出口
32	P4.6	I/O	輸入/輸出口
33	P1.3 ADC3	I/O AN	輸入/輸出口 ADC 輸入口
34	P1.4 ADC4	I/O AN	輸入/輸出口 ADC 輸入口
35	P5.2	I/O	輸入/輸出口
36	P5.3 ADC26	I/O AN	輸入/輸出口 ADC 輸入口
37	P1.5 ADC5	I/O AN	輸入/輸出口 ADC 輸入口
38	P1.6 ADC6	I/O AN	輸入/輸出口 ADC 輸入口

39	P1.7 ADC7	I/O AN	輸入/輸出口 ADC 輸入口
40	P4.7 RST	I/O I	輸入/輸出口 外部復位輸入口
41	P3.0 INT2	I/O I	輸入/輸出口 外部中斷 2 輸入口
42	P4.3 SDA	I/O I	輸入/輸出口 雙線模擬下載的数据登錄/輸出口
43	P3.1 INT3 ADC27	I/O I AN	輸入/輸出口 外部中斷 3 輸入口 ADC 輸入口
44	P3.2 ADC28	I/O AN	輸入/輸出口 ADC 輸入口
45	P3.3 ADC29	I/O AN	輸入/輸出口 ADC 輸入口
46	P3.4 INT4 ADC30	I/O I AN	輸入/輸出口 外部中斷 4 輸入口 ADC 輸入口
47	P3.5 INT5 ADC31	I/O I AN	輸入/輸出口 外部中斷 5 輸入口 ADC 輸入口
48	P3.6 INT6	I/O I	輸入/輸出口 外部中斷 6 輸入口

注：I=輸入，O=輸出，I/O=輸入/輸出，P=電源，AN=模擬輸入輸出。

1.6.2 LQFP44 引腳描述

腳位	名稱	類型	說明
1	P3.7 INT7 SCK	I/O I I	輸入/輸出口 外部中斷 7 輸入口 雙線模擬下載的時鐘輸入口
2	P5.4 XOUT	I/O AN	輸入/輸出口 外部晶振輸出口
3	P5.5 XIN	I/O AN	輸入/輸出口 外部晶振輸入口
4	P4.0	I/O	輸入/輸出口
5	GND	P	電源地
6	P4.1	I/O	輸入/輸出口
7	VDD	P	電源輸入口
8	P2.1 ADC9 INT9 TCK	I/O AN I I	輸入/輸出口 ADC 輸入口 外部中斷 9 輸入口 JTAG 時鐘輸入
9	P2.2 ADC10 INT10 TDI	I/O AN I I	輸入/輸出口 ADC 輸入口 外部中斷 10 輸入口 JTAG 数据登錄

10	P2.3 ADC11 INT11 TMS	I/O AN I I	輸入/輸出口 ADC 輸入口 外部中斷 11 輸入口 JTAG 模式輸入
11	P2.4 ADC12 INT12 TDO	I/O AN I O	輸入/輸出口 ADC 輸入口 外部中斷 12 輸入口 JTAG 数据輸出
12	P5.0 ADC24	I/O AN	輸入/輸出口 ADC 輸入口
13	P5.1 ADC25	I/O AN	輸入/輸出口 ADC 輸入口
14	P2.5 ADC13 INT13 Vref	I/O AN I AN	輸入/輸出口 ADC 輸入口 外部中斷 13 輸入口 ADC 外部參考電壓輸入口/輸出口
15	P2.6 ADC14 INT14	I/O AN I	輸入/輸出口 ADC 輸入口 外部中斷 14 輸入口
16	P2.7 ADC15 INT15	I/O AN I	輸入/輸出口 ADC 輸入口 外部中斷 15 輸入口
17	P0.7 ADC23	I/O AN	輸入/輸出口 ADC 輸入口
18	P0.6 ADC22	I/O AN	輸入/輸出口 ADC 輸入口
19	P0.5 ADC21	I/O AN	輸入/輸出口 ADC 輸入口
20	P0.4 ADC20	I/O AN	輸入/輸出口 ADC 輸入口
21	P0.3 ADC19	I/O AN	輸入/輸出口 ADC 輸入口
22	P0.2 ADC18	I/O AN	輸入/輸出口 ADC 輸入口
23	P0.1 ADC17 CMP3+	I/O AN AN	輸入/輸出口 ADC 輸入口 比較器正端 3 輸入口
24	P0.0 ADC16 CMP2+	I/O AN AN	輸入/輸出口 ADC 輸入口 比較器正端 2 輸入口
25	P4.2 PLVD CMP-	I/O AN AN	輸入/輸出口 端口低電壓檢測端口 比較器負端輸入口
26	P1.0 ADC0 CMP1+	I/O AN AN	輸入/輸出口 ADC 輸入口 比較器正端 1 輸入口

27	P1.1 ADC1	I/O AN	輸入/輸出口 ADC 輸入口
28	P1.2 ADC2	I/O AN	輸入/輸出口 ADC 輸入口
29	P1.3 ADC3	I/O AN	輸入/輸出口 ADC 輸入口
30	P1.4 ADC4	I/O AN	輸入/輸出口 ADC 輸入口
31	P5.2	I/O	輸入/輸出口
32	P5.3 ADC26	I/O AN	輸入/輸出口 ADC 輸入口
33	P1.5 ADC5	I/O AN	輸入/輸出口 ADC 輸入口
34	P1.6 ADC6	I/O AN	輸入/輸出口 ADC 輸入口
35	P1.7 ADC7	I/O AN	輸入/輸出口 ADC 輸入口
36	P4.7 RST	I/O I	輸入/輸出口 外部復位輸入口
37	P3.0 INT2	I/O I	輸入/輸出口 外部中斷 2 輸入口
38	P4.3 SDA	I/O I	輸入/輸出口 雙線模擬下載的数据登錄/輸出口
39	P3.1 INT3 ADC27	I/O I AN	輸入/輸出口 外部中斷 3 輸入口 ADC 輸入口
40	P3.2 ADC28	I/O AN	輸入/輸出口 ADC 輸入口
41	P3.3 ADC29	I/O AN	輸入/輸出口 ADC 輸入口
42	P3.4 INT4 ADC30	I/O I AN	輸入/輸出口 外部中斷 4 輸入口 ADC 輸入口
43	P3.5 INT5 ADC31	I/O I AN	輸入/輸出口 外部中斷 5 輸入口 ADC 輸入口
44	P3.6 INT6	I/O I	輸入/輸出口 外部中斷 6 輸入口

注：I=輸入，O=輸出，I/O=輸入/輸出，P=電源，AN=模擬輸入輸出。

1.6.3 LQFP32 引腳描述

腳位	名稱	類型	說明
1	P3.7	I/O	輸入/輸出口
	INT7	I	外部中斷 7 輸入口
	SCK	I	雙線模擬下載的時鐘輸入口
2	P5.4	I/O	輸入/輸出口
	XOUT	AN	外部晶振輸出口
3	P5.5	I/O	輸入/輸出口
	XIN	AN	外部晶振輸入口
4	GND	P	電源地
5	P4.1	I/O	輸入/輸出口
	RST	I	外部復位輸入口
6	VDD	P	電源輸入口
7	P2.1	I/O	輸入/輸出口
	ADC9	AN	ADC 輸入口
	INT9	I	外部中斷 9 輸入口
	TCK	I	JTAG 時鐘輸入
8	P2.2	I/O	輸入/輸出口
	ADC10	AN	ADC 輸入口
	INT10	I	外部中斷 10 輸入口
	TDI	I	JTAG 数据登錄
9	P2.3	I/O	輸入/輸出口
	ADC11	AN	ADC 輸入口
	INT11	I	外部中斷 11 輸入口
	TMS	I	JTAG 模式輸入
10	P2.4	I/O	輸入/輸出口
	ADC12	AN	ADC 輸入口
	INT12	I	外部中斷 12 輸入口
	TDO	O	JTAG 数据輸出
11	P2.5	I/O	輸入/輸出口
	ADC13	AN	ADC 輸入口
	INT13	I	外部中斷 13 輸入口
	Vref	AN	ADC 外部參考電壓輸入口/輸出口
12	P0.7	I/O	輸入/輸出口
	ADC23	AN	ADC 輸入口
13	P0.6	I/O	輸入/輸出口
	ADC22	AN	ADC 輸入口
14	P0.5	I/O	輸入/輸出口
	ADC21	AN	ADC 輸入口
15	P0.4	I/O	輸入/輸出口
	ADC20	AN	ADC 輸入口
16	P0.3	I/O	輸入/輸出口
	ADC19	AN	ADC 輸入口
17	P0.1	I/O	輸入/輸出口

	ADC17 CMP3+	AN AN	ADC 輸入口 比較器正端 3 輸入口
18	P0.0 ADC16 CMP2+	I/O AN AN	輸入/輸出口 ADC 輸入口 比較器正端 2 輸入口
19	P4.2 PLVD CMP-	I/O AN AN	輸入/輸出口 端口低電壓檢測端口 比較器負端輸入口
20	P1.0 ADC0 CMP1+	I/O AN AN	輸入/輸出口 ADC 輸入口 比較器正端 1 輸入口
21	P1.1 ADC1	I/O AN	輸入/輸出口 ADC 輸入口
22	P1.2 ADC2	I/O AN	輸入/輸出口 ADC 輸入口
23	P1.3 ADC3	I/O AN	輸入/輸出口 ADC 輸入口
24	P1.4 ADC4	I/O AN	輸入/輸出口 ADC 輸入口
25	P5.3 ADC26	I/O AN	輸入/輸出口 ADC 輸入口
26	P4.3 SDA	I/O I	輸入/輸出口 雙線模擬下載的数据登錄/輸出口
27	P3.1 INT3 ADC27	I/O I AN	輸入/輸出口 外部中斷 3 輸入口 ADC 輸入口
28	P3.2 ADC28	I/O AN	輸入/輸出口 ADC 輸入口
29	P3.3 ADC29	I/O AN	輸入/輸出口 ADC 輸入口
30	P3.4 INT4 ADC30	I/O I AN	輸入/輸出口 外部中斷 4 輸入口 ADC 輸入口
31	P3.5 INT5 ADC31	I/O I AN	輸入/輸出口 外部中斷 5 輸入口 ADC 輸入口
32	P3.6 INT6	I/O I	輸入/輸出口 外部中斷 6 輸入口

注：I=輸入，O=輸出，I/O=輸入/輸出，P=電源，AN=模擬輸入輸出。

1.7 外設功能引腳全映射模塊 PTM

HC89S105A 內置外設功能引腳全映射模塊（PTM），可通過使用者軟體操作將絕大多數的外設功能引腳配置在任意一個非電源口（VDD、GND）上。

1.7.1 PTM 模塊特性

- 外設引腳為輸入功能（T0/1/3/5 外部輸入、RXD 等）特性時，系統將允許其多對一映射，即將多種輸入特性外設功能引腳分配到同一 IO 口上，此舉可使使用者系統得到更好優化。
- 外設引腳為輸出功能（T0/1/4 時鐘輸出、TXD 等）特性時，如果將多個輸出特性外設功能引腳分配到同一 IO 口，遵循固定的優先級，只能有一個輸出有效。
- 軟體操作，使用靈活。使用者在應用系統設計時，不用考慮外設功能引腳佈局問題，從而降低開發成本。
- 用戶在開發過程中遇到如 PCB 上外設功能引腳佈局錯誤情況時，可使用該模塊對外設功能引腳進行重新分配，從而縮短開發週期。
- 使用者應用系統升級如更換週邊器件或 MCU 時，改動項可減至最少，從而降低系統維護成本。

1.7.2 PTM 可全映射外設功能引腳

外設	名稱	類型	說明
定時器	T0	I/O	T0 的外部輸入或 T0 時鐘分頻輸出
	T1	I/O	T1 的外部輸入或 T1 時鐘分頻輸出
	T3	I	T3 的外部輸入
	T4	O	T4 的輸出
	T5	I	T5 的外部輸入
	T6	O	T6 時鐘分頻輸出
	CAP0	I	捕獲通道 0 的輸入
	CAP1	I	捕獲通道 1 的輸入
PCA	ECI	I	PCA 外部輸入
	PCA0	I/O	PCA0 輸入/輸出口
	PCA1	I/O	PCA1 輸入/輸出口
PWM	FLT0	I	PWM0 故障檢測輸入口
	PWM0	O	PWM0 輸出口
	PWM01	O	PWM01 輸出口
	FLT1	I	PWM1 故障檢測輸入口
	PWM1	O	PWM1 輸出口
	PWM11	O	PWM11 輸出口
	FLT2	I	PWM2 故障檢測輸入口
	PWM2	O	PWM2 輸出口
	PWM21	O	PWM21 輸出口
CLK	CLKO	O	時鐘輸出口
UART	TXD	O	UART 數據傳輸口
	RXD	I/O	UART 接收腳
	TXD2	O	UART2 數據傳輸口
	RXD2	I/O	UART2 接收腳
	BRTO	O	BRT 時鐘分頻輸出

SPI	MOSI	I/O	SPI 的数据口，主機的輸出和從機的輸入
	MISO	I/O	SPI 的数据口，主機的輸入和從機的輸出
	SCK	I/O	SPI 的時鐘口
	\overline{SS}	I	SPI 的片選口
IIC	SCL	I/O	IIC 時鐘口
	SDA	I/O	IIC 數據口
ADC	ADCST	I	ADC 外部啟動輸入
外部中斷	INT0	I	外部中斷 0
	INT1	I	外部中斷 1

1.7.3 PTM 不可全映射外設功能引腳

PTM 不可全映射外設功能引腳包括電源口（VDD、GND）、ADC 輸入口、Vref 引腳、外部晶振引腳、外部中斷 2-15 輸入口、外部復位端口（RST）。

2 CPU

2.1 CPU 特性

HC89S105A 的 CPU 是一個增強型 1T 相容 8051 的內核，在同樣的系統時鐘下，較之傳統的 8051 晶片具有運行更快速，性能更優越的特性。

2.2 CPU 相關寄存器

2.2.1 程序計數器 PC

程序計數器 PC 在物理上是獨立的，不屬於 SFR 之列。PC 字長 16 位，是專門用來控制指令執行順序的寄存器。單片機上電或復位後，PC 的值為 0000H，這樣單片機從程序的零位址開始執行程序，假如第二重定向量使能，那上電或復位後，單片機將從第二復位向量指定的位址處開始執行程序。

2.2.2 累加器 ACC

累加器 (ACC) 在指令系統中又記做 A，用於向 ALU 提供運算元和存放運算結果，它是 CPU 中工作最頻繁的寄存器，大多數指令的執行都要通過累加器 ACC 進行。

2.2.3 寄存器 B

寄存器 B 是專門為乘法和除法運算設置的寄存器，用於存放乘法和除法運算的運算元和運算結果，在不進行乘除運算時，可以作為通用寄存器使用。

2.2.4 程序狀態字寄存器 PSW

此寄存器用來保存 ALU 運算結果的特徵和處理狀態，這些特徵和狀態可以作為控制程序轉移的條件，供程序判別和查詢，它的各位定義如下所示：

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
復位值	0	0	0	0	0	0	0	0
位符號	CY	AC	F0	RS[1:0]		OV	F1	P

位編號	位符號	說明
7	CY	進位/借位標誌位 0：算數運算中，無進位或借位 1：算數運算中，有進位或借位
6	AC	輔助進位/借位標誌位 0：算數運算中，無輔助進位或借位 1：算數運算中，有輔助進位或借位

5	F0	使用者自訂標誌位
4-3	RS[1:0]	工作寄存器組選擇位 00：第 0 組（00H~07H） 01：第 1 組（08H~0FH） 10：第 2 組（10H~17H） 11：第 3 組（18H~1FH）
2	OV	溢出標誌位 0：無溢出 1：有溢出
1	F1	使用者自訂標誌位
0	P	奇偶標誌位 0：ACC 寄存器中 1 的個數為 0 或偶數 1：ACC 寄存器中 1 的個數為奇數

2.2.5 堆棧指針 SP

堆棧指針SP是一個8位的專用寄存器，它指示出堆疊頂部在內部RAM中的位置。單片機復位後，SP值為07H，使得堆疊事實上由08H單元開始，考慮到08H~1FH單元分別屬於工作寄存器1~3，若在程序設計中要使用到這些區域，最好把SP的值改為較大的值。51單片機的堆疊是向上生成的，例如：SP=30H，CPU執行一條調用指令或響應中斷後，PC進棧，PCL保護到31H，PCH保護到32H，SP=32H。

2.2.6 數據指針 DPTR

數據指針DPTR是一個16位的專用寄存器，由兩個8位的寄存器DPH（高8位）和DPL（低8位）組成。此系列單片機有兩個16位的數據指針DPTR0和DPTR1，其共用同一位址空間，可通過設置DPS（INSCON.0）位來選擇具體使用的數據指針。

2.2.7 數據指針選擇寄存器 INSCON

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R/W	R	R	R	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-			IAPS	-			DPS

位編號	位符號	說明
7-5	-	保留位（讀為 0，寫無效）
4	IAPS	MOVC 操作區選擇位 0：對程序區讀擦寫操作 1：對 OPTION 區讀操作
3-1	-	保留位（讀為 0，寫無效）
0	DPS	數據指針選擇位 0：數據指針 DPTR0 1：數據指針 DPTR1

3 存儲器

3.1 程序存儲器（FLASH）

3.1.1 FLASH 特性

- 在工作電壓範圍內都能進行擦除和程序設計操作
- 線上程序設計（ICP）操作支援寫入、讀取和擦除操作
- ICP 操作可設置 32 位密碼進行保護
- 在應用程序設計（IAP）支援用戶自訂啟動代碼和類 EEPROM 區
- 靈活的代碼保護模式
- 擦寫次數至少 10 萬次
- 數據保存年限至少 10 年
- 128 位組為 1 個磁區，8 個磁區為 1 頁（1KB）

3.1.2 FLASH 数据安全

FLASH 的操作可以分成兩種：第一種是通過工具（模擬器、燒錄器）對 FLASH 進行讀、擦、寫操作，這種方式被稱為在電路程序設計模式（ICP）；第二種是使用者程序碼對 FLASH 其他磁區進行讀、擦、寫操作，這種方式被稱為在應用程序設計模式（IAP）。

3.1.2.1 ICP操作密碼保護

使用者可以通過上位機軟體對 ICP 操作進行密碼保護，密碼長度為 4 個位組（32 位），一旦使用者設置了密碼，那麼只有輸入正確的密碼才能進行 ICP 操作，否則就不能對 FLASH 進行任何操作，這樣可以有效保護用戶的程序碼。

3.1.2.2 ICP讀擦寫FLASH保護

ICP 的讀保護以 1K 位組為保護單位，當一個 1K 位組空間的讀保護使能時，ICP 讀這個 1K 位組空間，讀出來的數據為全 0，但是仍然可以通過 ICP 操作進行模擬。

ICP 的擦防寫也是以 1K 位組為保護單位，當對應 1K 位組的擦防寫使能時，ICP 將不能擦除和程序設計這個 1K 位組空間，強寫也不允許。

若對應 1K 位組空間讀保護被使能，但被允許擦除與寫入，則可先擦除後獲得該 1K 位組空間的讀允許，直至復位或掉電。

ICP 的讀擦防寫通過上位機軟體來配置，詳細情況請參見 HC-LINK 用戶手冊。

3.1.2.3 IAP讀擦寫FLASH保護

IAP 通過 MOVC 指令來讀 FLASH，IAP 讀保護以 4K 位組為單位，如果一個 4K 位組空間設置了讀保護，其他 4K 位組空間的 MOVC 指令讀這個 4K 位組空間，讀出來的數據為全零，但這個 4K 位組空間的 MOVC 指令可以讀取自身的數據。

IAP 擦寫 FLASH 的步驟詳見 FLASH IAP，IAP 的擦防寫以 1K 位組為單位，IAP 擦寫之前需要先看相應磁區的擦防寫是否使能，沒有使能擦防寫才能進行 IAP 的擦寫。

若對應 1K 位組空間讀保護被使能，但被允許擦除與寫入，則可先擦除後獲得該 1K 位組空間的讀

允許，直至復位或掉電。

IAP 的讀擦防寫通過上位機軟體來配置，詳細情況請參見 HC-LINK 用戶手冊。

3.1.3 OPTION

在 64K 的 ROM 之外有一個唯讀的 OPTION 區域，存放的內容包括：使用者定義的一些數據、使用者設置的密碼、晶片的一些配置、第二重定向量相關的內容。具體位址分配如下表。

地址	名稱	位址偏移量	名稱	地址	名稱	位址偏移量	名稱
0x0000	SN_DATA0	0x0020	FLASH_SC0	0x0030	ERST_SEL	0x0100	CHIP_ID0
0x0001	SN_DATA1	0x0021	FLASH_SC1	0x0031	ERST_ENB	0x0101	CHIP_ID1
0x0002	SN_DATA2	0x0022	FLASH_SC2	0x0032	XTAL_CFG	0x0102	CHIP_ID2
0x0003	SN_DATA3	0x0023	FLASH_SC3	0x0038	WAIT_TS	0x0103	CHIP_ID3
0x0004	SN_DATA4	-	-	0x0039	BORVS	0x0104	CHIP_ID4
0x0005	SN_DATA5	-	-	0x003E	RVCFG	0x0105	CHIP_ID5
0x0006	SN_DATA6	-	-	0x003F	nRVCFG	0x0106	CHIP_ID6
0x0007	SN_DATA7	-	-	-	-	0x0107	CHIP_ID7
0x0008	ID_DATA0	-	-	-	-	-	-
0x0009	ID_DATA1	-	-	-	-	-	-
0x000A	ID_DATA2	-	-	-	-	-	-
0x000B	ID_DATA3	-	-	-	-	0x0128	rc32m_trim
0x000C	ID_DATA4	-	-	-	-	0x012C	rc24m_trim
0x000D	ID_DATA5	-	-	-	-	-	-
0x000E	ID_DATA6	-	-	-	-	-	-
0x000F	ID_DATA7	-	-	-	-	-	-

HC89S105A 在出廠時都會固化一個 CHIP_ID，一共 8 個位組，一顆晶片一個 ID，不會重複，使用者可以在程序中通過 MOV_C 來讀出，也可以通過工具讀出。

SN_DATA 和 ID_DATA 是使用者自訂數據，FLASH_SC 為客戶密碼，通過工具軟體進行設置，如同設置代碼選項一樣，它們是可以被擦除和修改的，使用者也可以在程序中通過 MOV_C 來讀出。

注意：1、使用者在進行讀 OPTION 操作前，需要將寄存器 INSCON[IAPS]位置 1。

2、首字母為“n”位對應數據的反碼。

用 C 語言讀 CHIP_ID 的程序如下：

//從 FLASH 裡面讀取任意長度的數據

```
void Flash_ReadArr(unsigned int fuc_Address, unsigned char fuc_Length, unsigned char *fucp_SaveArr)
{
    while(fuc_Length--)
        *(fucp_SaveArr++) = ((unsigned char code *)(fuc_Address++));
}
```

//讀取 CHIP_ID 的值，並保存到 read_chip_id 陣列裡

```
unsigned char read_chip_id[8];
```

```
INSCON |= 0x10;
```

```
Flash_ReadArr(0x0100, 8, read_chip_id); //CHIP_ID 開始位址為 0x0100
```

```
INSCON &= ~0x10;
```


如果需要讀SN_DATA或ID_DATA，只需要修改讀位址即可。

另外，用戶還可以通過讀取XSFR（參考3.3.1.2小節）來獲得SN_DATA0~SN_DATA7、ID_DATA0~ID_DATA7和CHIP_ID0~CHIP_ID7這些資訊。

3.1.3.1 外部復位電平選擇ERST_SEL

位編號	7	6	5	4	3	2	1	0
位符號	-	-	-	-	-	-		ERST_SEL

位編號	位符號	說明
7-1	-	保留位
0	ERST_SEL	復位電平選擇位 0：高電平復位 1：低電平復位

3.1.3.2 外部復位使能ERST_ENB

位編號	7	6	5	4	3	2	1	0
位符號				-				ERST_ENB

位編號	位符號	說明
7-1	-	保留位
0	ERST_ENB	復位引腳使能位 0：外部 RST 輸入 1：P4.7 為 GPIO

3.1.3.3 外部晶振配置寄存器XTAL_CFG

位編號	7	6	5	4	3	2	1	0
位符號								xtal_sel

位編號	位符號	說明
7-1	-	保留位
0	xtal_sel	外部晶振選擇位 0：低頻晶振 32.768KHz 1：高頻晶振

3.1.3.4 復位重讀OPTION後等待時間WAIT_TS

位編號	7	6	5	4	3	2	1	0
位符號	-	-	-	-	-	-		WAIT_TS

位編號	位符號	說明
7-2	-	保留位
1-0	WAIT_TS	復位重讀 option 後等待時間選擇位 00 : 8ms 01 : 4ms 11 : 16ms

3.1.3.5 BOR檢測電壓選擇BORVS

位編號	7	6	5	4	3	2	1	0
位符號	-	-	-	-	-	BORVS		

位編號	位符號	說明
7-3	-	保留位
2-0	BORVS	BOR 檢測電壓點選擇位 000 : 1.8V 001 : 2.0V 010 : 2.4V 011 : 2.6V 100 : 3.0V 101 : 3.6V 110 : 3.9V 111 : 4.2V

3.1.3.6 第二重定向量配置RVCFG

位編號	7	6	5	4	3	2	1	0
位符號	RVSEN	-	RVADR[5:0]					

位編號	位符號	說明
7	RVSEN	第二復位向量上電使能 0 : 禁止第二復位向量 1 : 使能第二復位向量
6	-	保留位
5-0	RVADR[5:0]	第二重定向量配置值 第二復位向量地址 = {RVADR[5:0], 0000000000B} 注： 1. RVADR[5:0]=0 時，表示第二復位向量位址和 0x0000H 重合。 2. RVADR[5:0]只能配置 100000、110000、111000、111100、111110、111111 六個值，即第二復位向量的空間大小只能為 1K、2K、4K、8K、16K、32K。

3.1.4 FLASH IAP 操作

HC89S105A 的 FLASH 一共有 512 個磁區，128 個位組為一個磁區， $8 \times 128 \text{ Bytes} = 1\text{K Bytes}$ 為一頁， $1\text{K Bytes} \times 4 = 4\text{KBytes}$ 為一塊。

IAP 寫之前必須先進行一次擦除操作，IAP 一次擦除一個磁區（128 位組），IAP 擦除時的位址寄存器可以是磁區裡的任意位址。IAP 寫是單字節寫，每次寫一個位組。

IAP 擦除一個磁區的時間是 5ms，在 CPU_CLK 為 16MHz 時，IAP 寫一個位組的時間是 23μs，在 CPU_CLK 為 2MHz 時，IAP 寫一個位組的時間是 37μs。

3.1.4.1 IAP操作注意事項

HC89S105A 的用戶程序碼可對 FLASH 進行讀、擦、寫操作，作為使用者更新代碼或存儲數據使用，為保證使用者對 FLASH 操作的安全性，使用過程中請注意：

- 1、在進行 FLASH 的 IAP 擦寫之前，需要配置擴展 SFR 裡 `FREQ_CLK` 寄存器，指明目前 CPU 時鐘的頻率，`FREQ_CLK` 寄存器配置的值等於 CPU 時鐘的頻率值，最小為 1MHz，假如目前 CPU 的運行頻率為 16MHz，那就配置寄存器 `FREQ_CLK=0x10`。建議在 IAP 擦寫之前，將 CPU 時鐘頻率分頻為整數。當 CPU 時鐘頻率低於 1MHz 時，不能進行 FLASH 的 IAP 擦寫操作。
- 2、系統在進行 IAP 操作時，不響應任何中斷。
- 3、在 Option 中設置相關的 IAP 擦防寫，使能使用者程序所在磁區保護位，可以有效保證程序區不會被改寫或誤擦除。
- 4、IAP 擦寫操作前，建議關閉中斷（`EA=0`），確保在 IAP 操作期間不會被中斷影響，待 IAP 擦寫操作完成後，再將中斷恢復。
- 5、在執行 IAP 操作時，不可避免的會遇到數據擦除結束後，尚未寫數據就掉電的情況，所以建議採用雙區域保存數據的方式，即使一個區域的數據被擦除，也可以保證另一個區域的數據被正常讀取。

3.1.4.2 IAP数据寄存器 IAP_DATA

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	IAP_DATA[7:0]							

位編號	位符號	說明
7-0	IAP_DATA[7:0]	IAP 数据寄存器

3.1.4.3 IAP位址寄存器 IAP_ADDRL、IAP_ADDRH

IAP_ADDRL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	1	1	1	1	1	1	1	1
位符號	IAP_ADDR[7:0]							

IAP_ADDRH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	1	1	1	1	1	1	1	1
位符號	IAP_ADDR[15:8]							

位編號	位符號	說明
7-0	IAP_ADDR[15:8]	IAP 操作時的位址寄存器高八位
7-0	IAP_ADDR[7:0]	IAP 操作時的位址寄存器低八位

注：必須在解鎖後才能修改 IAP 位址寄存器，而且一次操作完成後，IAP 位址自動指向 0xFFFF。

3.1.4.4 IAP命令寄存器 IAP_CMDH、IAP_CMDL

IAP_CMDH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	IAP_CMDH[7:0]							

位編號	位符號	說明
7-0	IAP_CMDH[7:0]	操作命令模式選擇位 0xF0：解鎖(22 個 CPU 時鐘後自動鎖定，IAP_CMD[7:0] = 0x00) 0xE1：觸發一次操作 0xD2：磁區擦除 0xB4：位組程序設計 0x87：軟件復位，重定位址為 0000H，不重讀代碼選項 0x78：軟件復位，重定位址為 0000H，重讀代碼選項 其它值：鎖定

IAP_CMDL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	IAP_CMDL[7:0]							

位編號	位符號	說明
7-0	IAP_CMDL[7:0]	IAP_CMDH[7:0]反碼 注：寫入 IAP_CMDL[7:0]数据必須為之前寫入 IAP_CMDH[7:0]的反碼，否則將鎖定相關操作，即相關操作會失敗。

操作示例：

1、程序空間磁區擦除

```

IAP_CMDH = 0xF0;
IAP_CMDL = 0x0F;
IAP_ADDRH = 0x80;
IAP_ADDRH = 0x00; //選擇第 1 磁區被擦除，一個磁區為 128 位組
IAP_CMDH = 0xD2; //選擇操作方式，磁區擦除
IAP_CMDL = 0x2D;
IAP_CMDH = 0xE1; //觸發
IAP_CMDL = 0x1E; //觸發後 IAP_ADDRH&IAP_ADDRH 指向 0xFF，同時自動鎖定

```

2、程序空間位組程序設計

```

IAP_DATA = 0x02; //待程序設計数据，寫入数据寄存器必須放在解鎖之前
IAP_CMDH = 0xF0;
IAP_CMDL = 0x0F;
IAP_ADDRH = 0x00;
IAP_ADDRH = 0x00;
IAP_CMDH = 0xB4; //選擇操作方式，位組程序設計
IAP_CMDL = 0x4B;
IAP_CMDH = 0xE1; //觸發
IAP_CMDL = 0x1E; //觸發後 IAP_ADDRH&IAP_ADDRH 指向 0xFF，IAP_DATA 指向 0x00，

```

同時自動鎖定

注：解鎖之後，寫位址、選擇操作方式、觸發這三個步驟之間不能插入任何指令，必須連續操作。

3、軟件復位(不重讀代碼選項)

```

IAP_CMDH = 0xF0;
IAP_CMDL = 0x0F;
IAP_CMDH = 0x87;
IAP_CMDL = 0x78;

```

4、軟件復位(重讀代碼選項)

```

IAP_CMDH = 0xF0;
IAP_CMDL = 0x0F;
IAP_CMDH = 0x78;
IAP_CMDL = 0x87;

```

3.1.5 FLASH ICP 操作

3.1.5.1 JTAG方式

用戶可以通過 HC-LINK 模擬器對 MCU 進行程序設計，當 MCU 已經焊在用戶板上後，如果用戶採用上電重定的方式進入 JTAG，只需要連結 6 根線，使用者系統必須斷電，由模擬器提供電源。當使用者系統不希望掉電時，可以採用 7 根線進入程序設計模式，多了一個重定引腳，模擬器更詳細的使用說明請參見 HC-LINK 用戶手冊。

另外，因為程序設計信號非常敏感，使用者需要用 5 個跳線將程序設計引腳（VDD、TDO、TDI、TMS、TCK）從應用電路中分離出來，如下圖所示。

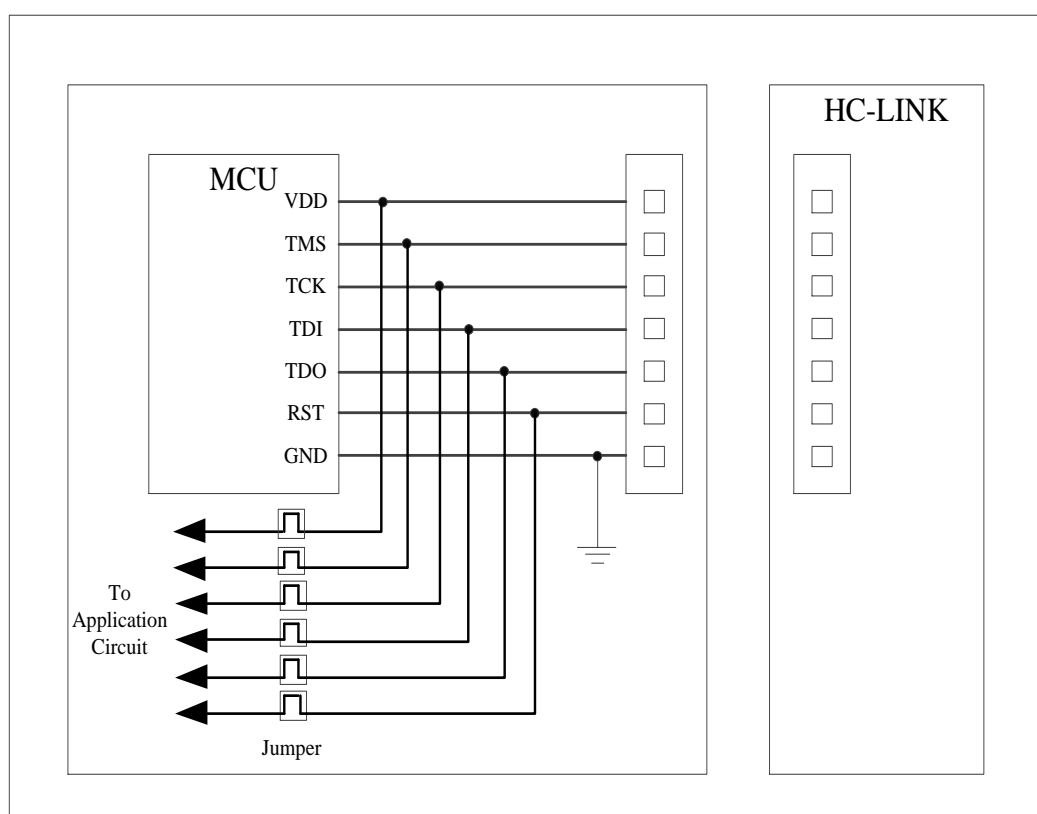


Figure 3-1 HC-LINK 程序設計硬體連接

3.1.5.2 雙線方式

用戶可以通過 HC-LINK 模擬器的雙線方式對 MCU 進行模擬和程序設計，當 MCU 已經焊在用戶板上後，如果用戶採用上電重定的方式，只需要連接四根線（VDD、GND、SDA、SCK），使用者系統必須斷電，由模擬器提供電源。當使用者系統不希望掉電時，可以採用五根線進入程序設計模式，多了一個重定引腳，模擬器更詳細的使用說明請參見 HC-LINK 用戶手冊。

另外，因為程序設計信號非常敏感，使用者需要用 4 個跳線將程序設計引腳（VDD、SDA、SCK、RST）從應用電路中分離出來，如下圖所示。另外，如果使用外部復位引腳進入，也需要將外部重定引腳進行跳線分離。

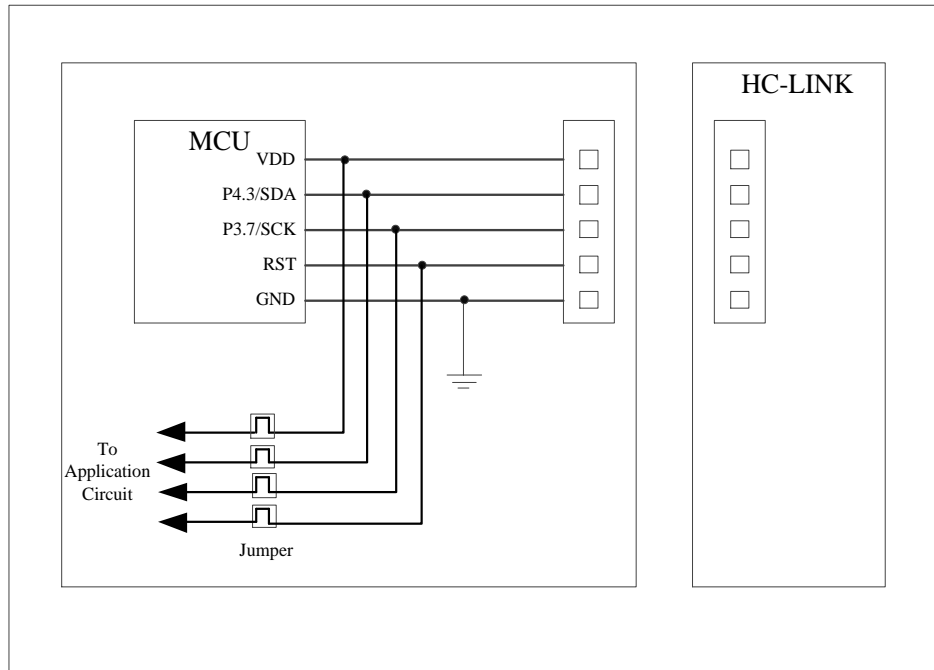


Figure 3-2 HC-LINK 程序設計硬體連接

當採用 ICP 模式進行操作時，建議按照如下步驟進行操作：

- 1、在開始程序設計前斷開跳線（Jumper），從應用電路中分離程序設計引腳。
- 2、將晶片程序設計引腳連接至 Flash 程序設計器接口，開始程序設計。
- 3、程序設計結束後斷開 Flash 程序設計器接口，連接跳線恢復應用電路。

3.1.6 第二復位向量操作

如果使用者在代碼選項中配置了第二重定向量使能和第二重定向量位址，那麼晶片上電重定後，PC 會首先指向第二向量位址，開始執行使用者的啟動程序，使用者啟動程序的最後需要放置一條不重讀代碼選項的軟件復位程序，那使用者就會復位到 0x0000H 處，開始執行使用者應用程序。

3.2 數據存儲器（RAM）

HC89S105A 為用戶提供了 256 Bytes 內部 RAM 和 4K Bytes 內部擴展 RAM 來作為數據存儲器。下圖為數據存儲器空間分配。

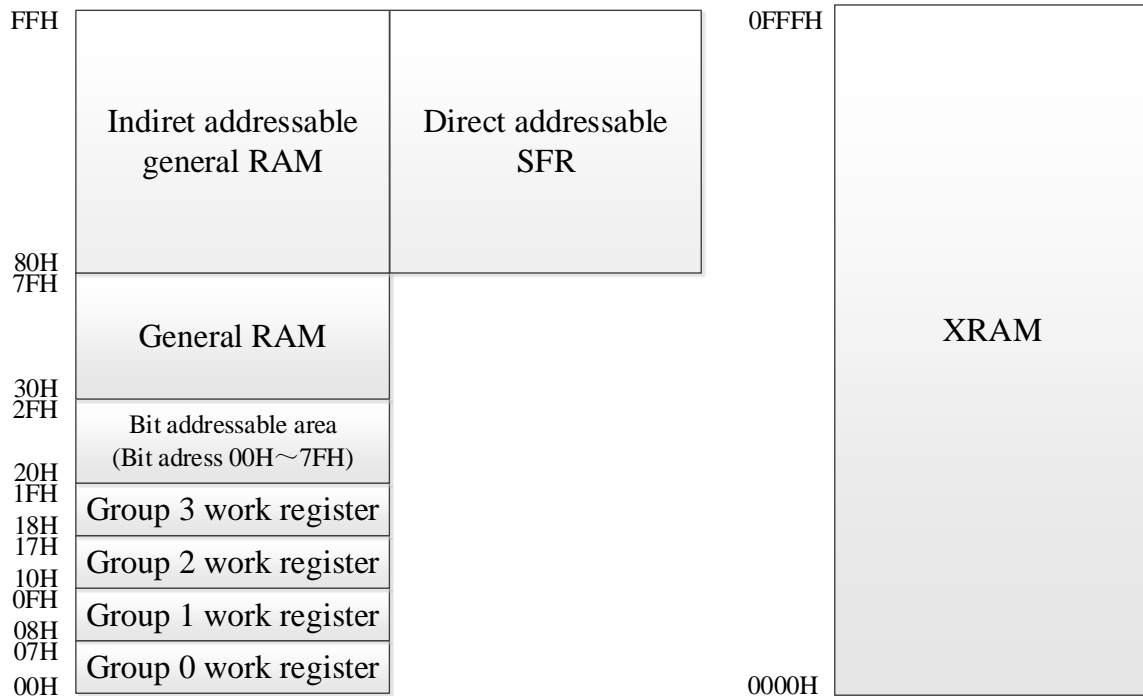


Figure 3-3 數據存儲器示意圖

內部 RAM 的高 128 Bytes（0x80 ~ 0xFF）必須採用寄存器間接定址方式。

內部擴展 RAM（XRAM）的位址範圍是 0x000 ~ 0xFFF，訪問內部擴展 RAM 的方法和傳統 8051 單片機訪問外部擴展 RAM 的方法相同，但是不影響 I/O 口。在組合語言中，內部擴展 RAM 通過 MOVX 指令訪問，即 MOVX @DPTP 或者 MOVX @Ri。

3.3 特殊功能寄存器（SFR）

3.3.1 特殊功能寄存器列表

3.3.1.1 直接定址讀寫SFR

	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
F8	RSTFR	IAP_ADDR_L	IAP_ADDR_H	IAP_DATA	IAP_CMD_L	IAP_CMD_H	-	-
F0	B	-	PWM2C	PWM2PL	PWM2PH	PWM2DL	PWM2DH	PWM2DTL
E8	-	PWMFLT	PWM1C	PWM1PL	PWM1PH	PWM1DL	PWM1DH	PWM1DTL
E0	ACC	PWMEN	PWM0C	PWM0PL	PWM0PH	PWM0DL	PWM0DH	PWM0DTL
D8	-	MCLDIVA0	MCLDIVA1	MCLDIVA2	MCLDIVA3	MCLDIVA4	MCLDIVA5	MCLDIVC
D0	PSW	LCDCON	T5CON	TL5	TH5	RCAP5L	RCAP5H	-
C8	P5	PCACLK	PCAMOD0	PCAMOD1	CCAPL0	CCAPH0	CCAPL1	CCAPH1
C0	P4	PCACON	PCACL	PCACH		PWM0DTH	PWM1DTH	PWM2DTH
B8	IE1	IP2	IP3	LVDC	T6CON	WDTC	CRCL	CRCH
B0	P3	IP4	IE2	LVDCMP	ADCC0	ADCC1	ADCRL	ADCRH
A8	IE	IP0	IP1	SPDAT	SPCTL	SPSTAT	IICDAT	IICADR
A0	P2	T4CON		INSCON	TL4	TH4	IICCON	IICSTA
98	SCON	SBUF	SADDR	SADEN	SBRTL	SBRTH	SCON2	PWM3C
90	P1	T3CON	TL3	TH3	-	-	PINTF0	PINTF1
88	TCON	TMOD	TL0	TL1	TH0	TH1	CLKSWR	CLKCON
80	P0	SP	DPL	DPH	PWM3P	PWM3D	-	PCON

3.3.1.2 外部擴展XSFR

擴展 XSFR 採用和 XRAM 同樣的訪問方式，使用 MOVX A, @DPTR 和 MOVX @DPTR, A 來進行讀寫。

比如寫一個位址為 0xFE88 的 XSFR，操作如下：

```
MOV A, #wdata
MOV DPTR, #0xFE88
MOVBX @DPTR, A
```

讀位址為 0xFE89 的 XSFR，操作如下：

```
MOV DPTR, #0xFE89
MOVBX A, @DPTR
```

使用 C 語言來程序設計時，只需要 #define ALLOCATE_EXTERN，並且 #include "HC89S105A.h"，就可以像操作直接定址寄存器一樣，直接賦值 XSFR，比如：

```
ADCC2 = 0x4D;
```

擴展XSFR（基底位址0xFE80）

偏移位址	XSFR 名稱	偏移位址	XSFR 名稱	偏移位址	XSFR 名稱	偏移位址	XSFR 名稱
0x0000	TCON1	0x0010	-	0x0020	WDTCCR	0x0030	PITS0
0x0001	T4CON1	0x0011	CLKDIV	0x0021	-	0x0031	PITS1
0x0002	T5CON1	0x0012	FREQ_CLK	0x0022	CRCC	0x0032	PITS2
0x0003	T5CON2	0x0013	CLKOUT	0x0023	-	0x0033	PITS3
0x0004	PCA_PWM0	0x0014	UART_CLKS	0x0024	BORC	0x0034	-
0x0005	PCA_PWM1	0x0015	SPOV	0x0025	BORDBC	0x0035	-
0x0006	-	0x0016	-	0x0026	-	0x0036	-
0x0007	-	0x0017	PORB_IAPF	0x0027	LVDDBC	0x0037	-
0x0008	S2CON	0x0018		0x0028	-	0x0038	PINTE0
0x0009	S2CON2	0x0019	AWDCON	0x0029	-	0x0039	PINTE1
0x000A	S2BUF	0x001A	ADCC3	0x002A	RSTDBC	0x003A	
0x000B	S2ADDR	0x001B	ADCC2	0x002B		0x003B	
0x000C	S2ADEN	0x001C	PWM0DBC	0x002C	CLKPCKEN0	0x003C	
0x000D	S2BRTH	0x001D	PWM1DBC	0x002D	CLKPCKEN1	0x003D	TRMEN
0x000E	S2BRTL	0x001E	PWM2DBC	0x002E	ADCCONTV	0x003E	TRMV
0x000F	-	0x001F	-	0x002F	ADCGAPV	0x003F	-

擴展XSFR（基底位址0xFEC0）

偏移位址	XSFR 名稱	偏移位址	XSFR 名稱	偏移位址	XSFR 名稱	偏移位址	XSFR 名稱
0x0000	SCRH0	0x0010	CAPH0	0x0020	PWM0PHASEH	0x0030	PWM0CMPH
0x0001	SCRL0	0x0011	CAPL0	0x0021	PWM0PHASEL	0x0031	PWM0CMPL
0x0002	SCRH1	0x0012	CAPH1	0x0022	PWM1PHASEH	0x0032	-
0x0003	SCRL1	0x0013	CAPL1	0x0023	PWM1PHASEL	0x0033	-
0x0004	SCRH2	0x0014	-	0x0024	PWM2PHASEH	0x0034	-
0x0005	SCRL2	0x0015	-	0x0025	PWM2PHASEL	0x0035	-
0x0006	SCRH3	0x0016	-	0x0026	-	0x0036	-
0x0007	SCRL3	0x0017	-	0x0027	-	0x0037	-
0x0008	SCRH4	0x0018	CAPCON0	0x0028	PWM0INTDIV	0x0038	-
0x0009	SCRL4	0x0019	CAPCON1	0x0029	PWM1INTDIV	0x0039	PWMCON0
0x000A	SCRH5	0x001A	ADCHTRH	0x002A	PWM2INTDIV	0x003A	PWMCON1
0x000B	SCRL5	0x001B	ADCHTRL	0x002B	-	0x003B	PWMCON2
0x000C	SCRH6	0x001C	ADCLTRH	0x002C	-	0x003C	PWMCON3
0x000D	SCRL6	0x001D	ADCLTRL	0x002D	-	0x003D	PWMCON4
0x000E	SCRH7	0x001E	ADCPLYH	0x002E	PWM3CLKS	0x003E	-
0x000F	SCRL7	0x001F	ADCPLYL	0x002F	-	0x003F	-

擴展XSFR（基底位址0xFF00）

偏移位址	XSFR 名稱	偏移位址	XSFR 名稱	偏移位址	XSFR 名稱	偏移位址	XSFR 名稱
0x0000	P0M0	0x0010	P2M0	0x0020	P4M0	0x0030	-
0x0001	P0M1	0x0011	P2M1	0x0021	P4M1	0x0031	-
0x0002	P0M2	0x0012	P2M2	0x0022	P4M2	0x0032	-
0x0003	P0M3	0x0013	P2M3	0x0023	P4M3	0x0033	-
0x0004	-	0x0014	-	0x0024	-	0x0034	-
0x0005	-	0x0015	-	0x0025	-	0x0035	-
0x0006	-	0x0016	-	0x0026	-	0x0036	-
0x0007	-	0x0017	-	0x0027	-	0x0037	-
0x0008	P1M0	0x0018	P3M0	0x0028	P5M0	0x0038	-
0x0009	P1M1	0x0019	P3M1	0x0029	P5M1	0x0039	-
0x000A	P1M2	0x001A	P3M2	0x002A	P5M2	0x003A	-
0x000B	P1M3	0x001B	P3M3	0x002B	-	0x003B	-
0x000C	-	0x001C	-	0x002C	-	0x003C	-
0x000D	-	0x001D	-	0x002D	-	0x003D	-
0x000E	-	0x001E	-	0x002E	-	0x003E	-
0x000F	-	0x001F	-	0x002F	-	0x003F	-

擴展XSFR（基底位址0xFF40）

偏移位址	XSFR 名稱	偏移位址	XSFR 名稱	偏移位址	XSFR 名稱	偏移位址	XSFR 名稱
0x0000	P00DBC	0x0010	P0OUT	0x0020	COMP0EN	0x0030	P0DRENH
0x0001	P01DBC	0x0011	P1OUT	0x0021	COMP1EN	0x0031	P0DRENH
0x0002	P02DBC	0x0012	P2OUT	0x0022	COMP2EN	0x0032	P1DRENH
0x0003	-	0x0013	P3OUT	0x0023	COMP3EN	0x0033	P1DRENH
0x0004	-	0x0014	P4OUT	0x0024	COMP4EN	0x0034	P2DRENH
0x0005	-	0x0015	P5OUT	0x0025	COMP5EN	0x0035	P2DRENH
0x0006	-	0x0016	-	0x0026	-	0x0036	P3DRENH
0x0007	-	0x0017	-	0x0027	-	0x0037	P3DRENH
0x0008	-	0x0018	-	0x0028	SEGP0EN	0x0038	P4DRENH
0x0009	-	0x0019	-	0x0029	SEGP1EN	0x0039	P4DRENH
0x000A	-	0x001A	-	0x002A	SEGP2EN	0x003A	P5DRENH
0x000B	-	0x001B	-	0x002B	SEGP3EN	0x003B	P5DRENH
0x000C	-	0x001C	-	0x002C	SEGP4EN	0x003C	PDREN_SEL
0x000D	-	0x001D	-	0x002D	SEGP5EN	0x003D	-
0x000E	-	0x001E	-	0x002E	-	0x003E	-
0x000F	-	0x001F	-	0x002F	-	0x003F	-

擴展XSFR（基底位址0xFF80）

偏移位址	XSFR 名稱	偏移位址	XSFR 名稱	偏移位址	XSFR 名稱	偏移位址	XSFR 名稱
0x0000	T0_MAP	0x0010	PWM0_MAP	0x0020	TXD_MAP	0x0030	INT0_MAP
0x0001	T1_MAP	0x0011	PWM01_MAP	0x0021	RXD_MAP	0x0031	INT1_MAP
0x0002	T3_MAP	0x0012	FLT0_MAP	0x0022	SCL_MAP	0x0032	-
0x0003	T4_MAP	0x0013	-	0x0023	SDA_MAP	0x0033	-
0x0004	T6_MAP	0x0014	PWM1_MAP	0x0024	SS_MAP	0x0034	-
0x0005	BRTO_MAP	0x0015	PWM11_MAP	0x0025	SCK_MAP	0x0035	-
0x0006	T5_MAP	0x0016	FLT1_MAP	0x0026	MOSI_MAP	0x0036	-
0x0007	-	0x0017	-	0x0027	MISO_MAP	0x0037	-
0x0008	CAP0_MAP	0x0018	PWM2_MAP	0x0028	TXD2_MAP	0x0038	-
0x0009	CAP1_MAP	0x0019	PWM21_MAP	0x0029	RXD2_MAP	0x0039	-
0x000A	ECL_MAP	0x001A	FLT2_MAP	0x002A	-	0x003A	-
0x000B	PCA0_MAP	0x001B	-	0x002B	-	0x003B	-
0x000C	PCA1_MAP	0x001C	PWM3_MAP	0x002C	-	0x003C	-
0x000D	ADCST_MAP	0x001D	-	0x002D	-	0x003D	-
0x000E	-	0x001E	-	0x002E	-	0x003E	-
0x000F	CLKO_MAP	0x001F	-	0x002F	-	0x003F	-

唯讀：

擴展XSFR（基底位址0xFFC0）

偏移位址	XSFR 名稱	偏移位址	XSFR 名稱	偏移位址	XSFR 名稱	偏移位址	XSFR 名稱
0x0000	SN_DATA0	0x0010	CHIP_ID0	0x0020	-	0x0030	-
0x0001	SN_DATA1	0x0011	CHIP_ID1	0x0021	-	0x0031	-
0x0002	SN_DATA2	0x0012	CHIP_ID2	0x0022	-	0x0032	-
0x0003	SN_DATA3	0x0013	CHIP_ID3	0x0023	-	0x0033	-
0x0004	SN_DATA4	0x0014	CHIP_ID4	0x0024	-	0x0034	-
0x0005	SN_DATA5	0x0015	CHIP_ID5	0x0025	-	0x0035	-
0x0006	SN_DATA6	0x0016	CHIP_ID6	0x0026	-	0x0036	-
0x0007	SN_DATA7	0x0017	CHIP_ID7	0x0027	-	0x0037	-
0x0008	ID_DATA0	0x0018	-	0x0028	-	0x0038	-
0x0009	ID_DATA1	0x0019	-	0x0029	-	0x0039	-
0x000A	ID_DATA2	0x001A	-	0x002A	-	0x003A	-
0x000B	ID_DATA3	0x001B	-	0x002B	-	0x003B	-
0x000C	ID_DATA4	0x001C	-	0x002C	-	0x003C	-
0x000D	ID_DATA5	0x001D	-	0x002D	-	0x003D	-
0x000E	ID_DATA6	0x001E	-	0x002E	-	0x003E	-
0x000F	ID_DATA7	0x001F	-	0x002F	-	0x003F	-

HC89S105A 在出廠時都會固化一個 CHIP_ID，一共 8 個位組，一顆晶片一個 ID，不會重複，使用者可以在程序中像讀 XSFR 一樣可以直接讀出。

SN_DATA 和 ID_DATA 是使用者自訂數據，通過工具軟體進行設置，如同設置代碼選項一樣，它們是可以被擦除和修改的，使用者也可以在程序中像讀 XSFR 一樣可以直接讀出。

4 系統時鐘

4.1 系統時鐘特性

HC89S105A 單片機系統時鐘有 3 種時鐘源可選：外部高頻晶振時鐘（4MHz~16MHz）、外部低頻晶振時鐘（32.768KHz）、內部高頻 RC 時鐘（32 MHz），內部低頻 RC 時鐘（44KHz）只能用作 WDT 的時鐘，不作為系統時鐘使用。系統選擇後的時鐘記做 Fosc，Fosc 可以進行 1-255 之間任意值的分頻，分頻後的時鐘給 CPU 模塊的記做 CPU 時鐘，即 Fcpu，給其他外設的時鐘記作外設時鐘，即 Fper。

晶片上電重定後，默認選擇內部高頻 RC 作為系統時鐘，其 Fosc 為 32MHz，Fcpu 為 2MHz，可以通過配置分頻寄存器改變 cpu_clk 的頻率。

CPU 最高可以運行在 24MHz 頻率下，如果所選時鐘源頻率高於 24MHz，需要對其進行分頻，使 CPU 時鐘頻率等於或低於 24MHz。

RC32M 可以通過配置 TRMV 寄存器切換成 RC24M，具體實現過程詳見 TRMV 寄存器。

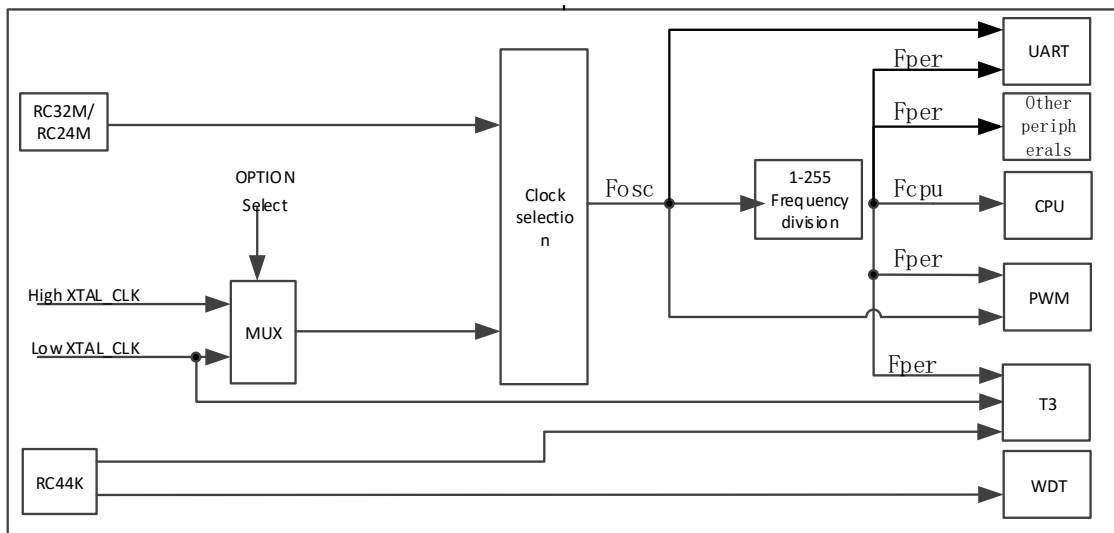


Figure 4-1 系統時鐘框圖

4.2 系統時鐘相關寄存器

4.2.1 時鐘控制寄存器 CLKCON

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R/W	R/W	R
復位值	0	0	1	1	0	0	1	0
位符號	HXTAL RDY	LXTAL RDY	HSRC RDY	LSRC RDY	-	XTALEN	HSRCEN	-

位編號	位符號	說明
7	HXTALRDY	外部高頻晶振狀態位 0：外部高頻晶振未準備 1：外部高頻晶振準備就緒 注：該位硬體自動清 0 或置 1。
6	LXTALRDY	外部低頻晶振狀態位 0：外部低頻晶振未準備 1：外部低頻晶振準備就緒 注：該位硬體自動清 0 或置 1。
5	HSRCRDY	高速內部 RC 振盪器狀態位 0：高速內部 RC 未準備 1：高速內部 RC 準備就緒 注：該位硬體自動清 0 或置 1。
4	LSRCRDY	低速內部 RC 振盪器狀態位 0：低速內部 RC 未準備 1：低速內部 RC 準備就緒 注：該位硬體自動清 0 或置 1。
3	-	保留位
2	XTALEN	外部晶振使能位 0：外部晶振關閉 1：外部晶振打開 注：使能時，需要軟體將對應管腳的 IO 模式設置為類比頻道，上電默認選擇低頻晶振，如果想使用高頻晶振，需要配置代碼選項。
1	HSRCEN	高速內部 RC 振盪器使能位 0：高速內部 RC 關閉 1：高速內部 RC 打開
0	-	保留位

4.2.2 時鐘選擇寄存器 CLKSWR

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R/W	R	R	R	R
復位值	0	0	0	0	0	0	0	0
位符號	CLKSTA[1:0]		-	CLKSEL	-			

位編號	位符號	說明
7-6	CLKSTA[1:0]	系統時鐘狀態位 x0：當前系統時鐘為高速內部 RC 01：當前系統時鐘為外部低頻晶振 11：當前系統時鐘為外部高頻晶振 系統據當前系統時鐘自動切換各個狀態
5	-	保留位
4	CLKSEL	系統時鐘選擇位 0：系統時鐘為高速內部 RC 1：系統時鐘為外部晶振 注： 1. 系統時鐘選擇時，CLKCON 寄存器中對應的時鐘源狀態位必須為 1，否則將延續之前時鐘。 2. 建議使用者在切換系統時鐘之前先打開要切換時鐘的使能，然後查看時鐘源狀態位是否為 1，為 1 後再配置該位就可以完成時鐘切換。
3-0	-	保留位

4.2.3 時鐘分頻寄存器 CLKDIV

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	1	0	0	0	0
位符號	CLKDIV[7:0]							

位編號	位符號	說明
7-0	CLKDIV[7:0]	時鐘分頻係數，預設為 16 分頻 配置值為 0 或 1 時，時鐘不分頻； 其他情況下，配置值等於分頻係數； 注：分頻後的時鐘給 CPU 模塊的記作 Fcpu，給其他外設的記作 Fper。

4.2.4 時鐘輸出寄存器 CLKOUT

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R/W	R	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-			CLK_OUT_EN	-	CLK_OUT_SEL[2:0]		

位編號	位符號	說明
7-5	-	保留位
4	CLK_OUT_EN	時鐘輸出使能位 0：禁止時鐘輸出 1：允許時鐘輸出
3	-	保留位
2-0	CLK_OUT_SEL [2:0]	時鐘輸出選擇位 000：選擇 cpu_clk 001：選擇 per_clk 010：選擇 wdt_clk 011：選擇 xtal_clk 100：選擇 rc32m_clk

4.2.5 外設時鐘門控寄存器 CLKPCKEN0、CLKPCKEN1

關閉未使用外設的時鐘可降低功耗，外設的時鐘門控寄存器使使用者可在運行模式下隨時打開或關閉系統時鐘與外設的連接。當使用者關閉某個外設的時鐘後，此模塊就會被禁止掉，操作這個模塊的寄存器都將不起作用。

系統重定後，所有外設時鐘均處於開的狀態，使用者可通過清除 CLKPCKEN0 或 CLKPCKEN1 中的外設時鐘控制位來關閉相應的外設時鐘。

CLKPCKEN0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	1	1	1	1	1	1	1	1
位符號	UART2_ CLKEN	UART1_ CLKEN	WDT_ CLKEN	T6_ CLKEN	PWM_ CLKEN	PCA_ CLKEN	T1_ CLKEN	T0_ CLKEN

位編號	位符號	說明
7	UART2_CLKEN	UART2 時鐘使能位 0：禁止外設時鐘與 UART2 連接 1：使能外設時鐘與 UART2 連接
6	UART1_CLKEN	UART1 時鐘使能位 0：禁止外設時鐘與 UART1 連接 1：使能外設時鐘與 UART1 連接
5	WDT_CLKEN	WDT 時鐘使能位 0：禁止外設時鐘與 WDT 連接 1：使能外設時鐘與 WDT 連接
4	T6_CLKEN	T6 時鐘使能位 0：禁止外設時鐘與 T6 連接 1：使能外設時鐘與 T6 連接
3	PWM_CLKEN	PWM 時鐘使能位 0：禁止外設時鐘與 PWM 連接 1：使能外設時鐘與 PWM 連接
2	PCA_CLKEN	PCA 時鐘使能位 0：禁止外設時鐘與 PCA 連接 1：使能外設時鐘與 PCA 連接
1	T1_CLKEN	定時器 1 時鐘使能位 0：禁止外設時鐘與定時器 1 連接 1：使能外設時鐘與定時器 1 連接
0	T0_CLKEN	定時器 0 時鐘使能位 0：禁止外設時鐘與定時器 0 連接 1：使能外設時鐘與定時器 0 連接

CLKPCKEN1

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	1	1	1	1	1
位符號	-			T5_ CLKEN	T4_ CLKEN	T3_ CLKEN	SPI_ CLKEN	IIC_ CLKEN

位編號	位符號	說明
7-5	-	保留位
4	T5_CLKEN	定時器 5 時鐘使能位 0：禁止外設時鐘與定時器 5 連接 1：使能外設時鐘與定時器 5 連接
3	T4_CLKEN	定時器 4 時鐘使能位 0：禁止外設時鐘與定時器 4 連接 1：使能外設時鐘與定時器 4 連接
2	T3_CLKEN	定時器 3 時鐘使能位 0：禁止外設時鐘與定時器 3 連接 1：使能外設時鐘與定時器 3 連接
1	SPI_CLKEN	SPI 時鐘使能位 0：禁止外設時鐘與 SPI 連接 1：使能外設時鐘與 SPI 連接
0	IIC_CLKEN	IIC 時鐘使能位 0：禁止外設時鐘與 IIC 連接 1：使能外設時鐘與 IIC 連接

4.2.6 串口時鐘選擇寄存器 UART_CLKS

通過這個寄存器可以使串口的時鐘選擇 RC32M，而 CPU 頻率需要 RC32M 進行 2 分頻得到。這樣串口就可以使用 115200 的波特率。

UART_CLKS

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-						UART2_CLKS	UART1_CLKS

位編號	位符號	說明
7-2	-	保留位
1	UART2_CLKS	UART2 時鐘選擇位 0：UART2 的時鐘為 Fper 1：UART2 的時鐘為 Fosc 選擇後的時鐘記作 Fuart
0	UART1_CLKS	UART1 時鐘選擇位 0：UART1 的時鐘為 Fper 1：UART1 的時鐘為 Fosc 選擇後的時鐘記作 Fuart

4.2.7 時鐘頻率寄存器 FREQ_CLK

在進行 FLASH 的 IAP 擦寫或者系統進入掉電模式之前，需要配置擴展 SFR 裡 FREQ_CLK 寄存器，指明目前 CPU 時鐘的頻率，FREQ_CLK 寄存器配置的值等於 CPU 時鐘的頻率值，最小為 1MHz，假如目前 CPU 的運行頻率為 16MHz，那就配置寄存器 FREQ_CLK=0x10。建議在 IAP 擦寫之前，將系統時鐘頻率分頻為整數。當系統時鐘頻率低於 1MHz 時，不能進行 FLASH 的 IAP 擦寫操作。

FREQ_CLK

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	1	0
位符號	FREQ_CLK[7:0]							

位編號	位符號	說明
7-0	FREQ_CLK[7:0]	當前 CPU 時鐘頻率寄存器 舉例如下： CPU 頻率為 24MHz 時，配置值為 0x18 CPU 頻率為 16MHz 時，配置值為 0x10 CPU 頻率為 8MHz 時，配置值為 0x08 CPU 頻率為 4MHz 時，配置值為 0x04 CPU 頻率為 2MHz 時，配置值為 0x02

4.2.8 內部高頻 RC 調整使能寄存器 TRMEN

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R	R	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-							RCTRMEN

位編號	位符號	說明
7-1	-	保留位
0	RCTRMEN	<p>內部高頻 RC 調整使能位</p> <p>1：使能內部高頻 RC 調整</p> <p>0：禁止內部高頻 RC 調整</p> <p>注：使能該寄存器後，必須立即配置 TRMV 寄存器，否則這個使能寄存器再執行完下一條指令後會被清零，內部高頻 RC 調整就會失效。</p>

4.2.9 內部高頻 RC 調整配置寄存器 TRMV

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	x	x	x	x	x	x	x
位符號	RC24M_SEL	RCTRMV						

位編號	位符號	說明
7	RC24M_SEL	0 : RC32M 1 : RC24M 注：CPU 可以跑 24M，此時需要將 RC32M 切換成 RC24M，這樣外設時鐘和 CPU 時鐘都工作在 24MHz
6-0	RCTRMV	內部高頻 RC 調整配置值 注： 1. x 表示不確定的值，此寄存器的上電復位值為出廠的校準值。 2. 在配置這個寄存器值時，需要先將內部高頻 RC 調整使能位配置為 1。 3. 根據校準曲線軟體先使能 RCTRMEN，緊接著就要配置 RCTRMV，在調整完成後 RCTRMEN 自動清零，防止重複操作

（1）將 RC32M 切換成 RC24M 代碼如下：

```
unsigned char code *hs24m_trim = 0x012c;
INSCON = 0X10;
TRMEN = 0x01;
TRMV = *hs24m_trim ^ 0x7f;
INSCON = 0X00;
```

（2）將 RC24M 切換成 RC32M 代碼如下：

```
unsigned char code *hs32m_trim = 0x0128;
INSCON = 0X10;
TRMEN = 0x01;
TRMV = *hs32m_trim ^ 0x7f;
INSCON = 0X00;
```

5 電源管理

5.1 電源管理特性

- 提供空閒模式 (IDLE) 和掉電模式 (STOP)，作為省電模式
- 提供多種方式從空閒/掉電模式喚醒
- 提供低速模式 (即時鐘分頻，詳見系統時鐘章節相關介紹)

5.2 空閒模式

空閒模式能夠降低系統功耗，在此模式下，程序中止運行，CPU時鐘停止，但外部設備時鐘可繼續運行。空閒模式下，CPU在確定的狀態下停止，並在進入空閒模式前所有CPU的狀態都被保存，如PC、PSW、SFR、RAM等。

將PCON寄存器中的IDL位置1，使HC89S105A進入空閒模式。IDL位置1是CPU進入空閒模式之前執行的最後一條指令。

兩種方式可以退出空閒模式：

(1) 所有的有效中斷。HC89S105A在檢測到一個有效中斷後，CPU時鐘立即恢復，硬體清除PCON寄存器的IDL位，然後執行中斷服務程序，隨後跳轉到進入空閒模式指令之後的指令。

(2) 重定信號(外部重定引腳上出現有效電平、WDT 復位、BOR 復位或外部端口低壓檢測復位)。HC89S105A 在檢測到有效復位後，PCON 寄存器中的 IDL 位被重定成零，系統程序也會從重定位址 0000H 處開始執行，RAM 保持不變，SFR 的值根據不同功能模塊改變。

5.3 掉電模式

掉電模式可以使HC89S105A進入功耗非常低的狀態。掉電模式將停止CPU和週邊設備的所有時鐘信號，但如果WDT和TIMER3使能且允許在掉電模式下工作，則WDT和TIMER3模塊將繼續工作。在進入掉電模式前所有CPU的狀態都被保存，如PC、PSW、SFR、RAM等。

在晶片進入掉電模式之前，需要配置擴展SFR裡FREQ_CLK寄存器，指明目前CPU時鐘的頻率，FREQ_CLK寄存器配置的值等於CPU時鐘的頻率值，最小為1MHz，假如目前CPU的運行頻率為16MHz，那就配置寄存器FREQ_CLK=0x10。

將PCON寄存器中的PD位置1，使HC89S105A進入掉電模式。PD位置1是CPU進入掉電模式之前執行的最後一條指令。

注：如果同時設置IDL位和PD位，HC89S105A進入掉電模式。退出掉電模式後，CPU也不會進入空閒模式，從掉電模式退出後硬體會清除IDL及PD位。

多種方式可以退出掉電模式：

(1) 有效外部中斷、LVD中斷、WDT中斷及TIMER3(計數時鐘源選擇外部低頻晶振或外部時鐘)中斷。在有效的外部中斷和TIMER3(計數時鐘源選擇外部低頻晶振或外部時鐘)中斷發生後，內部高頻RC振盪器啟動，CPU時鐘和外設時鐘立即恢復，PCON寄存器中的PD位會被硬體清除，然後程序運行外部中斷服務程序。在完成外部中斷服務程序之後，跳轉到進入掉電模式之後的指令繼續運行。

(2) 重定信號(外部重定引腳上出現有效電平、WDT 復位、BOR 復位或外部端口低壓檢測復位)。

有效的重定信號將 PCON 寄存器中的 PD 位復位成零，振盪器重新開機，CPU 時鐘和外設時鐘立即恢復，系統也會從重定位址 0000H 處開始運行，RAM 保持不變，SFR 的值根據不同功能模塊改變。

5.4 電源管理相關寄存器

5.4.1 電源控制寄存器 PCON

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-				GF1	GF0	PD	IDL

位編號	位符號	說明
7-4	-	保留位（讀為 0，寫無效）
3	GF1	使用者通用標誌位 1
2	GF0	使用者通用標誌位 0
1	PD	掉電模式控制位 0：正常工作模式 1：進入掉電模式（退出該模式後自動清 0）
0	IDL	空閒模式控制位 0：正常工作模式 1：進入空閒模式（退出該模式後自動清 0） 注：若同時置 PD&IDL，系統將進入掉電模式，喚醒後標誌被同時清除。

6 復位

6.1 復位特性

- 提供多種方式重定
- 所有的重定方式都有特定標誌

6.2 POR(Power-On Reset) 復位

HC89S105A單片機在上電過程中，會產生一個POR信號，此信號會重定單片機，同時置位RSTFR寄存器裡的PORF位，使用者可以判斷此標誌以來確定是否發生POR復位。

注：POR復位後的RAM值不穩定，建議使用者根據需要重新初始化相應RAM；其餘重定方式不會對RAM進行復位。

6.3 BOR (Brown-out Reset) 復位

當VDD電壓下降到 V_{BOR} 以下，且持續時間超過 T_{BOR} 時，系統產生欠壓重定。BOR復位時，RSTFR寄存器的BORF位將被置1，使用者可以判斷此標誌以來確定是否發生BOR復位。

HC89S105A可以通過寄存器來選擇BOR檢測的電壓檔位，客戶在使用時可根據情況選擇合適的BOR檢測電壓。BOR檔位：4.2V/3.9V/3.6V/3.0V/2.6V/2.4V/2.0V/1.8V

欠壓復位示意圖如下所示，其中 T_{BOR} 也可以通過寄存器配置，用來進行電壓消抖。

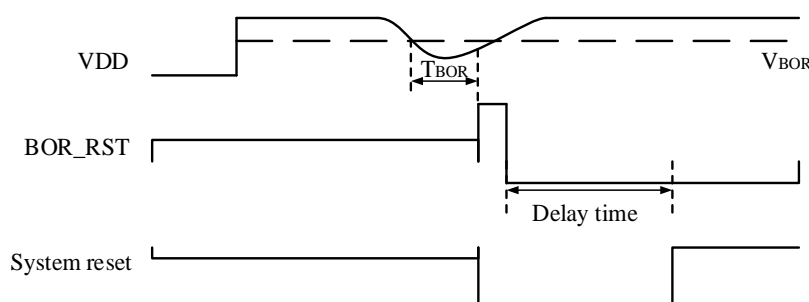


Figure 6-1 BOR 示意圖

6.4 外部 RST 復位

外部RST引腳復位就是從外部向RST引腳施加一定寬度的復位脈衝，從而實現單片機的復位，不使用時可以將其配置為I/O口，需要在代碼選項中設置，外部重定的有效電平也可以通過代碼選項來設置，晶片出廠預設為高電平復位。

做RST端口時，將RST復位管腳拉高並維持至少設定時間（軟體配置）後，單片機才會進入重定模式，將RST復位管腳拉回低電平後，單片機結束重定模式並從使用者程序區的0000H處開始正常工作。RST復位時，RSTFR寄存器的EXRSTF將被置1，使用者可以判斷此標誌以來確定是否發生外部RST

復位。

注：1、HC89S105AC8和HC89S105AS8的P4.7端口作為外部RST復位端口時，無法作為普通I/O使用。
HC89S105AK8的P4.1端口作為外部RST復位端口時，無法作為普通I/O使用。

6.5 外部端口低壓檢測復位

當外部電壓過低時，無法保證單片機正常工作。此時，可以利用單片機的外部端口低壓檢測(PLVD)功能對單片機進行復位，外部端口檢測的電壓為1.2V，此復位功能可以被禁止。PLVD復位時，RSTFR寄存器的PLVRSTF將被置1，使用者可以判斷此標誌以來確定是否發生外部端口低壓檢測復位。另外，用戶也可以通過相關寄存器來對外部端口電壓檢測進行消抖。

6.6 軟件復位

對 IAP_CMDH 和 IAP_CMDL 寄存器按流程寫入相關值，系統將產生軟件復位，重定後 RSTFR 寄存器的 SWBF 將被置 1，使用者可以判斷此標誌以來確定是否發生軟件復位。具體操作詳見 FLASH IAP 操作章節相關介紹。

6.7 看門狗（WDT）復位

為了防止系統在正常情況下受到干擾，如MCU程序跑飛導致系統長時間處於異常工作狀態，通常是引進看門狗進行處理。在使用看門狗操作時，如果MCU程序中不在規定的時間內按要求操作，就認為MCU處於異常狀態，看門狗就會強迫MCU重定，使晶片重新從0000H開始運行。

注：要使WDT復位，必須置WDTRST為1，即允許WDT復位功能，否則即使允許WDT運行，WDT也只會置溢出標誌，並不會重定。

6.8 堆疊溢位復位

堆疊溢位時，系統將重定，並置 SPOVF 溢出標誌，必須軟體清除。

堆疊溢位包含入堆溢出及出棧溢出，入棧溢出是指當前棧頂地址為 0xFF，同時又有入棧動作；出棧溢出是指當前棧頂位址等於用戶設定的棧底位址，同時又有出棧動作。

堆疊溢位重定配置有使能寄存器，當使能時，堆疊溢位才能重定系統。

6.9 復位相關寄存器

6.9.1 重定標誌寄存器 RSTFR

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R	R/W	R/W
POR復位	1	x	x	x	x	0	x	x
EXRST復位	u	1	u	u	u	0	u	u
BOR復位	u	u	1	u	u	0	u	u
WDT復位	u	u	u	1	u	0	u	u
軟復位	u	u	u	u	1	0	u	u
堆疊溢位復位	u	u	u	u	u	0	1	u
PLVD復位	u	u	u	u	u	-	u	1
位符號	PORF	EXRSTF	BORF	WDTRF	SWRF	-	SPOVF	PLVRSTF

注：x表示不確定的值，u表示該值由當前重定方式前的值決定，建議在POR復位後清零一下該寄存器。

位編號	位符號	說明
7	PORF	上電重定標誌位 0：無上電復位 1：發生上電重定，軟體清 0
6	EXRSTF	外部 RST 重定標誌位 0：無外部 RST 復位 1：發生外部 RST 重定，軟體清 0
5	BORF	欠壓重定標誌位 0：無欠壓復位 1：發生欠壓重定，軟體清 0
4	WDTRF	WDT 重定標誌位 0：無 WDT 復位 1：發生 WDT 重定，軟體清 0
3	SWRF	軟件復位標誌位 0：無軟件復位 1：發生軟件復位，軟體清 0
2	-	保留
1	SPOVF	堆疊溢位標誌位 0：無堆疊溢位復位 1：發生堆疊溢位重定，軟體清 0
0	PLVRSTF	外部端口電壓檢測重定標誌位 0：外部端口電壓檢測重定 1：發生外部端口電壓檢測重定，軟體清 0

6.9.2 BOR 電壓檢測控制寄存器 BORC

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R	R	R/W	R/W	R/W
復位值	1	0	0	0	0	0	0	0
位符號	BOREN	BOR_DBC_EN	BOR_PD_EN	-		BORVS[2:0]		

位編號	位符號	說明
7	BOREN	BOR 使能位 0：禁止 BOR 1：允許 BOR
6	BOR_DBC_EN	BOR 消抖使能位 0：不使能 1：使能
5	BOR_PD_EN	BOR 電源使能位 0：不使能 1：使能 注：此位使能後，當 BOR 重定時，晶片進入 STOP 模式
4-3	-	保留位（讀為 0，寫無效）
2-0	BORVS[2:0]	BOR 檢測電壓點選擇位 000：1.8V 001：2.0V 010：2.4V 011：2.6V 100：3.0V 101：3.6V 110：3.9V 111：4.2V

6.9.3 BOR 電壓檢測去抖控制寄存器 BORDBC

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	BORDBC[7:0]							

位編號	位符號	說明
7-0	BORDBC[7:0]	BOR 消抖控制位 消抖時間 = BORDBC[7:0] * 8T _{CPU} + 2 T _{CPU} 注：需要使能 BOR_DBC_EN，否則 BOR 不消抖。

注：掉電模式下自動關閉 BOR 消抖功能，退出掉電模式自動打開。

6.9.4 外部 RST 去抖控制寄存器 RSTDBC

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	1	1	1	1	1	1	1	1
位符號	RSTDBC[7:0]							

位編號	位符號	說明
7-0	RSTDBC[7:0]	外部 RST 消抖控制位 消抖時間 = RSTDBC[7:0] * 8T _{CPU} + 2 T _{CPU}

注：掉電模式下自動關閉外部 RST 消抖功能，退出掉電模式又自動打開。

6.9.5 堆疊溢位復位使能寄存器 SPOV_RSTEN

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R	R	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-							SPOV_RSTEN

位編號	位符號	說明
7-1	-	保留位（讀為 0，寫無效）
0	SPOV_RSTEN	堆疊溢位復位使能位 0：不使能堆疊溢位復位 1：使能堆疊溢位復位

6.9.6 PORB_IAPF 寄存器

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R	R	R
復位值	0	0	0	0	0	0	0	1
位符號	-							PORB_IAP

位編號	位符號	說明
7-1	-	保留位
0	PORB_IAP	PORB_IAP 標誌位 當此位為 1 時，表示電壓高於 1.6V，上電復位結束

7 通用及複用I/O

7.1 通用及複用 I/O 特性

- 提供 46/42/30 個雙向 I/O 端口
- 多種模式可配

7.2 I/O 模式

HC89S105A 所有 I/O 口均可由軟體配置成多種工作類型之一，具體為：輸入、帶上拉輸入、帶下拉輸入、模擬輸入、強推挽輸出、開漏輸出和開漏帶上拉輸出，並且輸入可以配置為施密特輸入。

如果 105AC8 和 105AS8 的 P4.7 或者 105AK8 的 P4.1 被配置為重定腳，且選擇低電平重定，其端口模式是施密特輸入上拉，如果選擇高電平重定，其端口模式是施密特輸入下拉。

HC89S105A 在輸入模式時（不包含類比輸入），任何讀操作，數據來源都來自引腳電平。而在輸出模式時，通過指令來區分讀數據來源，採用“讀-修改-寫”指令時，為讀寄存器值，其它指令為讀引腳電平。

HC89S105A 增加了一組唯讀寄存器 P0OUT、P1OUT、P2OUT、P3OUT、P4OUT、P5OUT，在輸出模式時，可以通過讀這組寄存器直接獲得寫到端口數據寄存器的值。

HC89S105A 首先將需要修改的寄存器的內容讀回 ALU，對相應位進行修改，然後再整個寫回原來的寄存器位址，完成該功能的指令就叫做“讀-修改-寫”指令。

“讀-修改-寫”指令是單片機內部自己執行的，它發生在寫 IO 口的時候，當寫 IO 口的時候它先把 IO 的當前狀態讀回來，根據要寫的數據修改讀回來的數據，再寫到 IO 口；讀引腳是直接讀引腳的當前狀態，當前引腳是高電平，讀回來的就是高電平，低電平時讀回來的就是低電平。

“讀-修改-寫”指令包括以下指令：INC direct、DEC direct、ANL direct,A、ANL direct, #data、ORL direct,A、ORL direct, #data、XRL direct,A、XRL direct, #data、DJNZ direct,rel、MOV bit, C、CLR bit、SETB bit、CPL bit、JBC bit,rel。詳見第23章節的指令表。

7.3 I/O 功能框圖

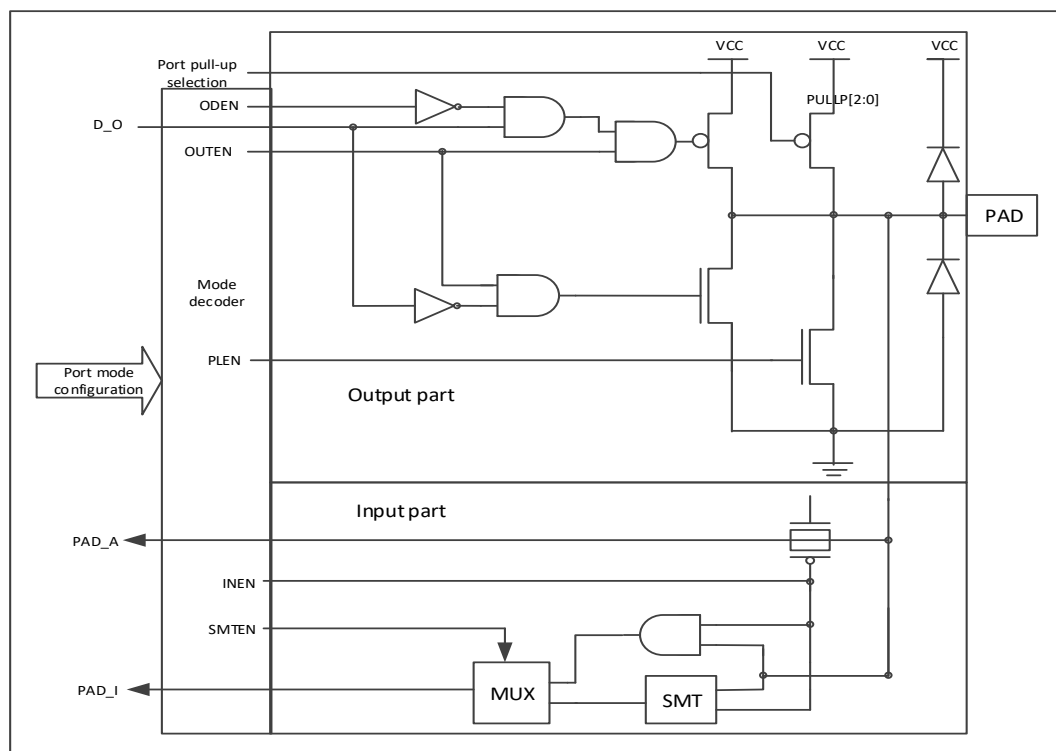


Figure 7-1 I/O 功能框圖

7.4 I/O 端口相關寄存器

7.4.1 P0 端口数据寄存器 P0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P0[7:0]							

位編號	位符號	說明
7-0	P0[7:0]	P0 端口数据寄存器

7.4.2 P1 端口数据寄存器 P1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P1[7:0]							

位編號	位符號	說明
7-0	P1[7:0]	P1 端口数据寄存器

7.4.3 P2 端口数据寄存器 P2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P2[7:0]							

位編號	位符號	說明
7-0	P2[7:0]	P2 端口数据寄存器

7.4.4 P3 端口数据寄存器 P3

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P3[7:0]							

位編號	位符號	說明
7-0	P3[7:0]	P3 端口数据寄存器

7.4.5 P4 端口数据寄存器 P4

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P4[7:0]							

位編號	位符號	說明
7-0	P4[7:0]	P4 端口数据寄存器

7.4.6 P5 端口数据寄存器 P5

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-	-	P5[5:0]					

位編號	位符號	說明
7-6	-	保留位
5-0	P5[5:0]	P5 端口数据寄存器

7.4.7 P0 端口功能選擇寄存器 P0M0、P0M1、P0M2、P0M3

P0M0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P01M[3:0]				P00M[3:0]			

P0M1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P03M[3:0]				P02M[3:0]			

P0M2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P05M[3:0]				P04M[3:0]			

P0M3

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P07M[3:0]				P06M[3:0]			

位編號	位符號	說明
7-4 3-0	P0xM[3:0] (x = 0...7)	P0.x 端口模式配置位 0000 : 輸入 (無 SMT) 0001 : 帶下拉輸入 (無 SMT) 0010 : 帶上拉輸入 (無 SMT) 0011 : 模擬輸入 0100 : 輸入 (SMT) 0101 : 帶下拉輸入 (SMT) 0110 : 帶上拉輸入 (SMT) 0111 : 保留 1000 : 推挽輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0) 1001 : 開漏輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0) 1010 : 開漏帶上拉輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0) 1011 : 保留 1100 : 推挽輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0) 1101 : 開漏輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0) 1110 : 開漏帶上拉輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0) 1111 : 保留

7.4.8 P0 端口驅動選擇寄存器 P0DRENL、P0DRENH

P0DRENL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P03D[1:0]		P02D[1:0]		P01D[1:0]		P00D[1:0]	

P0DRENH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P07D[1:0]		P06D[1:0]		P05D[1:0]		P04D[1:0]	

位編號	位符號	說明
7-6	P0xD[1:0] (x = 0...7)	P0.x 端口驅動模式配置位
5-4		00：端口驅動 1（拉電流：4mA/灌電流：7mA）
3-2		01：端口驅動 2（拉電流：7mA/灌電流：14mA）
1-0		10：端口驅動 3（拉電流：10mA/灌電流：28mA） 11：端口驅動 4（拉電流：20mA/灌電流：70mA）

7.4.9 P1 端口功能選擇寄存器 P1M0、P1M1、P1M2、P1M3

P1M0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P11M[3:0]				P10M[3:0]			

P1M1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P13M[3:0]				P12M[3:0]			

P1M2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P15M[3:0]				P14M[3:0]			

P1M3

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P17M[3:0]				P16M[3:0]			

位編號	位符號	說明
7-4 3-0	P1xM[3:0] (x = 0...7)	P1.x 端口模式配置位 0000 : 輸入 (無 SMT) 0001 : 帶下拉輸入 (無 SMT) 0010 : 帶上拉輸入 (無 SMT) 0011 : 模擬輸入 0100 : 輸入 (SMT) 0101 : 帶下拉輸入 (SMT) 0110 : 帶上拉輸入 (SMT) 0111 : 保留 1000 : 推挽輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0) 1001 : 開漏輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0) 1010 : 開漏帶上拉輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0) 1011 : 保留 1100 : 推挽輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0) 1101 : 開漏輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0) 1110 : 開漏帶上拉輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0) 1111 : 保留

7.4.10 P1 端口驅動選擇寄存器 P1DRENL、P1DRENH

P1DRENL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P13D[1:0]		P12D[1:0]		P11D[1:0]		P10D[1:0]	

P1DRENH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P17D[1:0]		P16D[1:0]		P15D[1:0]		P14D[1:0]	

位編號	位符號	說明
7-6	P1xD[1:0] (x = 0...7)	P1.x 端口驅動模式配置位
5-4		00：端口驅動 1（拉電流：4mA/灌電流：7mA）
3-2		01：端口驅動 2（拉電流：7mA/灌電流：14mA）
1-0		10：端口驅動 3（拉電流：10mA/灌電流：28mA） 11：端口驅動 4（拉電流：20mA/灌電流：70mA）

7.4.11 P2 端口功能選擇寄存器 P2M0、P2M1、P2M2、P2M3

P2M0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P21M[3:0]				P20M[3:0]			

P2M1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P23M[3:0]				P22M[3:0]			

P2M2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P25M[3:0]				P24M[3:0]			

P2M3

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P27M[3:0]				P26M[3:0]			

位編號	位符號	說明
7-4 3-0	P2xM[3:0] (x = 0...7)	<p>P2.x 端口模式配置位</p> <p>0000 : 輸入 (無 SMT)</p> <p>0001 : 帶下拉輸入 (無 SMT)</p> <p>0010 : 帶上拉輸入 (無 SMT)</p> <p>0011 : 模擬輸入</p> <p>0100 : 輸入 (SMT)</p> <p>0101 : 帶下拉輸入 (SMT)</p> <p>0110 : 帶上拉輸入 (SMT)</p> <p>0111 : 保留</p> <p>1000 : 推挽輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0)</p> <p>1001 : 開漏輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0)</p> <p>1010 : 開漏帶上拉輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0)</p> <p>1011 : 保留</p> <p>1100 : 推挽輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0)</p> <p>1101 : 開漏輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0)</p> <p>1110 : 開漏帶上拉輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0)</p> <p>1111 : 保留</p>

7.4.12 P2 端口驅動選擇寄存器 P2DRENL、P2DRENH

P2DRENL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P23D[1:0]		P22D[1:0]		P21D[1:0]		P20D[1:0]	

P2DRENH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P27D[1:0]		P26D[1:0]		P25D[1:0]		P24D[1:0]	

位編號	位符號	說明
7-6	P2xD[1:0] (x = 0...7)	P2.x 端口驅動模式配置位
5-4		00：端口驅動 1（拉電流：4mA/灌電流：7mA）
3-2		01：端口驅動 2（拉電流：7mA/灌電流：14mA）
1-0		10：端口驅動 3（拉電流：10mA/灌電流：28mA） 11：端口驅動 4（拉電流：20mA/灌電流：70mA）

7.4.13 P3 端口功能選擇寄存器 P3M0、P3M1、P3M2、P3M3

P3M0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P31M[3:0]				P30M[3:0]			

P3M1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P33M[3:0]				P32M[3:0]			

P3M2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P35M[3:0]				P34M[3:0]			

P3M3

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P37M[3:0]				P36M[3:0]			

位編號	位符號	說明
7-4 3-0	P3xM[3:0] (x = 0...7)	<p>P3.x 端口模式配置位</p> <p>0000 : 輸入 (無 SMT)</p> <p>0001 : 帶下拉輸入 (無 SMT)</p> <p>0010 : 帶上拉輸入 (無 SMT)</p> <p>0011 : 模擬輸入</p> <p>0100 : 輸入 (SMT)</p> <p>0101 : 帶下拉輸入 (SMT)</p> <p>0110 : 帶上拉輸入 (SMT)</p> <p>0111 : 保留</p> <p>1000 : 推挽輸出 (拉電流: 20mA/灌電流: 70mA, PDREN_SEL=0)</p> <p>1001 : 開漏輸出 (拉電流: 20mA/灌電流: 70mA, PDREN_SEL=0)</p> <p>1010 : 開漏帶上拉輸出 (拉電流: 20mA/灌電流: 70mA, PDREN_SEL=0)</p> <p>1011 : 保留</p> <p>1100 : 推挽輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0)</p> <p>1101 : 開漏輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0)</p> <p>1110 : 開漏帶上拉輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0)</p> <p>1111 : 保留</p>

7.4.14 P3 端口驅動選擇寄存器 P3DRENL、P3DRENH

P3DRENL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P33D[1:0]		P32D[1:0]		P31D[1:0]		P30D[1:0]	

P3DRENH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P37D[1:0]		P36D[1:0]		P35D[1:0]		P34D[1:0]	

位編號	位符號	說明
7-6 5-4 3-2 1-0	P3xD[1:0] (x = 0...7)	P3.x 端口驅動模式配置位 00：端口驅動 1（拉電流：4mA/灌電流：7mA） 01：端口驅動 2（拉電流：7mA/灌電流：14mA） 10：端口驅動 3（拉電流：10mA/灌電流：28mA） 11：端口驅動 4（拉電流：20mA/灌電流：70mA）

7.4.15 P4 端口功能選擇寄存器 P4M0、P4M1、P4M2、P4M3

P4M0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P41M[3:0]				P40M[3:0]			

P4M1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P43M[3:0]				P42M[3:0]			

P4M2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P45M[3:0]				P44M[3:0]			

P4M3

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P47M[3:0]				P46M[3:0]			

位編號	位符號	說明
7-4 3-0	P4xM[3:0] (x = 0...7)	<p>P4.x 端口模式配置位</p> <p>0000 : 輸入 (無 SMT)</p> <p>0001 : 帶下拉輸入 (無 SMT)</p> <p>0010 : 帶上拉輸入 (無 SMT)</p> <p>0011 : 模擬輸入</p> <p>0100 : 輸入 (SMT)</p> <p>0101 : 帶下拉輸入 (SMT)</p> <p>0110 : 帶上拉輸入 (SMT)</p> <p>0111 : 保留</p> <p>1000 : 推挽輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0)</p> <p>1001 : 開漏輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0)</p> <p>1010 : 開漏帶上拉輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0)</p> <p>1011 : 保留</p> <p>1100 : 推挽輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0)</p> <p>1101 : 開漏輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0)</p> <p>1110 : 開漏帶上拉輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0)</p> <p>1111 : 保留</p>

7.4.16 P4 端口驅動選擇寄存器 P4DRENL、P4DRENH

P4DRENL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P43D[1:0]		P42D[1:0]		P41D[1:0]		P40D[1:0]	

P4DRENH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P47D[1:0]		P46D[1:0]		P45D[1:0]		P44D[1:0]	

位編號	位符號	說明
7-6	P4xD[1:0] (x = 0...7)	P4.x 端口驅動模式配置位
5-4		00：端口驅動 1（拉電流：4mA/灌電流：7mA）
3-2		01：端口驅動 2（拉電流：7mA/灌電流：14mA）
1-0		10：端口驅動 3（拉電流：10mA/灌電流：28mA） 11：端口驅動 4（拉電流：20mA/灌電流：70mA）

7.4.17 P5 端口功能選擇寄存器 P5M0、P5M1、P5M2

P5M0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P51M[3:0]				P50M[3:0]			

P5M1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P53M[3:0]				P52M[3:0]			

P5M2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	0	0	1	1
位符號	P55M[3:0]				P54M[3:0]			

位編號	位符號	說明
7-4 3-0	P5xM[3:0] (x = 0...5)	<p>P5.x 端口模式配置位</p> <p>0000 : 輸入 (無 SMT)</p> <p>0001 : 帶下拉輸入 (無 SMT)</p> <p>0010 : 帶上拉輸入 (無 SMT)</p> <p>0011 : 模擬輸入</p> <p>0100 : 輸入 (SMT)</p> <p>0101 : 帶下拉輸入 (SMT)</p> <p>0110 : 帶上拉輸入 (SMT)</p> <p>0111 : 保留</p> <p>1000 : 推挽輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0)</p> <p>1001 : 開漏輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0)</p> <p>1010 : 開漏帶上拉輸出 (拉電流: 10mA/灌電流: 28mA, PDREN_SEL=0)</p> <p>1011 : 保留</p> <p>1100 : 推挽輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0)</p> <p>1101 : 開漏輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0)</p> <p>1110 : 開漏帶上拉輸出 (拉電流: 4mA/灌電流: 7mA, PDREN_SEL=0)</p> <p>1111 : 保留</p>

7.4.18 P5 端口驅動選擇寄存器 P5DRENL、P5DRENH

P5DRENL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P53D[1:0]		P52D[1:0]		P51D[1:0]		P50D[1:0]	

P5DRENH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-		-		P55D[1:0]		P54D[1:0]	

位編號	位符號	說明
7-6 5-4 3-2 1-0	P5xD[1:0] (x = 0...5)	P5.x 端口驅動模式配置位 00：端口驅動 1（拉電流：4mA/灌電流：7mA） 01：端口驅動 2（拉電流：7mA/灌電流：14mA） 10：端口驅動 3（拉電流：10mA/灌電流：28mA） 11：端口驅動 4（拉電流：20mA/灌電流：70mA）

7.4.19 端口驅動選擇寄存器 PDREN_SEL

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R	R	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-	-	-	-	-	-	-	PDREN_SEL

位編號	位符號	說明
7-1	-	保留位
0	PDREN_SEL	端口驅動選擇配置位 0：使用 PxMx 寄存器控制 IO 驅動能力 1：使用 PxDRENH、PxDRENL 寄存器控制 IO 驅動能力

7.4.20 端口消抖控制寄存器 P00DBC、P01DBC、P02DBC

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	P0xDBCLK[1:0]		P0xDBCT[5:0]					

位編號	位符號	說明
7-6	P0xDBCLK [1:0]	<p>端口消抖時鐘選擇</p> <p>00 : $F_{osc} / 1$</p> <p>01 : $F_{osc} / 4$</p> <p>10 : $F_{osc} / 16$</p> <p>11 : $F_{osc} / 64$</p> <p>注：x 為 0、1 或 2。</p>
5-0	P0xDBCT [5:0]	<p>端口消抖計數時鐘個數，當配置為 00 時，表示不消抖。</p> <p>消抖時間是指端口輸入時，其對應端口電平所需要維持的時間，需要注意的是，分配到這三個管腳上的功能腳、外部中斷輸入、故障檢測引腳也受消抖控制，其中 P02DBC[7:0]表示 P0.2 消抖控制寄存器。</p> <p>注意：P0xDBCT [5:0]配置的消抖時間是一個範圍，分頻係數 * T_{osc} * P0xDBCT [5:0] - T_{osc} < 消抖時間 < 分頻係數 * T_{osc} * (P0xDBCT [5:0] + 1) - T_{osc}。</p>

7.5 外設功能引腳全映射控制

7.5.1 外設功能引腳映射控制寄存器

擴展 SFR 地址	擴展 SFR 名稱	擴展 SFR 地址	擴展 SFR 名稱	擴展 SFR 地址	擴展 SFR 名稱	擴展 SFR 地址	擴展 SFR 名稱
0xFF80	T0_MAP	0xFF90	PWM0_MAP	0xFFA0	TXD_MAP	0xFFB0	INT0_MAP
0xFF81	T1_MAP	0xFF91	PWM01_MAP	0xFFA1	RXD_MAP	0xFFB1	INT1_MAP
0xFF82	T3_MAP	0xFF92	FLT0_MAP	0xFFA2	SCL_MAP	0xFFB2	-
0xFF83	T4_MAP	0xFF93	-	0xFFA3	SDA_MAP	0xFFB3	-
0xFF84	T6_MAP	0xFF94	PWM1_MAP	0xFFA4	\overline{SS} _MAP	0xFFB4	-
0xFF85	BRTO_MAP	0xFF95	PWM11_MAP	0xFFA5	SCK_MAP	0xFFB5	-
0xFF86	T5_MAP	0xFF96	FLT1_MAP	0xFFA6	MOSI_MAP	0xFFB6	-
0xFF87	-	0xFF97	-	0xFFA7	MISO_MAP	0xFFB7	-
0xFF88	CAP0_MAP	0xFF98	PWM2_MAP	0xFFA8	TXD2_MAP	0xFFB8	-
0xFF89	CAP1_MAP	0xFF99	PWM21_MAP	0xFFA9	RXD2_MAP	0xFFB9	-
0xFF8A	ECI_MAP	0xFF9A	FLT2_MAP	0xFFAA	-	0xFFBA	-
0xFF8B	PCA0_MAP	0xFF9B	-	0xFFAB	-	0xFFBB	-
0xFF8C	PCA1_MAP	0xFF9C	PWM3_MAP	0xFFAC	-	0xFFBC	-
0xFF8D	ADCST_MAP	0xFF9D	-	0xFFAD	-	0xFFBD	-
0xFF8E	-	0xFF9E	-	0xFFAE	-	0xFFBE	-
0xFF8F	CLKO_MAP	0xFF9F	-	0xFFAF	-	0xFFBF	-

注：以上 SFR 為外部擴展 XSFR，採用 MOVX 來進行讀寫。

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	1	1	1	1	1	1
位符號	-		FPORT[2:0]			FPIN[2:0]		

位編號	位符號	說明
7-6	-	保留位
5-3	FPORT[2:0]	映射端口選擇 000 : P0 001 : P1 010 : P2 011 : P3 100 : P4 101 : P5
2-0	FPIN[2:0]	映射端口輸出腳選擇 FPIN[2:0] = x(x = 0...7)，表示選擇對應端口名的 x(x = 0...7)腳

注：輸出功能，系統將禁止其多對一映射，但輸入功能，系統將允許其多對一映射。

上面寄存器的復位值為 0x3F，這樣復位後 IO 都為 GPIO，使用者在使用外設功能腳之前必須先配置上面的寄存器，否則外設功能將無法使用。

使用舉例：

將 UART1 的 TXD 和 RXD 分別映射到 P3.1 和 P3.2 上，用戶在啟動 UART1 的功能前，應該配置下面命令：

```
TXD_MAP = 0x19;    //TXD-->P3.1
```

```
RXD_MAP = 0x1A;    //RXD-->P3.2
```

如果使用者在下一次的設計時，需要重新將 UART1 的 TXD 和 RXD 分別映射到 P2.4 和 P2.5 上，那使用者需要進行如下的配置：

```
TXD_MAP = 0x14;    //TXD-->P2.4
```

```
RXD_MAP = 0x15;    //RXD-->P2.5
```

多個輸出映射到一個端口上時，複用功能默認的優先級：

優先級順序	複用端口功能
1	T0
2	T1
3	T6
4	BRT0
5	PCA0
6	PCA1
7	PWM0
8	PWM01
9	PWM1
10	PWM11
11	PWM2
12	PWM21
13	TXD
14	RXD
15	SCL
16	SDA
17	SCK
18	MOSI
19	MISO
20	TXD2
21	RXD2
22	T4
23	T5
24	PWM3
25	CLKO

比如：CLKO_MAP 配置為 0x01 選擇 P0.1 口作為 CLKO 的輸出口，T4_MAP 也配置為 0x01，這個時候硬體會按上面的優先級，P0.1 將配置為 CLKO 的輸出口，而 T4_MAP 的配置無效。

當所有的端口映射控制寄存器低 6 位都不等於 000001 時，即所有的功能口都不選擇 P0.1 作為輸出口，此時這個端口的輸出就是 P0 端口數據寄存器的第 1 位。

輸入可以配置為多個功能從一個 PAD 引腳進入，比如：

T0_MAP 低 6 位配置為 010011，則選擇 P2.3 作為 T0 的輸入口，FLT0_MAP 低 6 位也配置為 010011，這樣從 P2.3 端口進入的信號也會作用於 FLT0。

將 TXD 和 RXD 都配置到一個端口上時，並且此端口設置為輸出，則 TXD 和 RXD 將內部連接起

來。

在輸入時，無論端口是什麼功能，讀端口数据寄存器都讀晶片引腳上值。

8 中斷

8.1 中斷特性

- 20 個中斷源
- 4 級中斷優先級
- 16 個外部中斷

8.2 中斷匯總

中斷源	向量地址	允許位	標誌位	查詢優先級	中斷號 (C 語言)
INT0	0003H	EX0	INT0F	1(最高)	0
T0	000BH	ET0	TF0	2	1
INT1	0013H	EX1	INT1F	3	2
T1	001BH	ET1	TF1	4	3
UART1	0023H	ES1	TI/RI	5	4
WDT	002BH	EWDT	WDTF	6	5
LVD	0033H	LVDIE	LVDF	7	6
UART2	003BH	ES2	TI/RI	8	7
SPI	0043H	ESPI	SPIF/模式衝突	9	8
IIC	004BH	EIIC	SI	10	9
PCA	0053H	ECF	CCF1/ CCF0	11	10
PWM	005BH	PWMxIE (x =0/1/2)	PWMxIF (x =0/1/2)	12	11
T6	0063H	ET6	TF6	13	12
T3	006BH	ET3	TF3	14	13
ADC	0073H	EADC	ADCIF/ AWDIF	15	14
INT2-INT7	007BH	EINTx (x =2...7)	INTxF (x = 2...7)	16	15
INT8-INT15	0083H	EINTx (x =8...15)	INTxF (x = 8...15)	17	16
T4	008BH	ET4	TF4	18	17
T5	0093H	ET5	TF5/ EXF5/ CAPF1/ CAPF0	19	18
FLT	009BH	FLT_INT_ EN	PWMxFLTS (x =0...2)	20	19

注：除以上允許位及標誌位被置位外，要響應中斷必須中斷總開關 EA 也被使能，否則不響應任何中斷。

8.3 中斷向量

當一個中斷產生時，程序計數器內容被壓棧，相應的中斷向量位址被載入程序計數器。中斷向量的入口位址詳見中斷匯總章節。

8.4 中斷優先級

每個中斷源都可被單獨設置為4個中斷優先級之一，分別通過IP0，IP1，IP2，IP3中相應位來實現。中斷優先級服務程序描述如下：

響應一個中斷服務程序時，可響應更高優先級的中斷，但不能響應同優先級或低優先級的另一個中斷。

響應最高級中斷服務程序時，不響應其它任何中斷。如果不同中斷優先級的中斷源同時申請中斷時，響應較高優先級的中斷申請。

如果同優先級的中斷源在運算速度開始時同時申請中斷，那麼內部查詢優先級確定中斷請求響應順序。查詢優先級詳細參照中斷匯總。

中斷優先級	
優先級控制位(x 為功能模塊)	優先級
Px[1:0]	
00	優先級 0 (最低)
01	優先級 1
10	優先級 2
11	優先級 3 (最高)

8.5 中斷處理

中斷標誌在CPU時鐘的上升沿被採樣，如果一個標誌被置起，那麼CPU捕獲到後中斷系統調用一個長轉移指令（LCALL）調用其中斷服務程序，但由硬體產生的LCALL會被下列任何條件阻止：

1. 同級或更高級的優先級中斷在運行中。
2. 當前的週期不是執行中指令的最後一個週期。換言之，正在執行的指令完成前，任何中斷請求都得不到響應。
3. 正在執行的是一條 RETI 或者訪問專用寄存器 IE/IE1/IE2 或是 IP0/IP1/IP2/IP3//IP4 的指令。換言之，在 RETI 或者讀寫 IE/IE1/IE2 或是 IP0/IP1/IP2/IP3//IP4 之後，不會馬上響應中斷請求，而至少在執行一條其它指令之後才會響應。

中斷服務程序ISR完成和該中斷相應的一些操作。ISR以RETI（中斷返回）指令結束，將PC值從棧中取回，並恢復原來的中斷設置，之後從主程序的中斷點處繼續執行。

當某中斷被響應時，被裝載到程序計數器PC中的數值稱為中斷向量，是該中斷源相對應的中斷服務程序的起始位址。各中斷源服務程序的入口位址（即中斷向量）明細可參照中斷匯總。

由於中斷向量入口位址位於程序存儲器的開始部分，所以主程序的第1條指令通常為跳轉指令，越過中斷向量區（LJMP MAIN）。

需要注意的是，不能用RET指令代替RETI指令，RET指令雖然也能控制PC返回到原來中斷的地方，但RET指令沒有清零中斷優先級狀態觸發器的功能，中斷控制系統會認為中斷仍在進行，其後果是與此同級或低級的中斷請求將不被響應。

若使用者在中斷服務程序中進行了入棧操作，則在**RETI**指令執行前應進行相應的出棧操作，即在中斷服務程序中**PUSH**指令與**POP**指令必須成對使用，否則不能正確返回。

8.6 中斷響應時間

每一個中斷的響應時間都不同，這取決於中斷自身特點和發生中斷時正在執行的指令。如果檢測出一個中斷，這個中斷的請求標誌位就會被置起，內部電路會保持這個標誌位，CPU會在第二個時鐘週期產生中斷。如果響應有效且條件允許，在下一個指令執行的時候硬體**LCALL**指令將調用請求中斷的服務程序，否則中斷被掛起。執行**LCALL**指令需要3個時鐘週期。因此，從中斷標誌置位到開始執行中斷服務程序至少需要5個時鐘週期。

當中斷請求因前述的三個情況受阻時，中斷響應時間就會加長。如果同級或更高優先級的中斷正在執行，額外的等待時間取決於正執行的中斷服務程序的長度。

如果正在執行的指令還沒有進行到最後一個週期，假如正在執行**RETI**指令，則完成正在執行的**RETI**指令，需要4個時鐘週期，加上為完成下一條指令所需的最長時間4個時鐘週期，若系統中只有一個中斷源，再加上**LCALL**調用指令3個時鐘週期，則最長的響應時間是13個時鐘週期。

因此一個簡單的中斷系統響應時間，總是大於5個時鐘週期並且不超過13個時鐘週期。

8.7 外部中斷

HC89S105A有4個外部中斷向量入口，外部中斷0~1分別有一個獨立的中斷向量入口，外部中斷2~7共用一個中斷向量入口，外部中斷8~15共用一個中斷向量入口，因而共有16個外部中斷端口輸入，所有的中斷都可以設定4種觸發方式，分別為上升沿、下降沿、雙沿及低電平。

當調用中斷服務程序後，外部中斷0~15標誌必須軟體清除。如果中斷服務完成後而外部中斷仍舊維持，則會產生下一次中斷。

外部中斷0和外部中斷1可以任意映射到所有的PORT上，外部中斷2-15則是固定的。

8.8 中斷相關寄存器

8.8.1 中斷允許寄存器 IE、IE1、IE2

IE

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	EA	ES2	EWDT	ES1	ET1	EX1	ET0	EX0

位編號	位符號	說明
7	EA	CPU 總中斷允許控制位 0：禁止 CPU 中斷 1：允許 CPU 中斷
6	ES2	UART2 中斷允許位 0：禁止 UART2 中斷 1：允許 UART2 中斷
5	EWDT	WDT 中斷允許位 0：禁止 WDT 中斷 1：允許 WDT 中斷
4	ES1	UART1 中斷允許位 0：禁止 UART1 中斷 1：允許 UART1 中斷
3	ET1	T1 中斷允許位 0：禁止 T1 中斷 1：允許 T1 中斷
2	EX1	外部中斷 1 中斷允許位 0：禁止 INT1 中斷 1：允許 INT1 中斷
1	ET0	T0 中斷允許位 0：禁止 T0 中斷 1：允許 T0 中斷
0	EX0	外部中斷 0 中斷允許位 0：禁止 INT0 中斷 1：允許 INT0 中斷

IE1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	ET4	EX8_15	EX2_7	EADC	ET3	ET6	EIIC	ESPI

位編號	位符號	說明
7	ET4	T4 中斷允許位 0：禁止 T4 中斷 1：允許 T4 中斷
6	EX8_15	外部中斷 8~15 中斷允許位 0：禁止 INT8~INT15 中斷 1：允許 INT8~INT15 中斷 注：INT8~INT15 共用同一中斷向量。
5	EX2_7	外部中斷 2~7 中斷允許位 0：禁止 INT2~INT7 中斷 1：允許 INT2~INT7 中斷 注：INT2~INT7 共用同一中斷向量。
4	EADC	A/D 轉換完成中斷允許位 0：禁止 A/D 轉換完成中斷 1：允許 A/D 轉換完成中斷
3	ET3	T3 中斷允許位 0：禁止 T3 中斷 1：允許 T3 中斷
2	ET6	T6 中斷允許位 0：禁止 T6 中斷 1：允許 T6 中斷
1	EIIC	IIC 中斷允許位 0：禁止 IIC 中斷 1：允許 IIC 中斷
0	ESPI	SPI 中斷允許位 0：禁止 SPI 中斷 1：允許 SPI 中斷

IE2

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R	R	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-	-	-	-	-	-	-	ET5

位編號	位符號	說明
7-1	-	保留位
0	ET5	T5 中斷允許位 0：禁止 T5 中斷 1：允許 T5 中斷

8.8.2 中斷優先級選擇寄存器 IP0、IP1、IP2、IP3、IP4

IP0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PT1[1:0]		PX1[1:0]		PT0[1:0]		PX0[1:0]	

位編號	位符號	說明
7-6	PT1[1:0]	T1 中斷優先級控制位
5-4	PX1[1:0]	INT1 中斷優先級控制位
3-2	PT0[1:0]	T0 中斷優先級控制位
1-0	PX0[1:0]	INT0 中斷優先級控制位

IP1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PS2[1:0]		PLVD[1:0]		PWDT[1:0]		PS1[1:0]	

位編號	位符號	說明
7-6	PS2[1:0]	UART2 中斷優先級控制位
5-4	PLVD[1:0]	LVD 中斷優先級控制位
3-2	PWDT[1:0]	WDT 中斷優先級控制位
1-0	PS1[1:0]	UART1 中斷優先級控制位

IP2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PPWM[1:0]		PPCA[1:0]		PIIC[1:0]		PSPI[1:0]	

位編號	位符號	說明
7-6	PPWM [1:0]	PWM 中斷優先級控制位
5-4	PPCA [1:0]	PCA 中斷優先級控制位
3-2	PIIC [1:0]	IIC 中斷優先級控制位
1-0	PSPI [1:0]	SPI 中斷優先級控制位

IP3

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PX2_7[1:0]		PADC[1:0]		PT3[1:0]		PT6[1:0]	

位編號	位符號	說明
7-6	PX2_7[1:0]	INT2_7 中斷優先級控制位
5-4	PADC[1:0]	ADC 中斷優先級控制位
3-2	PT3[1:0]	T3 中斷優先級控制位
1-0	PT6[1:0]	T6 中斷優先級控制位

IP4

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PFLT[1:0]		PT5[1:0]		PT4[1:0]		PX8_15[1:0]	

位編號	位符號	說明
7-6	PFLT[1:0]	PWM 故障檢測中斷優先級控制位
5-4	PT5[1:0]	T5 中斷優先級控制位
3-2	PT4[1:0]	T4 中斷優先級控制位
1-0	PX8_15 [1:0]	INT8_15 中斷優先級控制位

中斷優先級	
優先級控制位(x 為功能模塊)	優先級
Px[1:0]	
00	優先級 0 (最低)
01	優先級 1
10	優先級 2
11	優先級 3 (最高)

8.8.3 外部中斷電平選擇寄存器 PITS0、PITS1、PITS2、PITS3

PITS0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	IT3[1:0]		IT2[1:0]		IT1[1:0]		IT0[1:0]	

PITS1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	IT7[1:0]		IT6[1:0]		IT5[1:0]		IT4[1:0]	

PITS2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	IT11[1:0]		IT10[1:0]		IT9[1:0]		IT8[1:0]	

PITS3

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	IT15[1:0]		IT14[1:0]		IT13[1:0]		IT12[1:0]	

位編號	位符號	說明
7-6 5-4 3-2 1-0	ITx[1:0] (x = 0...15)	外部中斷觸發沿選擇位 00：低電平中斷 01：下降沿中斷 10：上升沿中斷 11：雙沿中斷

8.8.4 外部中斷 2-15 使能控制寄存器 PINTE0、PINTE1

PINTE0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R	R
復位值	0	0	0	0	0	0	0	0
位符號	EINT7	EINT6	EINT5	EINT4	EINT3	EINT2	-	

位編號	位符號	說明
7-2	EINT _x (x=2...7)	外部中斷控制位(INT2~INT7) 0：禁止該端口中斷 1：允許該端口中斷 注：只要相應的 EINT _x (x=2...7)被允許，對應的中斷標誌就可能被置 1，反之，對應標誌不會被置 1。
1-0	-	保留位（讀為 0，寫無效）

PINTE1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	EINT15	EINT14	EINT13	EINT12	EINT11	EINT10	EINT9	EINT8

位編號	位符號	說明
7-0	EINT _x (x=8...15)	外部中斷控制位(INT8~INT15) 0：禁止該端口中斷 1：允許該端口中斷 注：只要相應的 EINT _x (x=8...15)被允許，對應的中斷標誌就可能被置 1，反之，對應標誌不會被置 1。

8.8.5 外部中斷標誌寄存器 PINTF0、PINTF1

PINTF0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	INT7F	INT6F	INT5F	INT4F	INT3F	INT2F	INT1F	INT0F

位編號	位符號	說明
7-2	INTxF (x = 2...7)	INT2-INT7 中斷請求標誌位 0：軟體清 0 1：符合外部中斷時，硬體置 1
1-0	INTxF (x = 0,1)	INT0 和 INT1 中斷請求標誌位 0：中斷響應時硬體自動清 0，或軟體清 0 1：符合外部中斷時，硬體置 1

PINTF1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	INT15F	INT14F	INT13F	INT12F	INT11F	INT10F	INT9F	INT8F

位編號	位符號	說明
7-0	INTxF (x = 8...15)	INT8-INT15 中斷請求標誌位 0：軟體清 0 1：符合外部中斷時，硬體置 1

9 定時器/計數器

9.1 定時器/計數器特性

- 定時器/計數器 T0&T1 是不完全相容標準 8051，差異主要是在方式 0 的功能定義不同
- 定時器/計數器 T0&T1 支持 16 位自動重載

9.2 定時器/計數器 T_x(x = 0,1)

9.2.1 定時器/計數器 T_x(x = 0,1)的工作方式

每個定時器的兩個數據寄存器（TH_x & TL_x (x = 0,1)）可作為一個 16 位寄存器來訪問，它們由寄存器 TCON 和 TMOD 控制。IE0 寄存器的 ET0 和 ET1 位置 1 能允許定時器 0 和定時器 1 中斷。（詳見中斷章節）。

通過計數器/定時器方式寄存器（TMOD）的方式選擇位 M_x[1:0]，選擇定時器工作方式。

M _x [1:0]	工作方式	描述
00	方式0	16位自動重載定時器/計數器
01	方式1	16 位定時器/計數器
10	方式2	8位自動重載定時器/計數器
11	方式3	T0分成兩個（TL0/TH0）獨立的8位定時器/計數器（T1無此模式）

9.2.1.1 方式0: 16位自動重載定時器/計數器

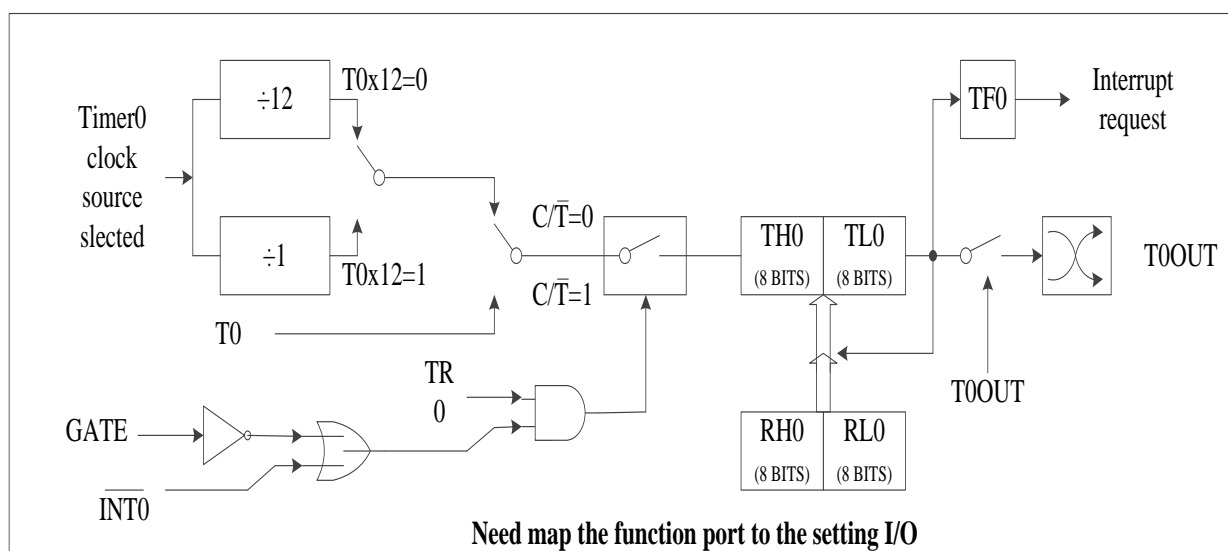


Figure 9-1 TIMER0 方式 0 功能框圖

方式 0 與標準 8051 功能不相容，在此方式下為 16 位自動重載定時器/計數器，當 TH_x & TL_x(x = 0,1) 被寫時，用作定時器重載寄存器；當被讀時，被用作計數寄存器。TR_x(x = 0,1) 為 0 時，按順序寫 TH_x & TL_x(x = 0,1) 兩個寄存器，寫的值同時被寫進重載寄存器和計數寄存器，TR_x(x = 0,1) 置 1，計數寄存

器開始從寫的值遞增計數，在計數到 0xFFFF 後，再來一個計數時鐘，計數器就會發生溢出，此時 $TF_x(x = 0,1)$ 被置為 1，同時重載寄存器的 16 位数据被自動重載入計數寄存器中，計數器又開始從這個重載的數值遞增計數。

在 $TR_x(x = 0,1)$ 為 1 時，對 TH_x & $TL_x(x = 0,1)$ 的寫操作，不會影響計數器的值，只能改變重載寄存器的值，這個改變後的值在下次溢出時重載進計數寄存器中。只有 $TR_x(x = 0,1)$ 為 0 時，對 TH_x & $TL_x(x = 0,1)$ 的寫操作，同時會改變計數寄存器和重載寄存器的值。

由於對 $TL_x(x = 0,1)$ 和 $TH_x(x = 0,1)$ 的寫操作需要 2 條指令才能完成，為保證精確計數，對 $TH_x(x = 0,1)$ 和 $TL_x(x = 0,1)$ 寄存器的寫操作都以對 $TL_x(x = 0,1)$ 寄存器的寫操作作為基準。當寫入重載寄存器時，寫 $TH_x(x = 0,1)$ 寄存器不會立即生效，而是暫存在一個緩衝寄存器中，只有對 $TL_x(x = 0,1)$ 寄存器的寫操作才會使 $TH_x(x = 0,1)$ 和 $TL_x(x = 0,1)$ 寄存器同時生效。

因此， $TH_x(x = 0,1)$ 和 $TL_x(x = 0,1)$ 讀寫操作遵循以下順序：

寫操作：先高位後低位

讀操作：先高位後低位

需要注意的是寫操作時，當 $TR_x(x = 0,1)$ 為 0，先寫高位再寫低位，重載数据將直接重載到計數寄存器中，當 $TR_x(x = 0,1)$ 為 1，先寫高位再寫低位，重載数据只會在下次溢出時才會被重載到計數寄存器中。若先寫低位再寫高位，高位数据將無效（無效：表示發生重載時對應数据不能被更新），直到下次操作寫入低位数据，前一次寫高位的数据才會有效（有效表示發生重載時對應数据可以被更新）。若只寫低位時，低位数据也將有效，例如對 T0 依次做如下操作時：

- (1) $TH_0 = 0x05$;
- (2) $TL_0 = 0x08$; //此時若發生重載，重載到計數器中的数据為 0x0508
- (3) $TH_0 = 0x06$; //此時若發生重載，重載到計數器中的数据仍為 0x0508
- (4) $TL_0 = 0x08$; //此時若發生重載，重載到計數器中的数据為 0x0608
- (5) $TL_0 = 0x09$; //此時若發生重載，重載到計數器中的数据為 0x0609

顯然只要修改重載数据，低位都必須再寫入一次，建議每次修改且同時修改。

注：方式 1、2、3 時無此要求。

9.2.1.2 方式1: 16位定時器/計數器

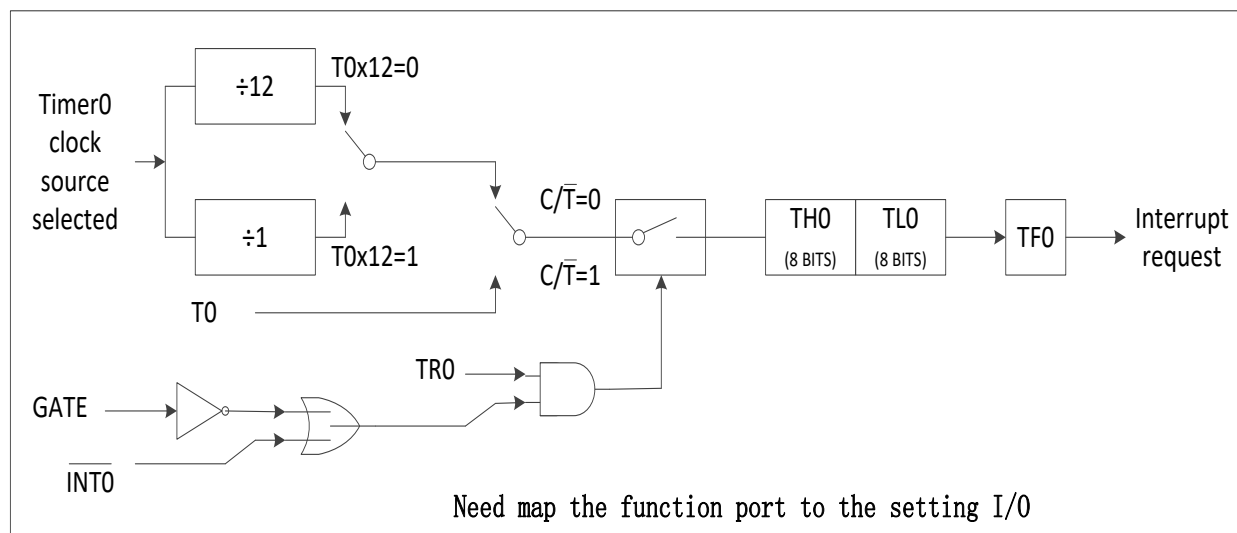


Figure 9-2 TIMER0 方式 1 功能框圖

在方式 1 中，定時器 $T_x(x = 0,1)$ 為 16 位數目器/定時器。 $TH_x(x = 0,1)$ 寄存器存放 16 位數目器/定時器的高 8 位， $TL_x(x = 0,1)$ 存放低 8 位。當 16 位定時器寄存器遞增溢出時，系統置起定時器溢出標誌 $TF_x(x = 0,1)$ 。如果定時器 x 中斷被允許，將會產生一個中斷。

C/\bar{T}_x ($x = 0,1$)位選擇計數器/定時器的功能，如果 C/\bar{T}_x ($x = 0,1$) = 1，將工作在外部計數模式，當出現定時器 T_x ($x = 0,1$)外部計數時鐘的下降沿時，將使定時器 T_x 數據寄存器加1。如果 C/\bar{T}_x ($x = 0,1$) = 0，選擇系統時鐘為定時器 T_x ($x = 0,1$)的時鐘源。

當 $GATE_x$ ($x = 0,1$) = 0時， TR_x 置1則打開定時器。

當 $GATE_x$ ($x = 0,1$) = 1時，只有在外輸入信號 INT_x ($x = 0,1$)為高電平時 TR_x ($x = 0,1$)才會被置1，定時器 T_x 才會計數，從而可測量 INT_x ($x = 0,1$)的正脈衝寬度。 TR_x ($x = 0,1$)位置1不強行復位定時器，這意味著如果 TR_x 置1，定時器寄存器將從上次 TR_x ($x = 0,1$)清0時的值開始計數。所以在允許定時器之前，應該設定定時器寄存器的初始值。

9.2.1.3 方式2: 8位自動重載定時器/計數器

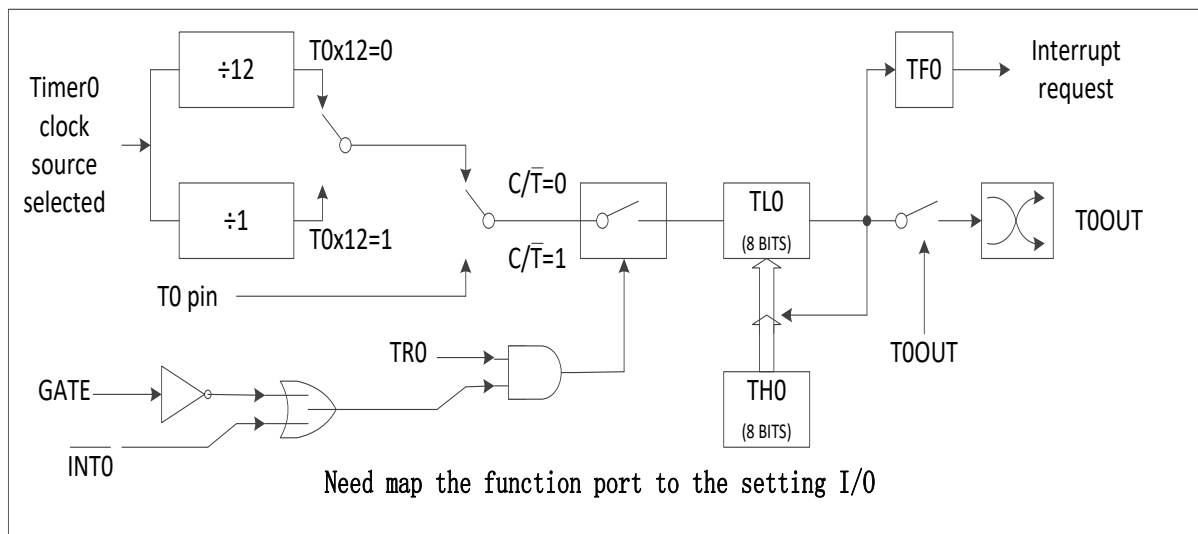


Figure 9-3 TIMER0 方式 2 功能框圖

方式2中，定時器 T_x ($x = 0,1$)是8位自動重載計數器/定時器。 TL_x ($x = 0,1$)存放計數值， TH_x ($x = 0,1$)存放重載值。當在 TL_x ($x = 0,1$)中的計數器遞增至0x00時，置起定時器溢出標誌 TF_x ($x = 0,1$)，寄存器 TH_x ($x = 0,1$)的值被重載入寄存器 TL_x ($x = 0,1$)中。如果定時器中斷使能，當 TF_x ($x = 0,1$)置1時將產生一個中斷。而在 TH_x ($x = 0,1$)中的重載值不會改變。在允許定時器正確計數開始之前， TL_x ($x = 0,1$)必須初始化為所需的值。

除了自動重載功能外，方式2中的計數器/定時器的使能和配置與方式1和0是一致的。可配置寄存器 $TCON2$ 中的 T_xX12 ($x = 0,1$)位選擇系統時鐘或系統時鐘的1/12作為定時器 T_x ($x = 0,1$)的時鐘源。

當作為定時器應用時，可配置寄存器 $TCON1$ 中的 $T_xOUT[1:0]$ ($x = 0,1$)位使定時器 T_x ($x = 0,1$)溢出時 T_x ($x = 0,1$)腳自動翻轉。

9.2.1.4 方式3:兩8位定時器/計數器(T1無此方式)

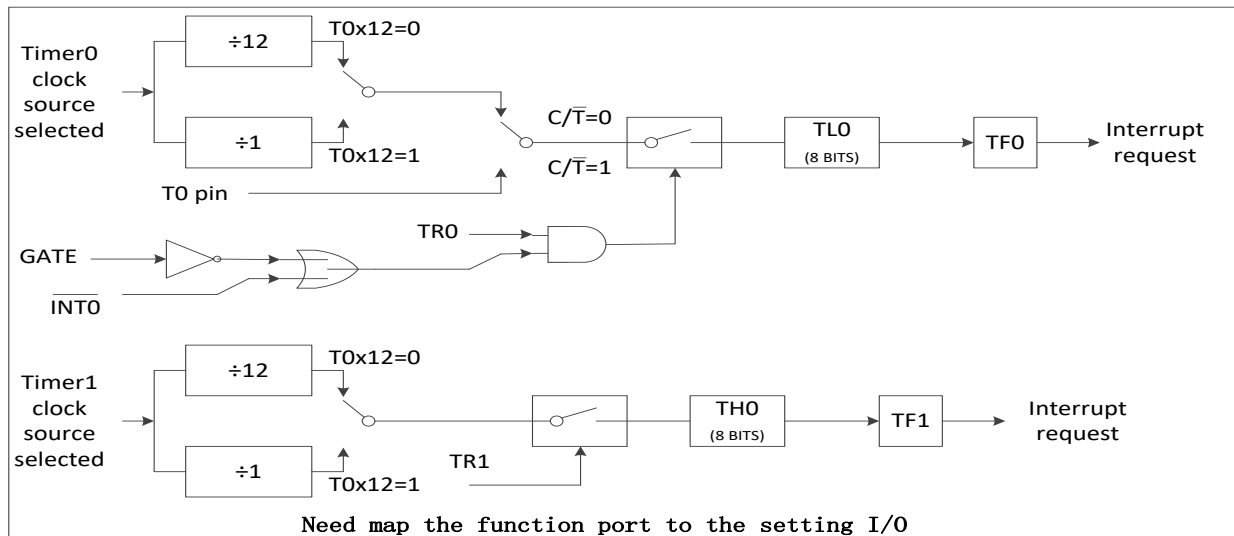


Figure 9-4 TIMER0 方式 3 功能框圖

在方式3中，定時器T0用作兩個獨立的8位數目器/定時器，分別由TL0和TH0控制。TL0使用定時器0的控制（在TCON中）和狀態（在TMOD中）位：TR0，C/T0，GATE0和TF0。TL0能用系統時鐘或外部輸入信號作為時鐘源。

TH0只能用作定時器功能，時鐘源來自系統時鐘。TH0由定時器T1的控制位TR1控制使能，溢出時定時器T1溢出標誌TF1置1，控制定時器T1中斷。

定時器0工作在方式3時，定時器1可以工作在方式0、1或2，但是不能置TF1標誌和產生中斷。可以用來產生串口的波特率。TH1和TL1只能用作定時器功能，時鐘源來自系統時鐘，GATE1位無效。T1輸入腳的上拉電阻也無效。定時器1由方式控制使能與否，因為TR1被定時器0佔用。定時器1在方式0、1或2時使能，在方式3時被關閉。

可配置寄存器TCON1中的TxX12(x = 0,1)位選擇系統時鐘或系統時鐘的1/12作為定時器Tx(x = 0,1)的時鐘源。

當作為定時器應用時，可配置寄存器 TCON1 中的 T0OUT 位使定時器 T0 溢出時 T0 腳自動翻轉。

9.2.2 定時器/計數器 Tx(x = 0,1)相關寄存器

9.2.2.1 定時器Tx(x = 0,1)控制寄存器 TCON、TCON1

TCON

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R	R	R	R
復位值	0	0	0	0	0	0	0	0
位符號	TF1	TR1	TF0	TR0	-			

位編號	位符號	說明
7,5	TFx (x = 0,1)	Tx(x = 0,1)的溢出標誌位 0：中斷響應時硬體自動清 0，或軟體清 0 1：計數溢出時，硬體置 1
6,4	TRx (x = 0,1)	Tx(x = 0,1)運行控制位 0：停止 Tx 工作 1：啟動 Tx 工作
3-0	-	保留位

TCON1

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R/W	R/W	R	R	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-		T1OUT	T1X12	-		T0OUT	T0X12

位編號	位符號	說明
7,6,3,2	-	保留位（讀為 0，寫無效）
5,1	TxOUT (x = 0,1)	Tx(x = 0,1)比較輸出功能允許位 0：禁止定時器 Tx 比較輸出功能 1：允許定時器 Tx 比較輸出功能
4,0	TxX12 (x = 0,1)	Tx(x = 0,1)定時器系統時鐘源分頻選擇位 0：Tx 定時器時鐘為 Fper/12 1：Tx 定時器時鐘為 Fper

9.2.2.2 定時器Tx(x = 0,1)工作方式寄存器 TMOD

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	GATE1	C/T1	M1[1:0]		GATE0	C/T0	M0[1:0]	

位編號	位符號	說明
7,3	GATE _x (x = 0,1)	Tx(x = 0,1)門控位 0：只需軟體置 TR _x 即可啟動 Tx 1：只有在 INT _x 端口電平為高電平時 TR _x 置 1，Tx 才工作
6,2	C/T _x (x = 0,1)	Tx(x = 0,1)定時/計數功能選擇位 0：Tx 用於內部定時 1：Tx 用於外部計數
5-4 1-0	M _x [1:0] (x = 0,1)	Tx(x = 0,1)工作方式選擇位 00：方式 0 16 位自動重載定時器/計數器 01：方式 1 16 位定時器/計數器 10：方式 2 8 位自動重裝初值定時器/計數器 11：方式 3 T0 分成兩個(TL0/TH0)獨立的 8 位定時器/計數器；T1 停止計數 注：方式 3 時 T0 佔用 T1 的 TR1、TF1 及中斷源,由於 TR1 被 T0 佔用，此時需要關閉 T1，可將 T1 設為工作方式 3。

9.2.2.3 定時器Tx(x = 0,1)数据寄存器 TLx(x = 0,1)、THx(x = 0,1)

TLx (x = 0,1)

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	TL _x [7:0] (x = 0,1)							

位編號	位符號	說明
7-0	TL _x [7:0] (x = 0,1)	Tx(x = 0,1)数据寄存器低位組

THx (x = 0,1)

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	TH _x [7:0] (x = 0,1)							

位編號	位符號	說明
7-0	TH _x [7:0] (x = 0,1)	Tx(x = 0,1)数据寄存器高位組

9.3 定時器/計數器 3

定時器 3 是 16 位自動重載定時器，通過兩個數據寄存器 TH3 和 TL3 訪問，由 T3CON 寄存器控制。IE1 寄存器的 ET3 位置 1 允許定時器 3 中斷（詳見中斷章節）。

定時器 3 工作方式為 16 位自動重載計數器/定時器。當 TH3 和 TL3 被寫入數值時，用作定時器重載寄存器；當被讀時，被用做計數寄存器。TR3 位置 1 啟動定時器 3，且 T3 內部計數器開始遞增計數，在 0xFFFF 到 0x0000 時發生溢出，溢出會置 TF3 位為 1，同時將重載寄存器（即 TH3，TL3）的 16 位數據重新載入 T3 內部計數器寄存器中。

在 TR3 為 1 時，對 TH3/TL3 的寫操作，不會影響 T3 內部計數器的值，只會改變重載寄存器的值，這個改變後的值在下次溢出時會被重載進 T3 內部計數寄存器。只有 TR3 為 0 時，對 TH3/TL3 的寫操作會同時改變 T3 內部計數寄存器和重載寄存器的值。

TH3 和 TL3 讀寫操作遵循以下順序：先高位後低位。

當 T3CLKS[1:0] 為 01，T3 端口輸入外部時鐘，定時器 3 可以工作在普通模式或掉電模式。當 T3CLKS[1:0] 為 10，即定時器 3 的計數時鐘源為外部 32.768KHz 低頻晶振（外部低頻晶振在掉電模式下不會關閉）時，此時定時器 3 也可以工作在普通模式或掉電模式。當 T3CLKS[1:0] 為 11，即定時器 3 計數時鐘源為內部低頻 RC(RC44K)時，此時定時器 3 也可以工作在普通模式或掉電模式。

當 T3PD_EN 為 1 且 T3CLKS[1:0] 為 01 或 10 或 11 時，T3 可工作在掉電模式下。當 T3 內部計數器從 0xFFFF 到 0x0000 時發生溢出時，會將晶片從掉電模式喚醒。如果中斷允許的話，喚醒後的晶片會進入定時器 3 中斷。

注意：在讀 TH3 和 TL3 時，要確保 TR3 = 0（當 TR=1 時，由於正在計數，讀出的 TH3 和 TL3 不准）。

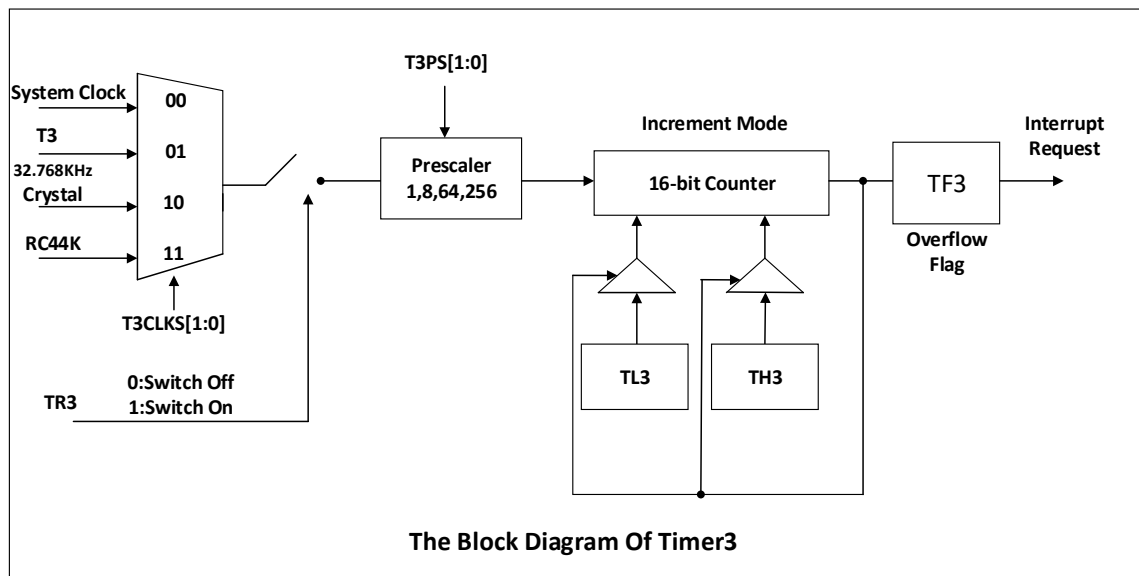


Figure 9-5 TIMER3 功能框圖

9.3.1 定時器/計數器 T3 相關寄存器

9.3.1.1 定時器T3控制寄存器 T3CON

T3CON

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	TF3	T3PD_EN	T3PS[1:0]		-	TR3	T3CLKS[1:0]	

位編號	位符號	說明
7	TF3	定時器 3 溢出標誌位 0：無溢出（硬體清 0）軟體也可以清 0 1：溢出（硬體置 1）
6	T3PD_EN	定時器 3 在掉電模式下運行控制位 0：掉電模式下禁止定時器 3 工作 1：掉電模式下允許定時器 3 工作，此時 T3CLKS[1:0]為 01 或 10 或 11 注意：外部晶振使能位 XTALEN 為 1，晶振選擇低頻晶振，而且配置掉電模式下允許定時器 3 工作，T3CLKS[1:0]為 10 時，如果 EA=1 且 ET3=1 時，定時器 3 溢出後會喚醒系統，並執行定時器 3 的中斷程序。
5-4	T3PS[1:0]	定時器 3 預分頻比選擇位 00：1/1 01：1/8 10：1/64 11：1/256
3	-	保留位
2	TR3	定時器 3 允許控制位 0：禁止定時器 3 1：允許定時器 3
1-0	T3CLKS[1:0]	定時器 3 計數時鐘來源選擇位 00：外設時鐘 Fper 01：T3 端口輸入外部時鐘 10：外部低頻晶振 32.768KHz 11：內部低頻 RC（RC44K）

9.3.1.2 定時器T3数据寄存器 TL3、TH3

TL3

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	TL3							

位編號	位符號	說明
7-0	TL3	T3 数据寄存器低位組

TH3

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	TH3							

位編號	位符號	說明
7-0	TH3	T3 数据寄存器高位組

9.4 定時器/計數器 4

定時器 4 是 16 位自動重載定時器。兩個數據寄存器 TH4 和 TL4 可作為一個 16 位寄存器來訪問，由 T4CON 寄存器控制。IE1 寄存器的 ET4 位置 1 允許定時器 4 中斷（詳見中斷章節）。

當 TH4 和 TL4 數據寄存器被寫時，用作定時器重載寄存器；當被讀時，用做計數寄存器。TR4 位置 1 使定時器 4 內部 16 位數目器開始遞增計數。內部 16 位數目器在 0xFFFF 到 0x0000 溢出時置 TF4 位為 1。溢出同時，定時器重載寄存器的 16 位數據重新載入內部 16 位數目器中。

TH4 和 TL4 讀寫操作遵循以下順序：先高位後低位。

9.4.1 定時器/計數器 T4 的工作方式

定時器 4 有兩種工作方式：16 位自動重載定時器，T4 邊沿觸發的 16 位自動重載定時器。這些方式通過 T4CON 寄存器的 T4M[1:0] 設置。

9.4.1.1 方式 0: 16 位自動重載定時器/計數器

TH4 寄存器存放 16 位數目器/定時器高 8 位，TL4 存放低 8 位。TR4 為 0 時，按順序寫 TH4 和 TL4 兩個寄存器，寫的值同時被寫進重載寄存器和內部 16 位數目器；TR4 置 1，內部 16 位數目器開始從寫的值遞增計數，在 0xFFFF 到 0x0000 時發生溢出，此時 TF4 被置為 1。同時重載寄存器的 16 位數據被自動重載入內部 16 位數目器中，內部 16 位數目器又開始從這個重載的數值遞增計數，如果允許定時器 4 中斷則產生中斷。

在 TR4 為 1 時，對 TH4 和 TL4 的寫操作，不會影響內部 16 位數目器的值，只能改變重載寄存器的值，這個改變後的值在下一次溢出時重載進內部 16 位數目器中。只有 TR4 為 0 時，對 TH4 和 TL4 的寫操作會同時會改變內部 16 位數目器和重載寄存器的值。

T4CON.0 寄存器的 T4CLKS 位選擇時鐘源。當 T4CLKS = 1 時，定時器 4 的時鐘源為外部時鐘；當 T4CLKS = 0，定時器 4 的時鐘源為系統時鐘。

在比較方式中，需要軟體將 T4 端口設為輸出。定時器 4 從 TH4 和 TL4 預設值開始向 0xFFFF 計數，當計數器溢出時，T4 端口輸出電平翻轉，同時定時器 4 中斷標誌位被置 1。在比較方式中，定時器 4 必須工作在定時方式（T4CLKS = 0）。

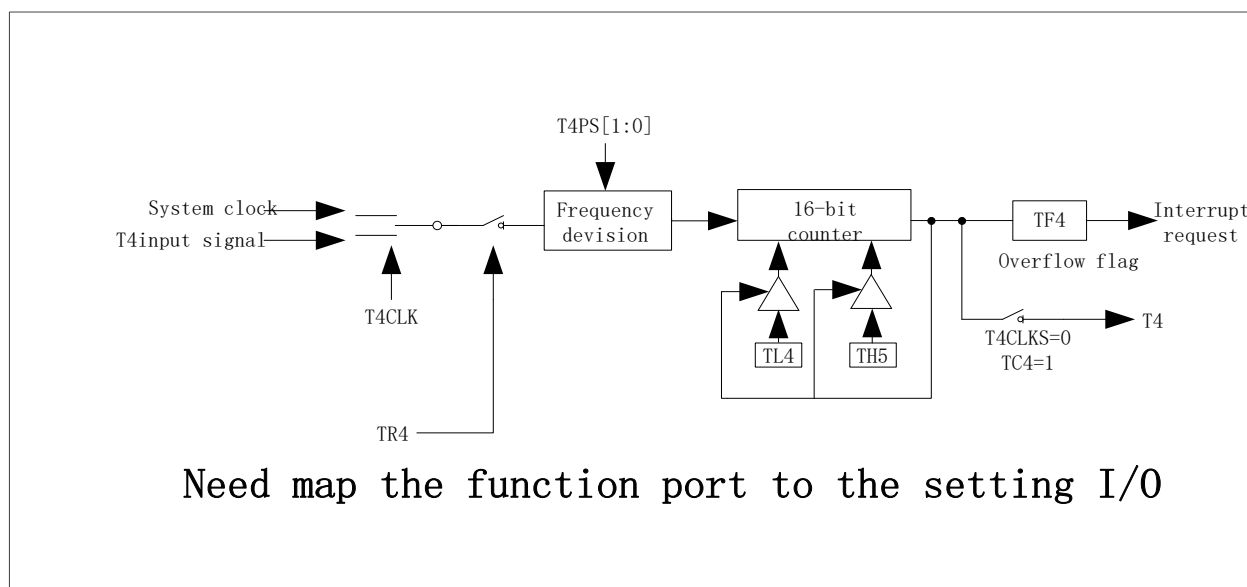


Figure 9-6 TIMER4 方式 0 功能框圖

9.4.1.2 方式2/3: 帶邊沿觸發的16位自動重載定時器

定時器 4 在方式 2/3 為 16 位自動重載定時器。T4CON.0 寄存器的 T4CLKS 位一直為 0，定時器 4 只能選擇系統時鐘為時鐘源，其餘設置與方式 0 一致。

方式 2 中，當 TR4 位置 1 後，定時器 4 等待 T4 端口的觸發信號（由 T4M[1:0]控制上升/下降沿），一個有效的觸發信號使定時器 4 開始運行。當定時器 4 內部 16 位數目器從 0xFFFF 到 0x0000 溢出時，TF4（T4CON.7）會被置起，如定時器 4 的中斷使能，將產生定時器 4 中斷。溢出同時，定時器重載寄存器的 16 位數據被重新載入內部 16 位數目器 TH4 和 TL4 中，定時器 4 將保持狀態並等待下一個觸發沿。

如果 TC4 = 0，在定時器 4 計數時，一個觸發信號不會中止內部 16 位數目器的計數，內部 16 位數目器溢出後進行重載並保持狀態，等待下一個有效觸發信號；

如果 TC4 = 1，在定時器 4 計數時，一個觸發信號會使重載寄存器的 16 位數據被重新載入內部 16 位數目器 TH4 和 TL4 中，並開始計數，但不會產生中斷，內部 16 位數目器溢出後才會產生中斷。

TR4 置 1 不清定時器 4 的內部 16 位數目器，在允許定時器之前應該把希望的初始化值寫入重載寄存器。

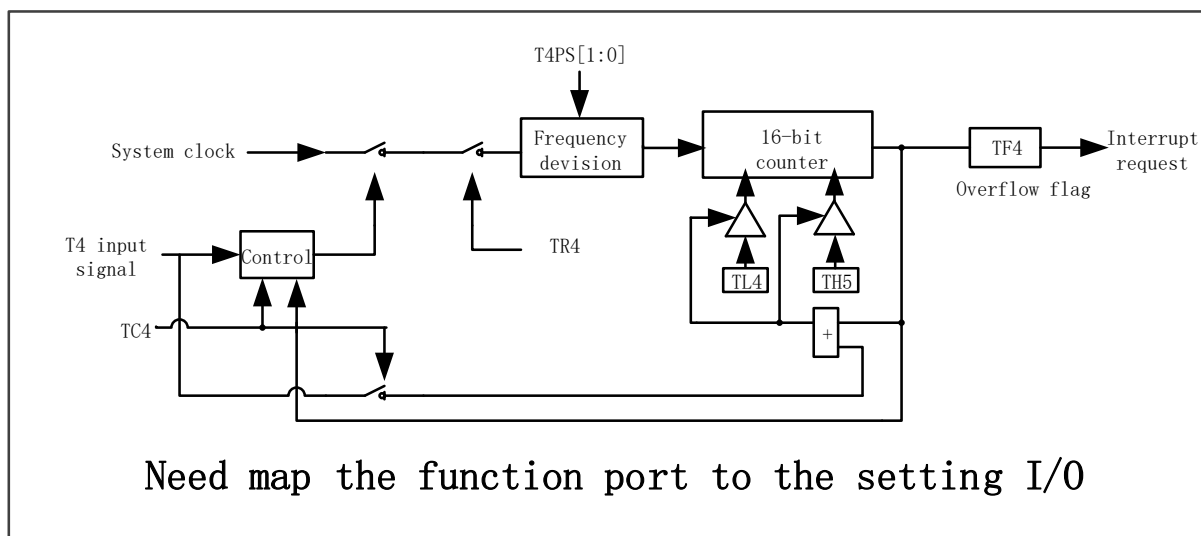


Figure 9-7 TIMER4 方式 2/3 功能框圖

注意：

(1) 當定時器 4 用作計數器時，T4 引腳的輸入信號頻率要小於系統時鐘的一半。

9.4.2 定時器/計數器 T4 相關寄存器

9.4.2.1 定時器T4控制寄存器 T4CON

T4CON

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	TF4	TC4	T4PS[1:0]		T4M[1:0]		TR4	T4CLKS

位編號	位符號	說明
7	TF4	定時器 4 溢出標誌位 0：無溢出（硬體清 0）軟體也可以清 0 1：溢出（硬體置 1）
6	TC4	比較功能允許位 當 T4M[1:0] = 00 或 01 0：禁止定時器 4 比較功能 1：允許定時器 4 比較功能 當 T4M[1:0] = 10 或 11 0：定時器 4 不能被再觸發 1：定時器 4 可以被再觸發
5-4	T4PS[1:0]	定時器 4 預分頻比（PRESCALER）選擇位 00：1/1 01：1/8 10：1/64 11：1/256
3-2	T4M[1:0]	定時器 4 方式選擇位 0x：Mode0，16 位自動重載定時器 10：Mode2，T4 端口上升沿觸發（只用系統時鐘，T4CLKS 無效） 11：Mode3，T4 端口下降沿觸發（只用系統時鐘，T4CLKS 無效）
1	TR4	定時器 4 允許控制位 0：禁止定時器 4 1：允許定時器 4
0	T4CLKS	定時器 4 計數時鐘來源選擇位 0：外設時鐘 Fper 1：T4 端口輸入外部時鐘 注：定時器 4 選擇後的計數時鐘源記作： f_{T4} 。

T4CON1

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-						T4_PWMS	T4_PWM

位編號	位符號	說明
7-2	-	保留位
1	T4_PWMS	PWM 輸出極性選擇位 0：有效期間為高電平 1：有效期間為低電平 注：修改此控制位，立即生效，有效期間是指占空比期間
0	T4_PWM	定時器 4 當做 8 位的 PWM 0：正常的定時器功能，相容以前的 003 1：8 位 PWM 輸出，當 T4_PWM=1 時，需要配置 T4M=00，T4CLKS=0，TC4=0，T4_OUT 輸出 PWM 波形，其中 TH4 為週期寄存器，TL4 為占空比寄存器，TR4 用於啟動 PWM 的輸出

9.4.2.2 定時器T4数据寄存器 TL4、TH4

TL4

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	TL4							

位編號	位符號	說明
7-0	TL4	T4 数据寄存器低位組

TH4

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	TH4							

位編號	位符號	說明
7-0	TH4	T4 数据寄存器高位組

9.5 定時器 5

定時器 5 是 16 位自動重載定時器。通過兩個數據寄存器 TH5 和 TL5 訪問，由 T5CON 寄存器控制。IE2 寄存器的 ET5 位置 1 允許定時器 5 中斷（詳見中斷章節）。

9.5.1 定時器 T5 的工作方式

9.5.1.1 方式0: 16位自動重載定時器/計數器

定時器 5 在方式 0 時，TH5 寄存器存放 16 位定時器高 8 位，TL5 存放低 8 位。

當 EXEN5 = 0，16 位定時寄存器從 0xFFFF 到 0x0000 遞增，當溢出時，置起 TF5 位，同時定時器自動將使用者軟體寫好的寄存器 RCAP5H 和 RCAP5L 的 16 位值裝入 TH5 和 TL5 寄存器，如果允許定時器 5 中斷則產生中斷。

如果 EXEN5 = 1，溢出或在外部輸入 T5 上的下降沿/上升沿都能觸發一次 16 位重載，置起 EXF5 位。如果 ET5 被使能，TF5 和 EXF5 位都能產生中斷。

T5CON.1 寄存器的 TR5 位置 1 使能定時器 5，且不清定時器 5 的計數器。在允許定時器 5 之前，將希望的初始值寫入定時器重載寄存器中。

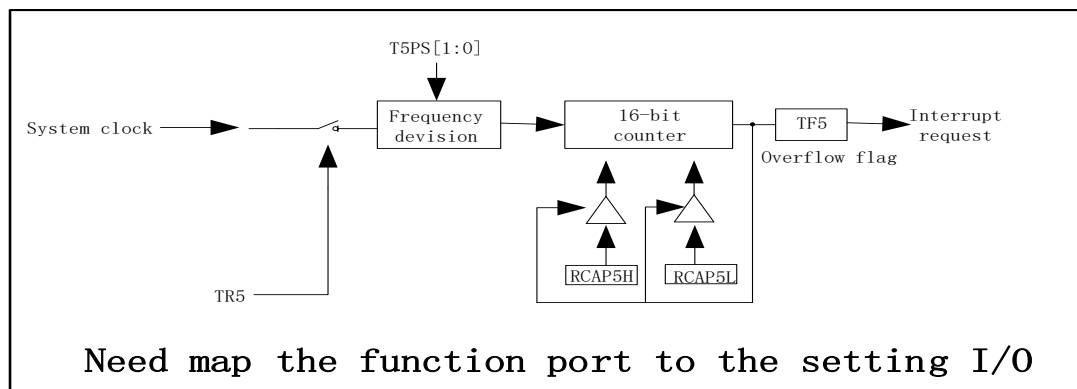


Figure 9-8 TIMER5 方式 0 功能框圖

9.5.1.2 方式2: 16位上升沿捕獲

在捕獲方式中，T5CON 的 EXEN5 位有兩個選項。

如果 EXEN5 = 0，定時器 T5 作為 16 位定時器，如果 ET5 被允許的話，定時器 T5 能設置 TF5 溢出產生一個中斷。溢出後計數不會被重載，從 0 開始計數。

如果 EXEN5 = 1，定時器 T5 執行相同操作，但是在外部輸入 T5（可通過 T5CON1 來選擇捕獲輸入的類型）的上升沿能引起 TH5 和 TL5 的當前值分別被捕獲到 RCAP5H 和 RCAP5L 中，此外，在 T5 上的上升沿也能引起在 T5CON 中的 EXF5 被設置。如果 ET5 被允許，EXF5 位也像 TF5 一樣也產生一個中斷。

9.5.1.3 方式3: 16位下降沿捕獲

在捕獲方式中，T5CON 的 EXEN5 位有兩個選項。

如果 EXEN5 = 0，定時器 T5 作為 16 位定時器，如果 ET5 被允許的話，定時器 T5 溢出會產生一個中斷。溢出後計數不會被重載，從 0 開始計數。

如果 EXEN5 = 1，定時器 T5 執行相同操作，外部輸入 T5（可通過 T5CON1 來選擇捕獲輸入的類型）的下降沿能引起 TH5 和 TL5 的當前值分別被捕獲到 RCAP5H 和 RCAP5L 中，此外，在 T5 上的下降沿也能引起在 T5CON 中的 EXF5 被設置。如果 ET5 被允許，EXF5 位也像 TF5 一樣也產生中斷。

9.5.2 定時器/計數器 T5 相關寄存器

9.5.2.1 定時器T5控制寄存器 T5CON、T5CON1、T5CON2

T5CON

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	TF5	EXF5	T5PS[1:0]		T5M[1:0]		TR5	EXEN5

位編號	位符號	說明
7	TF5	定時器 5 溢出標誌位 0：無溢出 1：溢出時硬體置 1，必須軟體清 0
6	EXF5	T5 引腳外部輸入事件發生標誌位 0：無外部輸入事件發生，必須軟體清 0 1：檢測到外部輸入事件且 EXEN5= 1 時，硬體置 1，也做中斷請求標誌位
5-4	T5PS[1:0]	定時器 5 預分頻比（PRESCALER）選擇位 00：1/1 01：1/8 10：1/64 11：1/256
3-2	T5M[1:0]	定時器 5 方式選擇位 0x：Mode0，16 位自動重載定時器 10：Mode2，16 位上升沿捕獲 11：Mode3，16 位下降沿捕獲
1	TR5	定時器 5 允許控制位 0：禁止定時器 5 1：允許定時器 5
0	EXEN5	T5 引腳上的外部事件輸入用作重載/擷取觸發程序允許/禁止控制位 0：忽略 T5 引腳上的事件 1：T5 引腳上一個下降沿或上升沿，產生一個捕獲或重載 注意：當捕獲內部低頻 RC 或 RXD 引腳時，也需要使能 EXEN5，同時還要配置上升沿捕獲或下降沿捕獲。

T5CON1

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-						CAPM[1:0]	

位編號	位符號	說明
7-2	-	保留
1-0	CAPM[1:0]	定時器 5 捕獲類型選擇位 00：T5 腳的變化沿 01：內部低頻 RC，即看門狗的計數時鐘 10：UART1 的 RXD1 腳 11：UART2 的 RXD2 腳

T5CON2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	T5_PWMS	Reload_Sel			T5_MODE		CMPCR	T5CAPCR

位編號	位符號	說明
7	T5_PWMS	PWM 輸出極性選擇位 0：有效期間為高電平 1：有效期間為低電平 注：修改此控制位，立即生效，有效期間是指占空比期間
6-4	Reload_Sel	T5 重載功能選擇位 000：定時器 5 作為 16 位自動重載定時器時，T5 的計數溢出會產生一次重載。 001：定時器 5 作為 16 位自動重載定時器時，EXEN5=1 時，T5 引腳上一個上升沿會產生一次重載。 010：定時器 5 作為 16 位自動重載定時器時，EXEN5=1 時，T5 引腳上一個下降沿會產生一次重載。 011：定時器 5 作為 16 位自動重載定時器時，EXEN5=1 時，T5 引腳上一個下降沿或上升沿會產生一次重載。 100：定時器 5 作為 16 位自動重載定時器時，CAP0 上的一個事件會產生一次重載。 101：定時器 5 作為 16 位自動重載定時器時，CAP1 上的一個事件會產生一次重載。
3-2	T5_MODE	T5 的擴展模式選擇 00：由 T5M[1:0]決定 01：上升沿或下降沿捕獲 10：比較器模式 11：PWM 模式

		<p>在比較器模式下，RCAP5H 和 RCAP5L 預存待比較數據。由於定時器 5 向上計數，一旦 TH5 和 TL5 匹配 RCAP5H 和 RCAP5L 的設定值，TF5 將會由硬體置 1，用以標示發生了比較匹配事件。如果 CMPCR 置 1，當發生比較匹配事件後，定時器 5 計數器將硬體自動清 0。</p> <p>在 PWM 模式下，需要配置 T5M[1:0]=00 TH0=0 TL0=0 {CAPH0, CAPL0}用於存放 PWM 的週期； {CAPH1, CAPL1}用於存放 PWM 的占空比；</p>
1	CMPCR	<p>比較匹配自動清除 該位僅當定時器 5 在比較模式下有效。當比較符合後，硬體將自動清除 TH5 及 TL5 計數器值。 0：比較匹配之後，定時器 5 計數值按之前值繼續計數。 1：比較匹配之後，定時器 5 計數值清 0。</p>
0	T5CAPCR	<p>T5 端口捕獲自動清除 該位使能，當捕獲事件發生，在 TH5 和 TL5 內的數據移入捕獲寄存器後，硬體將自動清除 TH5 及 TL5 計數寄存器的值。注意：當該位置 1，如果有一個捕獲事件發生，僅清除 TH5、TL5 的值。 0：T5 端口捕獲事件發生後定時器 5 計數值按之前計數值繼續累加 1：T5 端口捕獲事件發生後定時器 5 計數值自動清 0</p>

9.5.2.2 定時器T5数据寄存器 TL5、TH5

TL5

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	TL5							

位編號	位符號	說明
7-0	TL5	T5 数据寄存器低位組

TH5

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	TH5							

位編號	位符號	說明
7-0	TH5	T5 数据寄存器高位組

9.5.2.3 定時器T5重載捕獲寄存器 RCAP5L、RCAP5H

RCAP5L

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	RCAP5L							

位編號	位符號	說明
7-0	RCAP5L	T5 重載捕獲寄存器低位組

RCAP5H

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	RCAP5H							

位編號	位符號	說明
7-0	RCAP5H	T5 重載捕獲寄存器高位組

9.5.2.4 捕獲控制寄存器 CAPCON0、CAPCON1

CAPCON0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	CAPEN1	CAPF1	CAP1LS[1:0]		CAPEN0	CAPF0	CAP0LS[1:0]	

位編號	位符號	說明
7	CAPEN1	T5 輸入捕獲通道 1 使能控制位 1：使能 T5 輸入捕獲通道 1 0：禁止 T5 輸入捕獲通道 1
6	CAPF1	T5輸入捕獲通道1標誌位 1：如果輸入捕獲通道 1 探測到邊沿觸發事件發生，該位由硬體置位 0：軟體清零。
5-4	CAP1LS[1:0]	T5輸入捕獲通道1捕獲條件選擇位 00：下降沿 01：上升沿 10：上升沿或下降沿 11：保留
3	CAPEN0	T5 輸入捕獲通道 0 使能控制位 1：使能 T5 輸入捕獲通道 0 0：禁止 T5 輸入捕獲通道 0
2	CAPF0	T5輸入捕獲通道0標誌位 1：如果輸入捕獲通道 0 探測到邊沿觸發事件發生，該位由硬體置位 0：軟體清零。
1-0	CAP0LS[1:0]	T5輸入捕獲通道0捕獲條件選擇位 00：下降沿 01：上升沿 10：上升沿或下降沿 11：保留

CAPCON1

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-				CAP1_INTE	CAP0_INTE	CAP1CR	CAP0CR

位編號	位符號	說明
7-4	-	保留位
3	CAP1_INTE	CAP1 捕獲中斷使能位 0：中斷禁止 1：中斷使能
2	CAP0_INTE	CAP0 捕獲中斷使能位 0：中斷禁止 1：中斷使能
1	CAP1CR	CAP1 端口捕獲自動清除 該位使能，當捕獲事件發生，在 TH5 和 TL5 內的数据移入捕獲寄存器後，硬體將自動清除 TH5 及 TL5 計數寄存器的值。 0：CAP1 端口捕獲事件發生後定時器 5 計數值按之前計數值繼續累加 1：CAP1 端口捕獲事件發生後定時器 5 計數值自動清 0
0	CAP0CR	CAP0 端口捕獲自動清除 該位使能，當捕獲事件發生，在 TH5 和 TL5 內的数据移入捕獲寄存器後，硬體將自動清除 TH5 及 TL5 計數寄存器的值。 0：CAP0 端口捕獲事件發生後定時器 5 計數值按之前計數值繼續累加 1：CAP0 端口捕獲事件發生後定時器 5 計數值自動清 0

將 CAP0 和 CAP1 的映射到一個腳上，然後設置 CAP0 進行上升沿捕獲，CAP1 下降沿捕獲，CAP0 配置捕獲後清零，CAP1 配置為捕獲不清零，這樣捕獲寄存器{CAPH0，CAPL0}可以捕獲得到 PWM 的週期，{CAPH1，CAPL1}寄存器可以得到占空比。

說明：捕獲使用的是定時器 5 的計數器，需要配置 T5_MODE=00，T5M[1:0]=00，同時 RCAP5L 和 RCAP5H 都要配置為 0，（或者配置 Reload_Sel=111）

如果定時器 5 的中斷使能 ET5 打開，在計數器從 0 計數到 FFFF 也會產生溢出中斷。

CAP0 和 CAP1 的捕獲中斷不需要用到 IE1 寄存器中的 ET5。

9.5.2.5 捕獲寄存器 CAPL0、CAPH0、CAPL1、CAPH1

CAPLn (n = 0~1)

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	CAPLn[7:0] (n = 0~1)							

位編號	位符號	說明
7-0	CAPLn [7:0] (n = 0~1)	CAPn(n = 0~1)輸入捕獲寄存器低位組

CAPHn (n = 0,1)

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	CAPHn[7:0] (n = 0~1)							

位編號	位符號	說明
7-0	CAPHn [7:0] (n = 0~1)	CAPn(n = 0~1)輸入捕獲寄存器高位組

9.6 定時器 6

定時器 6 可以產生固定的週期性中斷及連續的固定時鐘輸出。

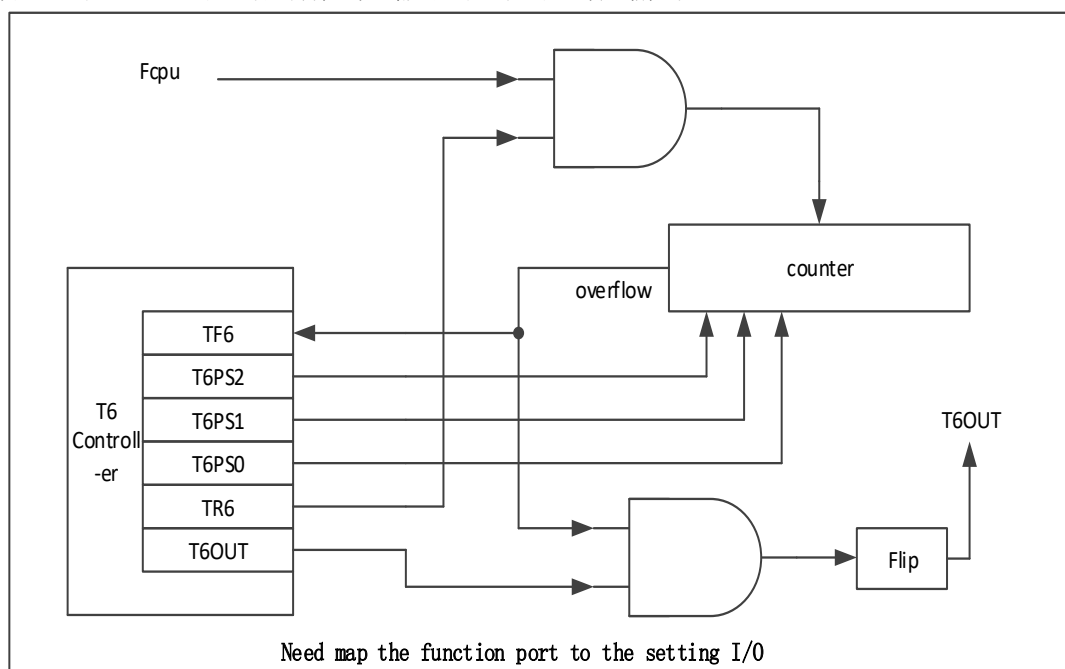


Figure 9-9 T6 功能框圖

9.6.1 定時器 T6 控制寄存器 T6CON

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R	R	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	TF6	-		T6PS[2:0]			TR6	T6OUT

位編號	位符號	說明
7	TF6	定時器 6 中斷標誌位 0：軟體清 0 1：定時器 6 計數器溢出時，硬體置 1
6-5	-	保留位（讀為 0，寫無效）
4-2	T6PS[2:0]	定時器6計數個數選擇位 000：2048個cpu時鐘週期 001：4096個cpu時鐘週期 010：8192個cpu時鐘週期 011：16384個cpu時鐘週期 100：32768個cpu時鐘週期 101：65536個cpu時鐘週期 110：131072個cpu時鐘週期 111：262144個cpu時鐘週期
1	TR6	定時器6運行控制位 0：停止定時器6工作 1：啟動定時器6工作（重新計數）
0	T6OUT	定時器6時鐘輸出使能位 0：禁止定時器6時鐘輸出 1：允許定時器 6 時鐘輸出（應事先將該端口設為輸出模式）

10 脈寬調製PWM

10.1 PWM 特性

- 3 組帶死區互補 PWM 或 6 路占空比獨立的 PWM 輸出
- 12 位或 16 位 PWM
- 提供每個 PWM 週期溢出中斷，但中斷共用同一向量入口
- 輸出極性可選擇
- 提供出錯偵測功能可緊急關閉 PWM 輸出
- PWM 工作時鐘源可設定時鐘分頻比
- PWM 可做定時器/計數器使用

HC89S105A 集成了三個 12/16 位 PWM 模塊 PWM0、PWM1 和 PWM2，三個模塊各有一個計數器，PWM0 的計數器由 PWMEN 中的 EPWM0 或 EPWM01 來控制，只要它們中的任何一個使能，都可以啟動計數器，計數器的時鐘源通過 PWM0C 控制寄存器裡的 CK0 來選擇。

如果 EPWM0 使能了，而沒有通過功能引腳映射寄存器進行 PWM0 的映射，這樣也不會從晶片管腳上輸出 PWM0，這時候 PWM0 的計數器可以當一個定時器來使用，當計數器溢出時，如果中斷允許也會產生 PWM 中斷。

三個 PWM 模塊的功能及操作完全一樣，用戶可通過控制寄存器產生 3 路帶死區互補的 PWM 或 6 路占空比獨立的 PWM 輸出。

如果 PWM0FLT_EN/PWM1FLT_EN/PWM2FLT_EN 置 1，PWM0/PWM1/PWM2 輸出和其互補輸出可由 FLT0/FLT1/FLT2 引腳輸入信號變化自動關閉。一旦檢測到 FLT 引腳輸入有效電平，PWM 輸出會立即關閉，但 PWM 內部計數器仍在繼續運行，這樣方便在 FLT 引腳錯誤去除後繼續 PWM 輸出。在 FLT 輸入信號有效期間，FLTS 位無法清除。只有當 FLT 輸入信號消失後，才能軟體清除 FLTS 狀態位，此時 PWM 恢復正常輸出。

三個 PWM 模塊共用一個中斷向量入口，但有各自的控制位及標誌位，方便使用者定時修改 PWM 模塊下一次循環的週期或占空比。

10.2 PWM 輸出類型

HC89S105A 的 PWM 輸出包含兩種類型：邊沿對齊和中心對齊。通過設置 TYPx(PWMCON0[7:5]) (x=0,1,2)來決定。

10.2.1 邊沿對齊模式

邊沿對齊模式下，模塊產生邊沿對齊的 PWM 信號。PWM 輸出信號的週期由[PWM0PH:PWM0PL]決定，其占空比由相應的占空比寄存器（PWM 獨立輸出時，PWM01、PWM11、PWM21 的占空比寄存器是其死區時間寄存器）。

12/16 位數目器採用單週期模式，從 0000H 開始向上計數，所有使能的 PWM 輸出在 PWM 週期開始時被驅動為有效狀態。當計數器的值與 PWM 占空比寄存器的值匹配時，PWM 輸出被驅動為無效狀態。計數器直到與[PWM0PH:PWM0PL]匹配，然後重新從 0000H 開始向上計數。

$$PWM_x \text{ 週期} = [PWM0PH : PWM0PL] * PWM0 \text{ 工作時鐘源週期}$$

$$PWM_x \text{ 占空比} = [PWMxDH : PWMxDL] * PWM0 \text{ 工作時鐘週期}$$

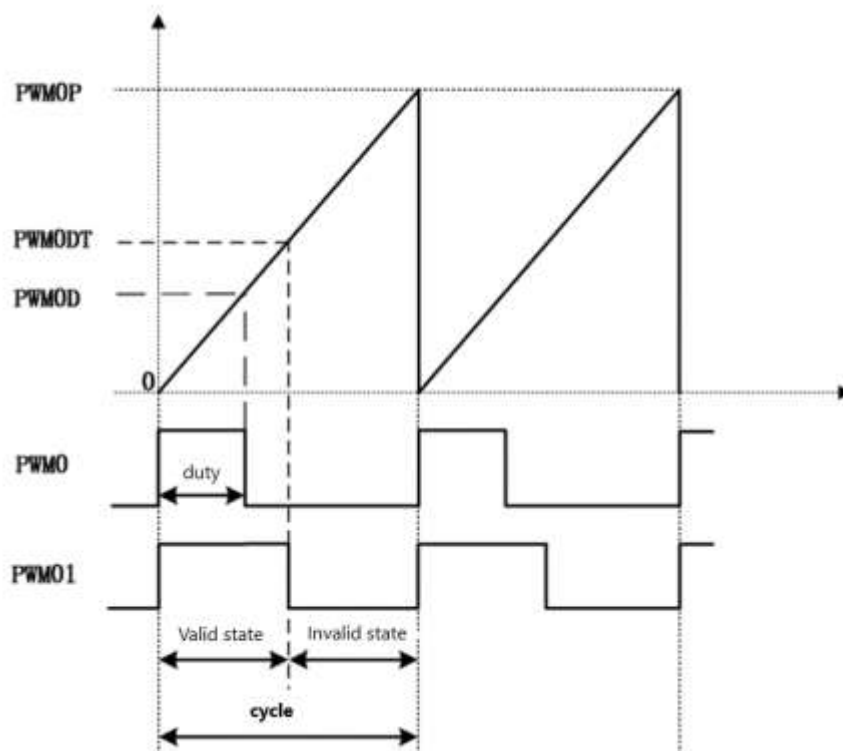
$$PWM_{x1} \text{ 占空比} = [PWMxDTH : PWMxDTL] * PWM0 \text{ 工作時鐘週期}$$


Figure 10-1 PWM 邊沿對齊波形

10.2.2 中心對齊模式

中心對齊模式下，模塊產生中心對齊的 PWM 信號。PWM 輸出信號的週期由[PWM0PH:PWM0PL]決定，其占空比由相應的占空比寄存器（PWM 獨立輸出時，PWM01、PWM11、PWM21 的占空比寄存器是其死區時間寄存器）。

12/16 位數目器採用雙週期模式，先從 0000H 開始向上計數至[PWM0PH:PWM0PL]，然後由[PWM0PH:PWM0PL]向下計數至 0000H，此為一個 PWM 的完整週期。所有使能的 PWM 輸出在 PWM 週期開始時被驅動為有效狀態。在向上計數的過程中，當計數器的值與 PWM 占空比寄存器的值匹配時，PWM 輸出被驅動為無效狀態，直到計數器轉換為向下計數且計數器值與 PWM 占空比寄存器的值匹配時，PWM 輸出才被驅動為有效狀態。

$$PWM_x \text{ 週期} = [PWM0PH:PWM0PL] * PWM0 \text{ 工作時鐘源週期} * 2$$

$$PWM_x \text{ 占空比} = [PWMxDH:PWMxDL] * PWM0 \text{ 工作時鐘週期} * 2$$

$$PWM_{x1} \text{ 占空比} = [PWMxDTH:PWMxDTL] * PWM0 \text{ 工作時鐘週期} * 2$$

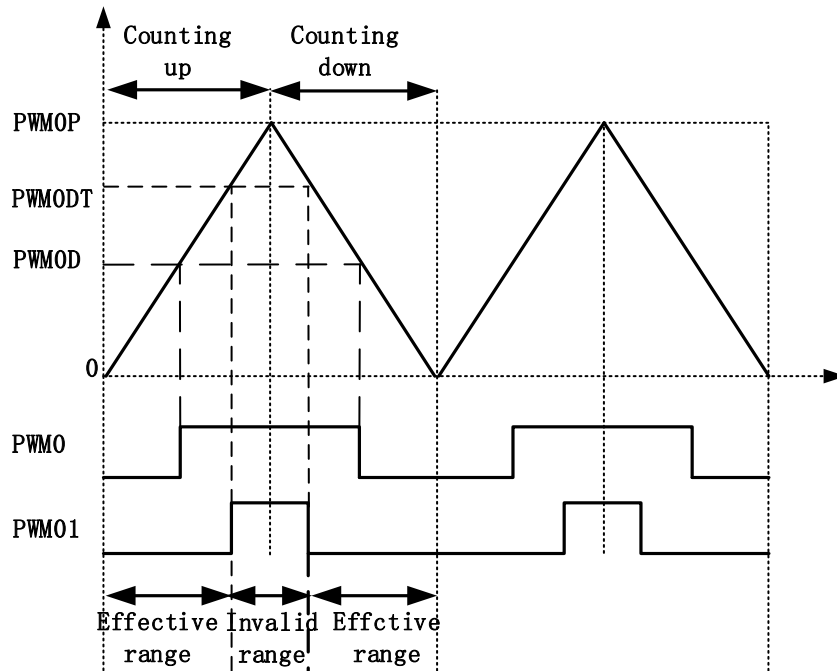


Figure 10-2 PWM 中心沿對齊波形

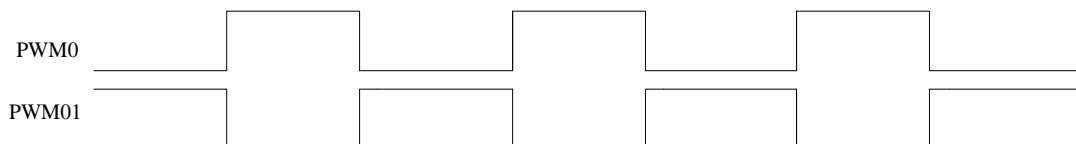
10.3 PWM 輸出模式

PWM 模塊包含 3 個獨立的波形發生模塊，對應的 3 對 PWM 輸出為 PWM0/PWM01、PWM1/PWM11、PWM2/PWM21，通過控制相關寄存器可使每對 PWM 輸出配置成互補輸出模式或獨立輸出模式。

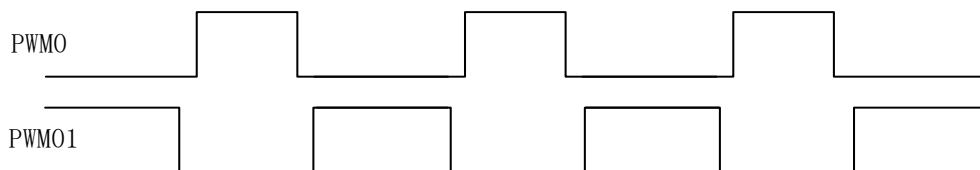
10.3.1 互補輸出模式

當 $PWMxM(x=0,1,2)$ 置 0：PWM 將工作在互補輸出模式，互補輸出模式時，通常使能 $PWMx\&PWMx(x=0,1,2)1$ 輸出，此時可以控制對應的週期寄存器、占空比寄存器及死區時間寄存器，從而控制互補波形的輸出。互補輸出時可選擇 $PWMx\&PWMx1(x=0,1,2)$ 輸出極性，方便用戶各種電平驅動需求。

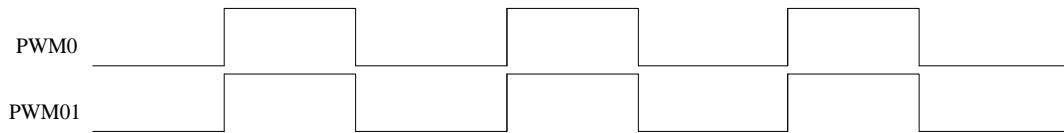
$PWM0S=00\& PWM0M=0$ ：PWM0 和 PWM01 工作於互補模式且均為高有效



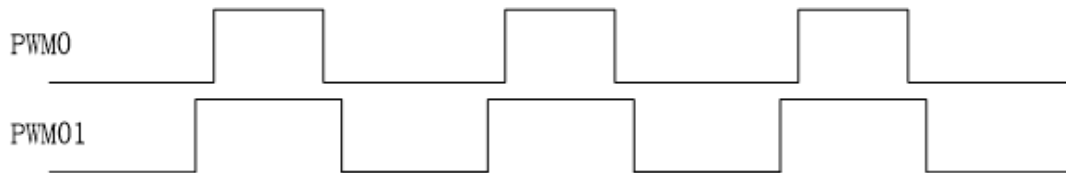
$PWM0S=00\& PWM0M=0$ ：PWM0 和 PWM01 工作於互補模式（帶死區）且均為高有效



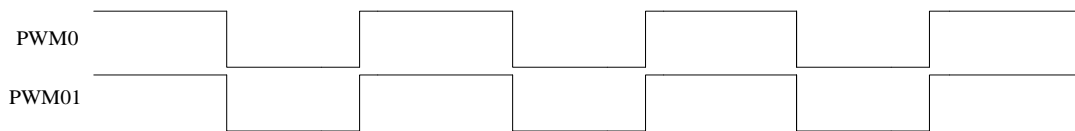
PWM0S=01& PWM0M=0：PWM0和PWM01工作於互補模式且PWM0為高有效、PWM01為低有效



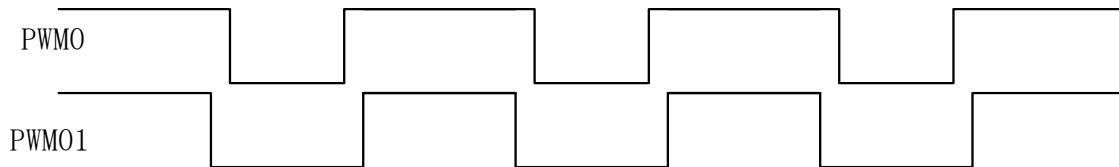
PWM0S=01& PWM0M=0：PWM0 和 PWM01 工作於互補模式（帶死區）且 PWM0 為高有效、PWM01 為低有效



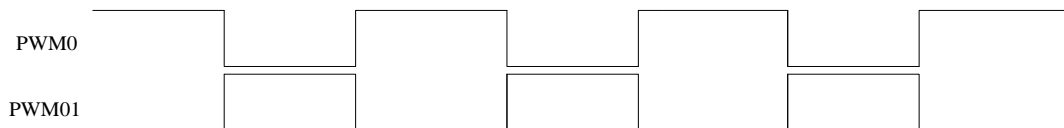
PWM0S=10& PWM0M=0：PWM0和PWM01工作於互補模式且PWM0為低有效、PWM01為高有效



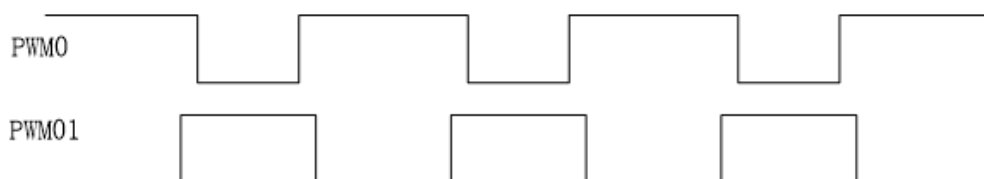
PWM0S=10& PWM0M=0：PWM0 和 PWM01 工作於互補模式（帶死區）且 PWM0 為低有效、PWM01 為高有效



PWM0S=11& PWM0M=0：PWM0和PWM01工作於互補模式且PWM0和PWM01均為低有效



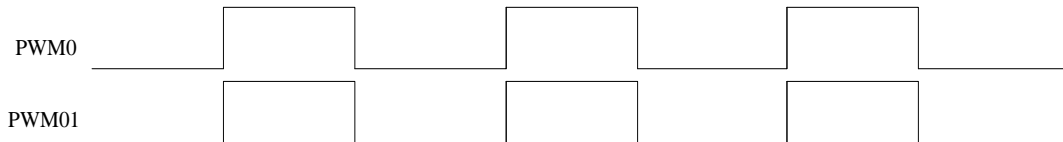
PWM0S=11& PWM0M=0：PWM0 和 PWM01 工作於互補模式（帶死區）且 PWM0 和 PWM01 均為低有效



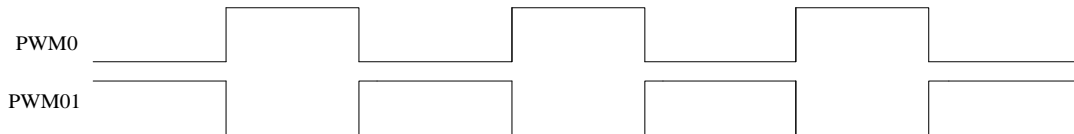
10.3.2 獨立輸出模式

當 PWMxM 置 1：PWM 將工作在獨立輸出模式，獨立輸出模式時，可以控制相關寄存器使能對應 PWM 端口單一輸出或同時輸出，同時讓 PWMx 與 PWMx1 輸出時，其週期相同但占空比可單獨設置。當為獨立輸出模式時占空比寄存器將控制 PWMx 的占空比，死區時間控制寄存器將控制 PWMx1 的占空比，獨立輸出時也可控制 PWMx 與 PWMx1 輸出極性，方便用戶各種電平驅動需求。(x = 0,1,2)

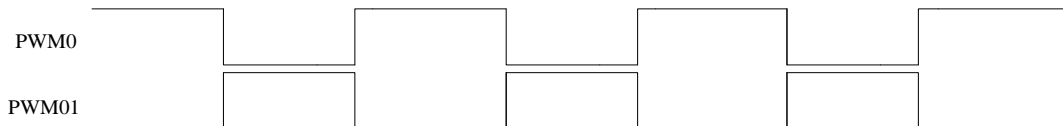
PWM0S=00 & PWM0M=1：PWM0 和 PWM01 工作於獨立模式且均為高有效



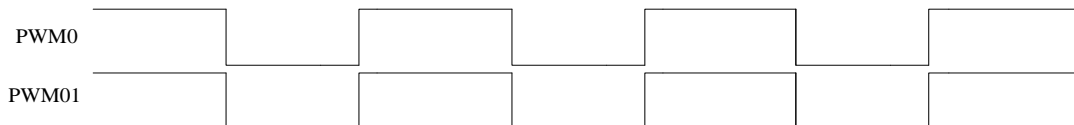
PWM0S=01 & PWM0M=1：PWM0 和 PWM01 工作於獨立模式且 PWM0 為高有效、PWM01 為低有效



PWM0S=10 & PWM0M=1：PWM0 和 PWM01 工作於獨立模式且 PWM0 為低有效、PWM01 為高有效



PWM0S=11 & PWM0M=1：PWM0 和 PWM01 工作於獨立模式且 PWM0 和 PWM01 均為低有效



10.4 PWM 相關寄存器

10.4.1 PWM 控制寄存器 PWMCON0、PWMCON1、PWMCON2

PWMCON0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
復位值	0	0	0	0	0	0	0	0
位符號	TYP2	TYP1	TYP0	RLOAD2	RLOAD1	RLOAD0	PWMLLEN	-

位編號	位符號	說明
7	TYP2	PWM2 輸出類型選擇位 0：PWM2 邊沿對齊 1：PWM2 中心對齊
6	TYP1	PWM1 輸出類型選擇位 0：PWM1 邊沿對齊 1：PWM1 中心對齊
5	TYP0	PWM0 輸出類型選擇位 0：PWM0 邊沿對齊 1：PWM0 中心對齊
4	RLOAD2	PWM2 自動重載使能位 0：禁止自動重載 1：使能自動重載 注：預設值為 0，預設狀態下修改參數後，參數禁止自動載入。 在修改參數前禁止自動重載，修改參數之後使能，可實現多組 PWM 間的同步，在禁止期間輸出之前狀態。 適合在三組 PWM 週期相同，想修改 PWM 週期或占空比的情況，如果三組 PWM 的週期不同，那麼 pwm_ov 信號就不同
3	RLOAD1	PWM1 自動重載使能位 0：禁止自動重載 1：使能自動重載
2	RLOAD0	PWM0 自動重載使能位 0：禁止自動重載 1：使能自動重載
1	PWMLLEN	PWM 精度選擇位 0：12 位 PWM 計數 1：16 位 PWM 計數 注：當用戶選擇 12 位 PWM 計數時，PWMxPH、PWMxDH、PWMxDTH(x = 0,1,2)的高 4 位為無效位，客戶對高 4 位的操作不起作用。
0	-	保留位

PWMCON1

位編號	7	6	5	4	3	2	1	0
R/W	R	R/W	R/W	R/W	R	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-	PWM0_CMP_INTF	PWM0_CMP_INTEN	PWM0_CMPEN	-	PWM2_PHASE	PWM1_PHASE	PWM0_PHASE

位編號	位符號	說明
7	-	保留位
6	PWM0_CMP_INTF	PWM0 計數器匹配標誌 0：軟體清零 1：當 PWM0 的計數器與 PWM0_CMP 一致時，置位
5	PWM0_CMP_INTEN	PWM0 計數器匹配中斷使能 0：禁止 1：使能
4	PWM0_CMPEN	PWM0 計數器匹配模式使能 0：禁止 1：使能
3	-	保留位
2	PWM2_PHASE	PWM2 移相控制位 0：不移相 1：PWM21 相對於 PWM2 移相 PWM2_PHASE_CNT 個 PWM CLK
1	PWM1_PHASE	PWM1 移相控制位 0：不移相 1：PWM11 相對於 PWM1 移相 PWM1_PHASE_CNT 個 PWM CLK
0	PWM0_PHASE	PWM0 移相控制位 0：不移相 1：PWM01 相對於 PWM0 移相 PWM0_PHASE_CNT 個 PWM CLK 注：只有在獨立模式邊沿對齊時，移相才能起作用，移相的個數不能大於週期寄存器所配值。

PWMCON2

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號			FLT_IO_SEL	DBG_STBEN	FLT_CTRL_MODE	FLT_INT_EN		

位編號	位符號	說明
7-6	-	保留位
5-4	FLT_IO_SEL	FLT 的端口選擇 0x：映射寄存器決定 10：FLT0/1/2 固定來自 ADC 模擬看門狗 11：FLT0/1/2 固定來自 LVD 的比較器
3	DBG_STBEN	在模擬模式 PWM 停止使能 0：模擬模式不停止 PWM 輸出 1：模擬模式下停止 PWM 輸出，全速時會恢復輸出
2-1	FLT_CTRL_MODE	FTL 有效信號撤銷之後，PWM 的輸出選擇 00：自動恢復以前的輸出 01：在當前 PWM 週期結束後恢復以前的輸出， 10：不能恢復以前的輸出，需要重新配置 PWM 使能位 11：保留
0	FLT_INT_EN	FLT 中斷使能位 0：不使能 1：使能 FLT 單獨一個中斷向量。

10.4.2 PWM 控制寄存器 PWMCON3、PWMCON4

PWMCON3

位編號	7	6	5	4	3	2	1	0
R/W	R	R/W	R/W	R/W	R	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-	FLT2_DBC_ENB	FLT1_DBC_ENB	FLT0_DBC_ENB	-	PWM2M	PWM1M	PWM0M

位編號	位符號	說明
7	-	保留位
6	FLT2_DBC_ENB	FLT2 端口消抖使能位 0：使能 1：不使能
5	FLT1_DBC_ENB	FLT1 端口消抖使能位 0：使能 1：不使能
4	FLT0_DBC_ENB	FLT0 端口消抖使能位 0：使能 1：不使能
3	-	保留位
2	PWM2M	PWM2 工作模式選擇位 0：PWM2&PWM21 工作於互補輸出模式 1：PWM2&PWM21 工作於獨立輸出模式 注意：修改 PWM2 工作模式時建議先關閉 PWM2 模塊。
1	PWM1M	PWM1 工作模式選擇位 0：PWM1&PWM11 工作於互補輸出模式 1：PWM1&PWM11 工作於獨立輸出模式 注意：修改 PWM1 工作模式時建議先關閉 PWM1 模塊。
0	PWM0M	PWM0 工作模式選擇位 0：PWM0&PWM01 工作於互補輸出模式 1：PWM0&PWM01 工作於獨立輸出模式 注意：修改 PWM0 工作模式時建議先關閉 PWM0 模塊。

PWMCON4

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-	-	PWM2_CKS		PWM1_CKS		PWM0_CKS	

位編號	位符號	說明
7-6	-	保留位
5-4	PWM2_CKS	<p>PWM2 時鐘源選擇位</p> <p>00：由 PWM2C 寄存器裡的 CK2 來決定</p> <p>01：Fosc/32 (CK2=00)</p> <p>10：Fosc/64 (CK2=00)</p> <p>11：Fosc/128 (CK2=00)</p> <p>11：Fosc (CK2=01)</p> <p>注：Fosc 為未進行任何分頻的系統時鐘。</p>
3-2	PWM1_CKS	<p>PWM1 時鐘源選擇位</p> <p>00：由 PWM1C 寄存器裡的 CK1 來決定</p> <p>01：Fosc/32 (CK1=00)</p> <p>10：Fosc/64 (CK1=00)</p> <p>11：Fosc/128 (CK1=00)</p> <p>11：Fosc (CK1=01)</p> <p>注：Fosc 為未進行任何分頻的系統時鐘。</p>
1-0	PWM0_CKS	<p>PWM0 時鐘源選擇位</p> <p>00：由 PWM0C 寄存器裡的 CK0 來決定</p> <p>01：Fosc/32 (CK0=00)</p> <p>10：Fosc/64 (CK0=00)</p> <p>11：Fosc/128 (CK0=00)</p> <p>11：Fosc (CK0=01)</p> <p>注：Fosc 為未進行任何分頻的系統時鐘。</p>

10.4.3 PWM 使能寄存器 PWMEN

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM0FLT_EN	EPWM21	EPWM11	EPWM01	-	EPWM2	EPWM1	EPWM0

位編號	位符號	說明
7	PWM0FLT_EN	PWM0 故障檢測使能位 0：禁止故障檢測 1：允許故障檢測，需要先進行 FLT0 的引腳映射和 IO 模式設置 注意：互補輸出模式及獨立輸出模式都可受故障檢測腳控制。
6	EPWM21	PWM21 使能控制位 0：禁止 PWM21 輸出 1：允許 PWM21 輸出，同時需要配置 PWM21 的引腳映射
5	EPWM11	PWM11 使能控制位 0：禁止 PWM11 輸出 1：允許 PWM11 輸出，同時需要配置 PWM11 的引腳映射
4	EPWM01	PWM01 使能控制位 0：禁止 PWM01 輸出 1：允許 PWM01 輸出，同時需要配置 PWM01 的引腳映射
3	-	保留位
2	EPWM2	PWM2 使能控制位 0：禁止 PWM2 輸出 1：允許 PWM2 輸出，同時需要配置 PWM2 的引腳映射
1	EPWM1	PWM1 使能控制位 0：禁止 PWM1 輸出 1：允許 PWM1 輸出，同時需要配置 PWM1 的引腳映射
0	EPWM0	PWM0 使能控制位 0：禁止 PWM0 輸出 1：允許 PWM0 輸出，同時需要配置 PWM0 的引腳映射

10.4.4 PWM FLT 控制寄存器 PWMFLT

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM2 FLT_EN	PWM1 FLT_EN	PWM2_FLT_MODE		PWM1_FLT_MODE		PWM0_FLT_MODE	

位編號	位符號	說明
7	PWM2FLT_EN	PWM2 故障檢測使能位 0：禁止故障檢測 1：允許故障檢測，需要先進行 FLT2 的引腳映射和 IO 模式設置 注意：互補輸出模式及獨立輸出模式都可受故障檢測腳控制。
6	PWM1FLT_EN	PWM1 故障檢測使能位 0：禁止故障檢測 1：允許故障檢測，需要先進行 FLT1 的引腳映射和 IO 模式設置 注意：互補輸出模式及獨立輸出模式都可受故障檢測腳控制。
5-4	PWM2_FLT_MODE	PWM2 故障輸出預定狀態選擇位 00：PWM2&PWM21故障期間均為低電平 01：PWM2故障期間低電平，PWM21故障期間高電平 10：PWM2故障期間高電平，PWM21故障期間低電平 11：PWM2&PWM21故障期間均為高電平
3-2	PWM1_FLT_MODE	PWM1 故障輸出預定狀態選擇位 00：PWM1&PWM11故障期間均為低電平 01：PWM1故障期間低電平，PWM11故障期間高電平 10：PWM1故障期間高電平，PWM11故障期間低電平 11：PWM1&PWM11 故障期間均為高電平
1-0	PWM0_FLT_MODE	PWM0 故障輸出預定狀態選擇位 00：PWM0&PWM01故障期間均為低電平 01：PWM0故障期間低電平，PWM01故障期間高電平 10：PWM0故障期間高電平，PWM01故障期間低電平 11：PWM0&PWM01故障期間均為高電平

10.4.5 PWM0 模塊

10.4.5.1 PWM0控制寄存器PWM0C

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM0IE	PWM0IF	PWM0FLTS	PWM0FLTC	PWM0S		CK0	

位編號	位符號	說明
7	PWM0IE	PWM0 中斷允許位 0：禁止 PWM0 中斷 1：允許 PWM0 中斷
6	PWM0IF	PWM0 中斷標誌位 0：軟體清 0 1：PWM0 週期計數器溢出，由硬體置 1
5	PWM0FLTS	PWM0 FLT 狀態位 0：PWM 正常狀態，軟體清 0 1：PWM 輸出關閉，硬體置 1
4	PWM0FLTC	PWM0 FLT 引腳配置位 0：FLT0 為低電平時，PWM 輸出關閉 1：FLT0 為高電平時，PWM 輸出關閉
3-2	PWM0S	PWM0 和 PWM01 占空比輸出模式選擇位 00：PWM0和PWM01均為高有效 01：PWM0為高有效，PWM01為低有效 10：PWM0為低有效，PWM01為高有效 11：PWM0 和 PWM01 均為低有效
1-0	CK0	PWM0 時鐘源選擇位 00：Fosc/2 01：Fosc/4 10：Fosc/8 11：Fosc/16 注：Fosc 為未進行任何分頻的系統時鐘。

10.4.5.2 PWM0週期寄存器PWM0PL、PWM0PH

PWM0PL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM0PL[7:0]							

位編號	位符號	說明
7-0	PWM0PL[7:0]	PWM0 週期寄存器低 8 位

PWM0PH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-				PWM0PH[3:0]			

位編號	位符號	說明
7-4	-	保留位（讀為 0，寫無效）
3-0	PWM0PH[3:0]	PWM0 週期寄存器高 4 位

注意：修改PWM0週期時先修改高位，後修改低位，讀時不受限制，例如

- (1) PWM0PH = 0x05;
- (2) PWM0PL = 0x08; //此時 PWM 計數器溢出，則下一個週期開始週期計算數據為 0x0508
- (3) PWM0PH = 0x06; //此時 PWM 計數器溢出，則下一個週期開始週期計算數據為 0x0508
- (4) PWM0PL = 0x08; //此時 PWM 計數器溢出，則下一個週期開始週期計算數據為 0x0608
- (5) PWM0PL = 0x09; //此時 PWM 計數器溢出，則下一個週期開始週期計算數據為 0x0609

顯然只要修改 PWM 週期，無論低位寄存器是否需要修改，低位都必須寫入一次，且週期修改都只會在下一個 PWM 週期才會生效（PWM 關閉時修改不受限制）。

$PWM0週期 = [PWM0PH : PWM0PL] * PWM0工作時鐘源週期$

10.4.5.3 PWM0占空比寄存器PWM0DL、PWM0DH

PWM0DL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM0DL[7:0]							

位編號	位符號	說明
7-0	PWM0DL[7:0]	PWM0 占空比寄存器低 8 位

PWM0DH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-	-	-	-	PWM0DH[3:0]			

位編號	位符號	說明
7-4	-	保留位（讀為 0，寫無效）
3-0	PWM0DH[3:0]	PWM0 占空比寄存器高 4 位

注意：修改 PWM0 占空比寄存器，操作類似修改 PWM0 週期寄存器，都是必須先修改高位後修改低位，且修改都在下一個週期才有效。

$PWM0 \text{ 占空比} = [PWM0DH : PWM0DL] * PWM0 \text{ 工作時鐘週期}$

10.4.5.4 PWM0死區時間寄存器PWM0DTL、PWM0DTH

PWM0DTL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM0DTL[7:0]							

位編號	位符號	說明
7-0	PWM0DTL[7:0]	PWM0 死區時間寄存器低 8 位

PWM0DTH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-	-	-	-	PWM0DTH[3:0]			

位編號	位符號	說明
7-4	-	保留位（讀為 0，寫無效）
3-0	PWM0DTH[3:0]	PWM0 死區時間寄存器高 4 位

當 PWM0M=1 時，PWM0 工作在 2 路獨立模式，此時的死區時間寄存器被用來當做 PWM01 的占空比寄存器，即獨立模式的 PWM0 可以產生 2 路週期相同，但占空比可以不同的 PWM 波形。

互補模式下：PWM0 死區時間 = [PWM0DTH : PWM0DTL] * PWM0 工作時鐘週期。

互補模式下：死區時間必須小於占空比時間，死區時間與占空比時間的和必須小於 PWM0 週期。

獨立模式下：PWM01 占空比時間 = [PWM0DTH : PWM0DTL] * PWM0 工作時鐘週期。

10.4.5.5 PWM0故障輸入腳消抖控制寄存器PWM0DBC

PWM0DBC

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM0DBCLK[1:0]		PWM0DBCT[5:0]					

位編號	位符號	說明
7-6	PWM0DBCLK[1:0]	端口消抖時鐘選擇 00 : Fper/1 01 : Fper/4 10 : Fper/16 11 : Fper/64
5-0	PWM0DBCT[5:0]	端口消抖計數時鐘個數，當配置為 00 時，表示不消抖。

消抖時間 = 分頻係數 * T_{PER} * PWM0DBCT [5:0]

注：消抖時間不準確，真正的消抖個數在配置值減一和配置值之間。

10.4.5.6 PWM0移相個數寄存器PWM0PHASEH、PWM0PHASEL

PWM0PHASEH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM0PHASE[15:8]							

位編號	位符號	說明
7-0	PWM0PHASE[15:8]	PWM0 移相個數寄存器高 8 位

PWM0PHASEL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM0PHASE [7:0]							

位編號	位符號	說明
7-0	PWM0PHASE [7:0]	PWM0 移相個數寄存器低 8 位

10.4.5.7 PWM0計數匹配寄存器PWM0CMPH、PWM0CMPL

PWM0CMPH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM0CMP[15:8]							

位編號	位符號	說明
7-0	PWM0CMP[15:8]	PWM0 計數匹配寄存器高 8 位

PWM0CMPL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM0CMP[7:0]							

位編號	位符號	說明
7-0	PWM0CMP[7:0]	PWM0 計數匹配寄存器低 8 位

注：當 PWM0 的計數值與 PWM0_CMP 相匹配時，拉高 PWM0 計數器匹配標誌

10.4.5.8 PWM0中斷分頻數PWM0INTDIV

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM0_CMP_INT_DIV				PWM0_OV_INT_DIV			

位編號	位符號	說明
7-4	PWM0_CMP_INT_DIV	PWM0 匹配中斷分頻
3-0	PWM0_OV_INT_DIV	PWM0 溢出中斷分頻

10.4.6 PWM1 模塊

10.4.6.1 PWM1控制寄存器PWM1C

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM1IE	PWM1IF	PWM1FLTS	PWM1FLTC	PWM1S		CK1	

位編號	位符號	說明
7	PWM1IE	PWM1 中斷允許位 0：禁止 PWM1 中斷 1：允許 PWM1 中斷
6	PWM1IF	PWM1 中斷標誌位 0：軟體清 0 1：PWM1 週期計數器溢出，由硬體置 1
5	PWM1FLTS	PWM1 FLT 狀態位 0：PWM 正常狀態，軟體清 0 1：PWM 輸出關閉，硬體置 1
4	PWM1FLTC	PWM1 FLT 引腳配置位 0：FLT1 為低電平時，PWM 輸出關閉 1：FLT1 為高電平時，PWM 輸出關閉
3-2	PWM1S	PWM1 和 PWM11 占空比輸出模式選擇位 00：PWM1和PWM11均為高有效 01：PWM1為高有效，PWM11為低有效 10：PWM1為低有效，PWM11為高有效 11：PWM1 和 PWM11 均為低有效
1-0	CK1	PWM1 時鐘源選擇位 00：Fosc/2 01：Fosc/4 10：Fosc/8 11：Fosc/16 注：Fosc 為未進行任何分頻的系統時鐘。

10.4.6.1 PWM1週期寄存器PWM1PL、PWM1PH

PWM1PL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM1PL[7:0]							

位編號	位符號	說明
7-0	PWM1PL[7:0]	PWM1 週期寄存器低 8 位

PWM1PH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-				PWM1PH[3:0]			

位編號	位符號	說明
7-4	-	保留位（讀為 0，寫無效）
3-0	PWM1PH[3:0]	PWM1 週期寄存器高 4 位

注：修改PWM1週期時先修改高位，後修改低位，讀時不受限制，例如

- (1) PWM1PH = 0x05;
- (2) PWM1PL = 0x08; //此時 PWM 計數器溢出，則下一個週期開始週期計算數據為 0x0508
- (3) PWM1PH = 0x06; //此時 PWM 計數器溢出，則下一個週期開始週期計算數據為 0x0508
- (4) PWM1PL = 0x08; //此時 PWM 計數器溢出，則下一個週期開始週期計算數據為 0x0608
- (5) PWM1PL = 0x09; //此時 PWM 計數器溢出，則下一個週期開始週期計算數據為 0x0609

顯然只要修改 PWM 週期，無論低位寄存器是否需要修改，低位都必須寫入一次，且週期修改都只會在下一個 PWM 週期才會生效（PWM 關閉時修改不受限制）。

$$\text{PWM1週期} = [\text{PWM1PH} : \text{PWM1PL}] * \text{PWM1工作時鐘源}$$

10.4.6.2 PWM1占空比寄存器PWM1DL、PWM1DH

PWM1DL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM1DL[7:0]							

位編號	位符號	說明
7-0	PWM1DL[7:0]	PWM1 占空比寄存器低 8 位

PWM1DH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-				PWM1DH[3:0]			

位編號	位符號	說明
7-4	-	保留位（讀為 0，寫無效）
3-0	PWM1DH[3:0]	PWM1 占空比寄存器高 4 位

注：修改 PWM1 占空比寄存器，操作類似修改 PWM1 週期寄存器，都是必須先修改高位後修改低位，且修改都在下一個週期才有效。

10.4.6.3 PWM1死區時間寄存器PWM1DTL、PWM1DTH

PWM1DTL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM1DTL[7:0]							

位編號	位符號	說明
7-0	PWM1DTL[7:0]	PWM1 死區時間寄存器低 8 位

PWM1DTH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-				PWM1DTH[3:0]			

位編號	位符號	說明
7-4	-	保留位（讀為 0，寫無效）
3-0	PWM1DTH[3:0]	PWM1 死區時間寄存器高 4 位

當 PWM1M=1 時，PWM1 工作在 2 路獨立模式，此時的死區時間寄存器被用來當做 PWM11 的占空比寄存器，即獨立模式的 PWM1 可以產生 2 路週期相同，但占空比可以不同的 PWM 波形。

互補模式下：PWM1 死區時間 = [PWM1DTH : PWM1DTL] * PWM1 工作時鐘週期；

互補模式下：死區時間必須小於占空比時間，死區時間與占空比時間的和必須小於 PWM1 週期；

獨立模式下：PWM11 占空比時間 = [PWM1DTH : PWM1DTL] * PWM1 工作時鐘週期；

10.4.6.4 PWM1故障輸入腳消抖控制寄存器PWM1DBC

PWM1DBC

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM1DBCLK[1:0]		PWM1DBCT[5:0]					

位編號	位符號	說明
7-6	PWM1DBCLK[1:0]	端口消抖時鐘選擇 00 : Fper/1 01 : Fper/4 10 : Fper/16 11 : Fper/64
5-0	PWM1DBCT[5:0]	端口消抖計數時鐘個數，當配置為 00 時，表示不消抖。

消抖時間 = 分頻係數 * T_{PER} * PWM1DBCT [5:0]

注：消抖時間不準確，真正的消抖個數在配置值減一和配置值之間。

10.4.6.5 PWM1移相個數寄存器PWM1PHASEH、PWM1PHASEL

PWM1PHASEH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM1PHASE[15:8]							

位編號	位符號	說明
7-0	PWM1PHASE[15:8]	PWM1 移相個數寄存器高 8 位

PWM1PHASEL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM1PHASE [7:0]							

位編號	位符號	說明
7-0	PWM1PHASE [7:0]	PWM1 移相個數寄存器低 8 位

10.4.6.6 PWM1中斷分頻數PWM1INTDIV

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號					PWM1_OV_INT_DIV			

位編號	位符號	說明
7-4	-	保留位
3-0	PWM1_OV_INT_DIV	PWM1 溢出中斷分頻

10.4.7 PWM2 模塊

10.4.7.1 PWM2控制寄存器PWM2C

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM2IE	PWM2IF	PWM2FLTS	PWM2FLTC	PWM2S		CK2	

位編號	位符號	說明
7	PWM2IE	PWM2 中斷允許位 0：禁止 PWM2 中斷 1：允許 PWM2 中斷
6	PWM2IF	PWM2 中斷標誌位 0：軟體清 0 1：PWM2 週期計數器溢出，由硬體置 1
5	PWM2FLTS	PWM2 FLT 狀態位 0：PWM 正常狀態，軟體清 0 1：PWM 輸出關閉，硬體置 1
4	PWM2FLTC	PWM2 FLT 引腳配置位 0：FLT2 為低電平時，PWM 輸出關閉 1：FLT2 為高電平時，PWM 輸出關閉
3-2	PWM2S	PWM2 和 PWM21 占空比輸出模式選擇位 00：PWM2和PWM21均為高有效 01：PWM2為高有效，PWM21為低有效 10：PWM2為低有效，PWM21為高有效 11：PWM2 和 PWM21 均為低有效
1-0	CK2	PWM2 時鐘源選擇位 00：Fosc/2 01：Fosc/4 10：Fosc/8 11：Fosc/16 注：Fosc 為未進行任何分頻的系統時鐘。

10.4.7.2 PWM2週期寄存器PWM2PL、PWM2PH

PWM2PL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM2PL[7:0]							

位編號	位符號	說明
7-0	PWM2PL[7:0]	PWM2 週期寄存器低 8 位

PWM2PH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-	-	-	-	PWM2PH[3:0]			

位編號	位符號	說明
7-4	-	保留位（讀為 0，寫無效）
3-0	PWM2PH[3:0]	PWM2 週期寄存器高 4 位

注：修改PWM2週期時先修改高位，後修改低位，讀時不受限制，例如

- (1) PWM2PH = 0x05;
- (2) PWM2PL = 0x08; //此時 PWM 計數器溢出，則下一個週期開始週期計算數據為 0x0508
- (3) PWM2PH = 0x06; //此時 PWM 計數器溢出，則下一個週期開始週期計算數據為 0x0508
- (4) PWM2PL = 0x08; //此時 PWM 計數器溢出，則下一個週期開始週期計算數據為 0x0608
- (5) PWM2PL = 0x09; //此時 PWM 計數器溢出，則下一個週期開始週期計算數據為 0x0609

顯然只要修改 PWM 週期，無論低位寄存器是否需要修改，低位都必須寫入一次，且週期修改都只會在下一個 PWM 週期才會生效（PWM 關閉時修改不受限制）。

$$\text{PWM2週期} = [\text{PWM2PH} : \text{PWM2PL}] * \text{PWM2工作時鐘源}$$

10.4.7.3 PWM2占空比寄存器PWM2DL、PWM2DH

PWM2DL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM2DL[7:0]							

位編號	位符號	說明
7-0	PWM2DL[7:0]	PWM2 占空比寄存器低 8 位

PWM2DH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-				PWM2DH[3:0]			

位編號	位符號	說明
7-4	-	保留位（讀為 0，寫無效）
3-0	PWM2DH[3:0]	PWM2 占空比寄存器高 4 位

注：修改 PWM2 占空比寄存器，操作類似修改 PWM2 週期寄存器，都是必須先修改高位後修改低位，且修改都在下一個週期才有效。

10.4.7.4 PWM2死區時間寄存器PWM2DTL、PWM2DTH

PWM2DTL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM2DTL[7:0]							

位編號	位符號	說明
7-0	PWM2DTL[7:0]	PWM2 死區時間寄存器低 8 位

PWM2DTH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-				PWM2DTH[3:0]			

位編號	位符號	說明
7-4	-	保留位（讀為 0，寫無效）
3-0	PWM2DTH[3:0]	PWM2 死區時間寄存器高 4 位

當 PWM2M=1 時，PWM2 工作在 2 路獨立模式，此時的死區時間寄存器被用來當做 PWM21 的占空比寄存器，即獨立模式的 PWM2 可以產生 2 路週期相同，但占空比可以不同的 PWM 波形。

互補模式下：PWM2 死區時間 = [PWM2DTH : PWM2DTL] * PWM2 工作時鐘週期；

互補模式下：死區時間必須小於占空比時間，死區時間與占空比時間的和必須小於 PWM2 週期；

獨立模式下：PWM21 占空比時間 = [PWM2DTH : PWM2DTL] * PWM2 工作時鐘週期；

10.4.7.5 PWM2故障輸入腳消抖控制寄存器PWM2DBC

PWM2DBC

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM2DBCLK[1:0]		PWM2DBCT[5:0]					

位編號	位符號	說明
7-6	PWM2DBCLK[1:0]	端口消抖時鐘選擇 00 : Fper/1 01 : Fper/4 10 : Fper/16 11 : Fper/64
5-0	PWM2DBCT[5:0]	端口消抖計數時鐘個數，當配置為 00 時，表示不消抖。

消抖時間 = 分頻係數 * T_{PER} * PWM2DBCT [5:0]

注：消抖時間不準確，真正的消抖個數在配置值減一和配置值之間。

10.4.7.6 PWM2移相個數寄存器PWM2PHASEH、PWM2PHASEL

PWM2PHASEH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM2PHASE[15:8]							

位編號	位符號	說明
7-0	PWM2PHASE[15:8]	PWM2 移相個數寄存器高 8 位

PWM2PHASEL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM2PHASE [7:0]							

位編號	位符號	說明
7-0	PWM2PHASE [7:0]	PWM2 移相個數寄存器低 8 位

10.4.7.7 PWM2中斷分頻數PWM2INTDIV

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號					PWM2_OV_INT_DIV			

位編號	位符號	說明
7-4	-	保留位
3-0	PWM2_OV_INT_DIV	PWM2 溢出中斷分頻

11 單路8位PWM

11.1 PWM 特性

- 提供 PWM 週期溢出中斷，但中斷與 PWM0、PWM1、PWM2 共用同一向量
- 輸出極性可選擇
- PWM 可做定時器/計數器使用，即週期寄存器寫入時做定時器使用，讀時做計數器使用

11.2 PWM 模塊相關寄存器

11.2.1 PWM3 控制寄存器 PWM3C

PWM3C

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM3EN	PWM3IE	PWM3IF	PWM3OEN	PWM3S	PTCK3[2:0]		

位編號	位符號	說明
7	PWM3EN	PWM3 模塊使能控制位 0：關閉 PWM3 模塊 1：打開 PWM3 模塊（重新計數） 注意：關閉時，PWM 計數停止，輸出立即關閉。 打開時，PWM 計數器都重新從 1 開始計數，輸出受 PWM3OEN 控制。
6	PWM3IE	PWM3 中斷允許位 0：禁止 PWM3 中斷 1：允許 PWM3 中斷
5	PWM3IF	PWM3 中斷標誌位 0：軟體清 0 1：硬體置 1，僅在 PWM3 計數器溢出（大於 PWM3P 時）才置 1
4	PWM3OEN	PWM3 輸出使能位 0：PWM3 禁止輸出 1：PWM3 允許輸出 注意：PWM3 允許輸出，必須在 PWM3EN 置 1 下才有效，否則為 PWM3 輸出關閉狀態，PWM3OEN=0 時如果 PWM3EN=1，PWM3 可以溢出中斷，即此時 PWM3 可以作為定時器，此控制位修改立即生效。
3	PWM3S	PWM3 輸出極性選擇位 0：PWM3 有效期間為高電平 1：PWM3 有效期間為低電平 注意：修改此控制位，立即生效，有效期間是指占空比期間。

2-0	PTCK3[2:0]	<p>PWM3 工作時鐘源分頻比選擇位，時鐘源可以通過 PWM3_CLKS 來選擇</p> <p>000 : 1</p> <p>001 : 2</p> <p>010 : 4</p> <p>011 : 8</p> <p>100 : 16</p> <p>101 : 32</p> <p>110 : 64</p> <p>111 : 128</p> <p>注意：修改此控制位，立即生效，不建議在輸出過程中修改。</p>
-----	------------	---

11.2.2 PWM3 週期寄存器 PWM3P

PWM3P

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM3P[7:0]							

位編號	位符號	說明
7-0	PWM3P[7:0]	PWM3 週期寄存器

11.2.3 PWM3 占空比寄存器 PWM3D

PWM3D

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PWM3D[7:0]							

位編號	位符號	說明
7-0	PWM3D[7:0]	<p>PWM3 占空比寄存器</p> <p>$PWM3P \leq PWM3D$ 時，占空比 100%</p> <p>$PWM3D = 0x00$ 時，占空比 0%</p>

11.2.4 PWM3 計數時鐘選擇寄存器 PWM3CLKS

PWM3CLKS

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R	R	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-							PWM3_CLKS

位編號	位符號	說明
7-1	-	保留位
0	PWM3_CLKS	PWM3 計數時鐘選擇位 0：cpu_clk 1：定時器 4 的溢出率 當 PWM3 計數時鐘選擇定時器 4 的溢出率時，需要使能定時器 4 的比較功能。

12 可編程計數陣列PCA

12.1 PCA 特性

HC89S105A 單片機有 2 路可編程計數陣列 PCA，PCA 含有一個特殊的 16 位定時器，有 2 個 16 位的捕獲/比較模塊與之相連，每個模塊可程序設計工作在 4 種模式下：捕獲、軟體定時器、高速輸出和可調製脈衝輸出。

12.2 PCA 工作模式

12.2.1 捕獲模式

要使一個 PCA 模塊工作在捕獲模式，寄存器 PCAMODn(n=0,1)的兩位 (CAPNn 和 CAPPn) 或其中任何一位必須置 1。PCA 模塊工作于捕獲模式時，對模塊的外部 PCAn(n=0,1)輸入的跳變進行採樣，當採樣到有效跳變時，PCA 模塊就將 PCA 計數寄存器 (PCACH 和 PCACL) 的值裝載到模塊的捕獲寄存器 CCAPHn 和 CCAPLn(n=0,1)中。

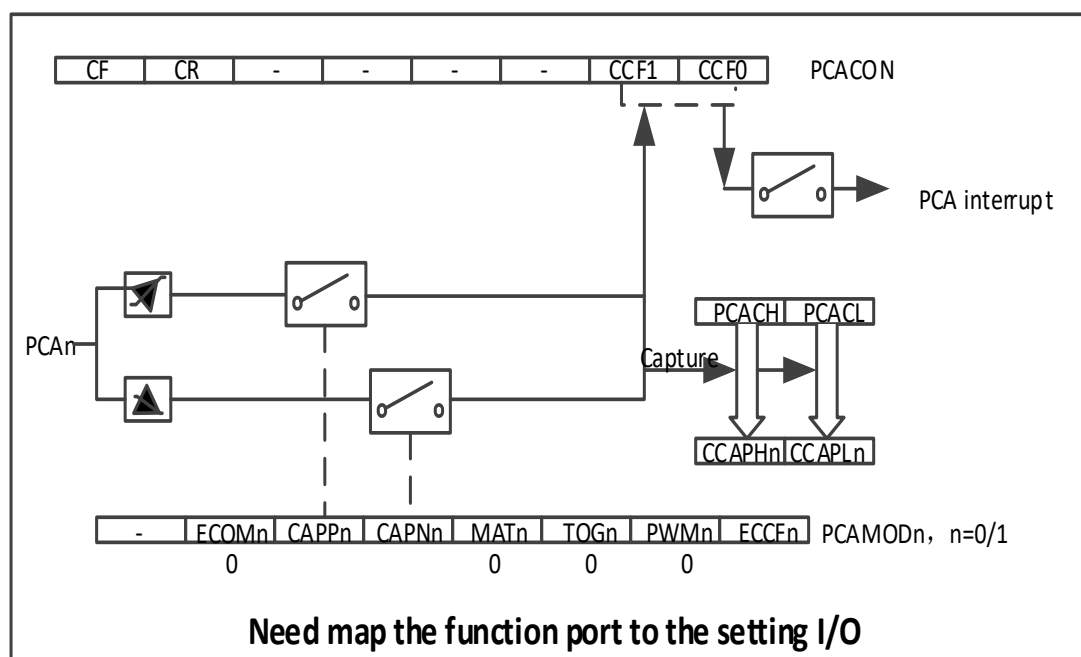


Figure 12-1 PCA 捕獲模式圖

如果 PCACON 寄存器中的位 CCFn(n=0,1)和 PCAMODn(n=0,1)寄存器中的位 ECCFn(n=0,1)位被置位，將產生中斷。可在中斷服務程序中判斷哪一個模塊產生了中斷，並注意中斷標誌位的軟體清零問題。

12.2.2 軟體定時器模式

16 位軟體定時器模式結構如下圖所示：

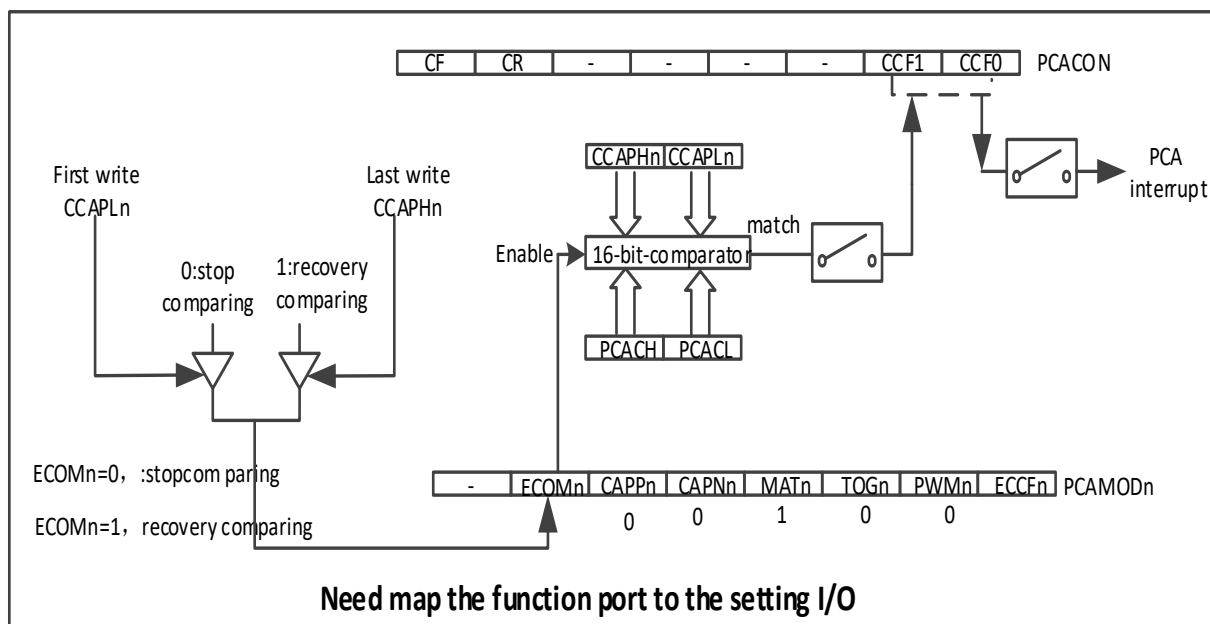


Figure 12-2 PCA 模塊的 16 位軟體定時器模式/PCA 比較模式

通過置位 PCAMODn(n=0,1)寄存器的 ECOM 和 MAT 位，可使 PCA 模塊用作軟體定時器，PCA 定時器的值與捕獲寄存器的值相比較，當兩者相等時，如果位 CCFn（在 PCACON 寄存器中，n=0,1）和位 ECCFn（PCAMODn 寄存器中，n=0,1）都置位，將產生中斷。

[PCACH,PCACL]每隔一定的時間自動加 1，時間間隔取決於選擇的時鐘源。例如，當選擇的時鐘源為 SYSclk/12，每 12 個時鐘週期[PCACH,PCACL]加 1，當[PCACH,PCACL]增加到 [CCAPHn, CCAPLn] (n=0,1)時，CCFn=1，產生中斷請求。如果每次 PCA 模塊中斷後，在中斷服務程序中中斷給 [CCAPHn, CCAPLn] (n=0,1)增加一個相同的數值，那麼下次中斷來臨的間隔時間 T 也是相同的，從而實現了定時功能。定時時間的長短取決於時鐘源的選擇以及 PCA 計數器計數值的設置。下面舉例說明 PCA 計數器計數值的計算方法。

假設，系統時鐘頻率 SYSclk =18.432MHz，選擇的時鐘源為 SYSclk/12，定時時間 T 為 5ms，則 PCA 計數器計數值為：

PCA 計數器的計數值= $T / ((1/SYSclk) \times 12) = 0.005 / ((1/18432000) \times 12) = 7680$ (10 進制數)=1E00H (16 進制數)

也就是說，PCA 定時器計數 7680 次，定時時間才是 5ms，這也就是每次給[CCAPHn,CCAPLn]增加的數值（步長）。

在操作[CCAPHn,CCAPLn]，必須先寫 CCAPLn，再寫 CCAPHn (n=0,1)。

12.2.3 高速輸出模式

該模式中見下圖，當 PCA 計數器的計數值與捕獲寄存器的值相匹配時，PCA 模塊的 PCAn(n=0,1) 輸出將發生翻轉。要啟動高速輸出模式，PCAMODn 寄存器的 TOGn(n=0,1)，MATn 和 ECOMn(n=0,1) 位必須置位。

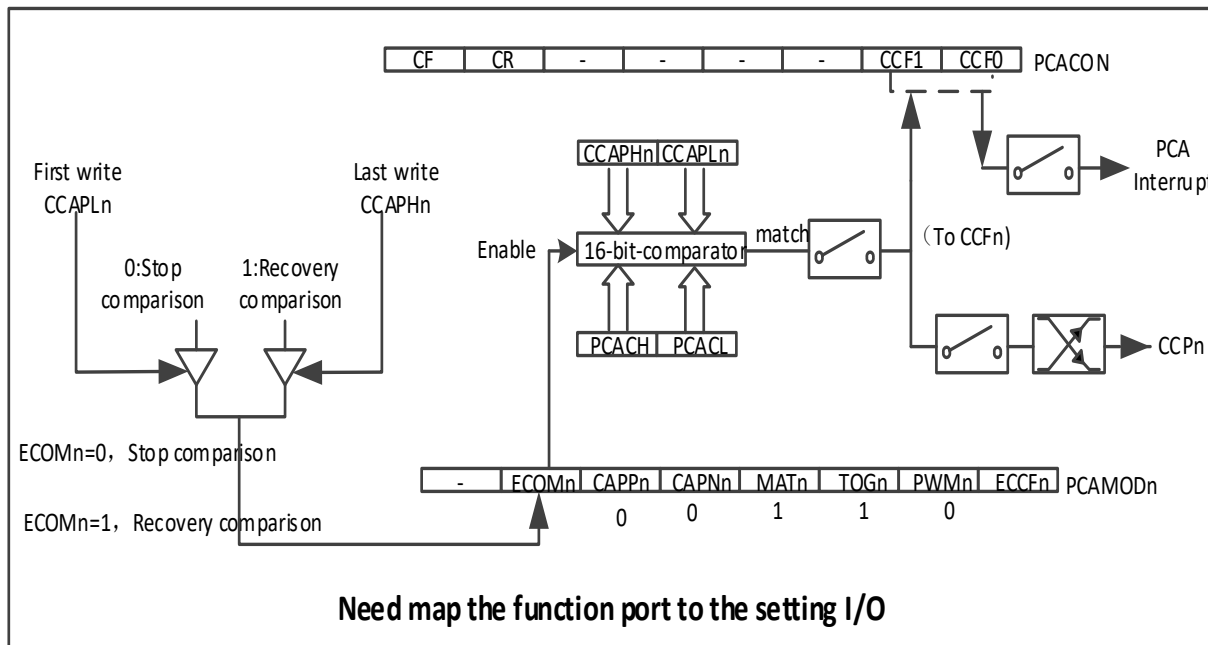


Figure 12-3 PCA 高速輸出模式

CCAPLn、CCAPHn(n=0,1)的值決定了 PCA 模塊 n 的輸出脈衝頻率。當 PCA 時鐘源是 SYSclk/2 時，輸出脈衝的頻率 F 為： $f = \text{SYSclk} / ([\text{CCAPHn}, \text{CCAPLn}] - [\text{PCACH}, \text{PCACL}])$

其中，SYSclk 為系統時鐘頻率。由此，可以得到 CCAPLn、CCAPHn(n=0,1)的值。

如果計算出的結果不是整數，則進行四捨五入取整。

例如，假設 SYSclk = 20MHz，[PCACH,PCACL]從 0x0000 開始計數。要求 PCA 高速脈衝輸出頻率為 125KHz 的方波，則 [CCAPHn,CCAPLn] (n=0,1) 中的值應為： $[\text{CCAPHn}, \text{CCAPLn}] = (1000000/125000) * 20/2 = 80 = 50H$ 。

即設置[CCAPHn,CCAPLn]=0x0050，[PCACH,PCACL]從 0x0000 開始計數，當兩者匹配時，CCPn 端口出現電平變換。因為[PCACH,PCACL]在不停地進行加 1 動作，為實現穩定的 125KHZ 的 PWM 輸出，需要在匹配發生時使[CCAPHn,CCAPLn]在原來[CCAPHn,CCAPLn]的基礎上增加 0x0050 或者清零 [PCACH,PCACL]，即可輸出要求的 PWM 波形。

在操作[CCAPHn,CCAPLn]，必須先寫 CCAPLn，再寫 CCAPHn(n=0,1)。

12.2.4 脈寬調製模式 (PWM)

PCA 模塊通過配置寄存器可使其工作在 8 位 PWM 模式。

8 位 PWM 模式如下圖：

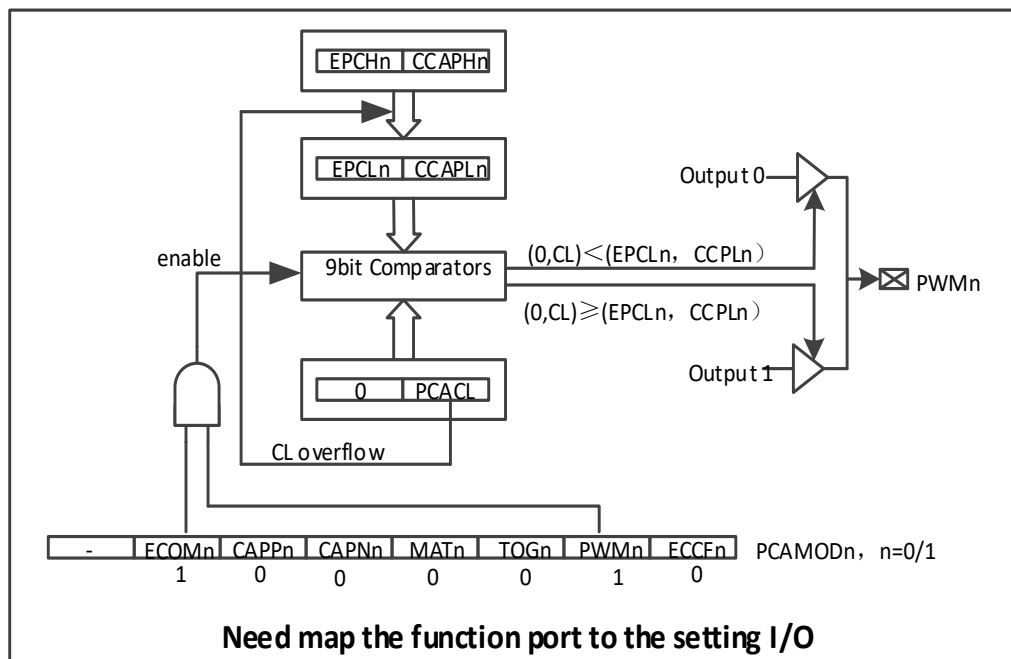


Figure 12-4 PCA PWM 模式

所有 PCA 模塊都可用作 PWM 輸出，輸出頻率取決 PCA 定時器的時源。使用相同一個 PCA 定時器的模塊的輸出頻率相同，如果使用不同的 PCA 定時器，可以設置為不同的輸出頻率。各個模塊的輸出占空比是獨立變化的，與使用的捕獲寄存器[EPCLn,CCAPLn] (n=0,1)有關。

當寄存器 PCACL 的值小於[EPCLn, CCAPLn] (n=0,1)時，輸出為低；當寄存器 PCACL 的值大於或等於 [EPCLn,CCAPLn]時，輸出為高。當 PCACL 的值由 FF 變為 00 溢出時，[EPCHn,CCAPHn]的內容裝載到[EPCLn,CCAPLn]中。這樣就可實現無干擾地更新 PWM。要使能 PWM 模式，模塊 PCAMODn 寄存器的 PWMn(n=0,1)和 ECOMn(n=0,1)位必須置位。

由於 PWM 是 8 位的，所以 PWM 的頻率= PCA 時鐘輸入源頻率÷256

PCA 時鐘輸入源可以從以下 8 種中選擇一種：SYSclk、SYSclk/2、SYSclk/4、SYSclk/6、SYSclk/8、SYSclk/12、定時器 0 的溢出、ECI 輸入。

舉例：要求 PWM 輸出頻率為 38K

Hz，選 SYSclk 為 PCA 時鐘輸入源，求出 SYSclk 的值。由計算公式 $38000 = \text{SYSclk} / 256$ ，得到外部時鐘頻率 $\text{SYSclk} = 38000 \times 256 = 9728000$

如果要實現可調頻率的 PWM 輸出，可選擇定時器 0 的溢出率或者 ECI 腳的輸入作為 PCA 的時鐘輸入源。

當 EPCLn=0 及 CCAPLn=00H 時，PWM 固定輸出高，當 EPCLn=1 及 CCAPLn=0FFH 時，PWM 固定輸出低。

12.3 PCA 相關寄存器

12.3.1 PCA 控制寄存器

PCACON

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R	R	R	R	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	CF	CR	-				CCF1	CCF0

位編號	位符號	說明
7	CF	PCA 計數器陣列溢出標誌位 0：軟體清 0 1：硬體置 1，PCA 計數器溢出時置 1 如果 CMOD 寄存器的 ECF 位置位，則 CF 標誌可用來產生中斷。
6	CR	PCA 計數器陣列運行控制位 0：關閉 PCA 計數器 1：啟動 PCA 計數器
5-2	-	保留位（讀為 0，寫無效）
1	CCF1	PCA 模塊 1 中斷標誌 0：軟體清 0 1：硬體置 1，當 PCA 模塊 1 出現匹配或捕獲時該位置 1
0	CCF0	PCA 模塊 0 中斷標誌 0：軟體清 0 1：硬體置 1，當 PCA 模塊 0 出現匹配或捕獲時該位置 1

12.3.2 PCA 時鐘寄存器

PCACLK

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	CIDL	-			CPS[2:0]			ECF

位編號	位符號	說明
7	CIDL	空閒模式下是否停止 PCA 計數的控制位 0：空閒模式下 PCA 計數器繼續工作 1：空閒模式下 PCA 計數器停止工作
5-4	-	保留位（讀為 0，寫無效）
3-1	CPS[2:0]	PCA 計數脈衝源選擇控制位 000：SYSclk/12 001：SYSclk/2 010：定時器 0 的溢出脈衝 011：ECI 腳輸入的外部時鐘（最大速率=SYSclk/2） 100：SYSclk 101：SYSclk/4 110：SYSclk/6 111：SYSclk/8
0	ECF	PCA 計數溢出中斷使能位 0：禁止寄存器 PCACON 中 CF 位的中斷 1：允許寄存器 PCACON 中 CF 位的中斷

12.3.3 PCA 模式寄存器

PCAMODn (n=0,1)

位編號	7	6	5	4	3	2	1	0
R/W	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-	ECOMn	CAPPn	CAPNn	MATn	TOGn	PWMn	ECCFn

位編號	位符號	說明
7	-	保留位（讀為 0，寫無效）
6	ECOMn	比較器功能控制位 0：禁止比較器功能 1：允許比較器功能
5	CAPPn	正捕獲控制位 0：禁止上升沿捕獲 1：允許上升沿捕獲
4	CAPNn	負捕獲控制位

		0：禁止下降沿捕獲 1：允許下降沿捕獲
3	MATn	匹配控制位 0：禁止匹配 1：PCA 計數值與模塊的比較/捕獲寄存器的值的匹配將置位 PCACON 寄存器的中斷標誌位 CCFn
2	TOGn	翻轉控制位 0：禁止翻轉 1：工作在 PCA 高速輸出模式，PCA 計數器的值與模塊的比較/捕獲寄存器的值的匹配將使 PCAn 腳翻轉
1	PWMn	脈寬調節模式 0：禁止 PWM 1：允許 CEXn 腳用作脈寬調節輸出
0	ECCFn	CCFn 中斷使能位 0：禁止寄存器 PCACON 中比較/捕獲標誌 CCFn 的中斷 1：允許寄存器PCACON中比較/捕獲標誌CCFn 的中斷

ECOMn	CAPPn	CAPNn	MATn	TOGn	PWMn	ECCFn	模塊功能
0	0	0	0	0	0	0	無此操作
1	0	0	0	0	1	0	8位PWM，無中斷
1	1	0	0	0	1	1	8位PWM輸出，由低變高可產生中斷
1	0	1	0	0	1	1	8位PWM輸出，由高變低可產生中斷
1	1	1	0	0	1	1	8位PWM輸出，由低變高可產生，由高變低都可產生中斷
x	1	0	0	0	0	x	16位捕獲模式，由PCAn/PCAn的上升沿觸發
x	0	1	0	0	0	x	16位捕獲模式，由PCAn/PCAn的下降沿觸發
x	1	1	0	0	0	x	16位捕獲模式，由PCAn/PCAn的跳變觸發
1	0	0	1	0	0	x	16位軟體定時器
1	0	0	1	1	0	x	16位高速輸出

12.3.4 PCA 計數寄存器

PCACL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PCACL[7:0]							

位編號	位符號	說明
7-0	PCACL[7:0]	計數寄存器低位組

PCACH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	PCACH[7:0]							

位編號	位符號	說明
7-0	PCACH[7:0]	計數寄存器高位組

12.3.5 PCA 捕捉/比較寄存器 CCAPLn(n = 0,1)、CCAPHn (n = 0,1)

CCAPLn (n = 0,1)

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	CCAPLn[7:0] (n = 0,1)							

位編號	位符號	說明
7-0	CCAPLn [7:0] (n = 0,1)	PCAn(n = 0,1)捕捉/比較寄存器低位組

CCAPHn (n = 0,1)

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	CCAPHn[7:0] (n = 0,1)							

位編號	位符號	說明
7-0	CCAPHn [7:0] (n = 0,1)	PCAn(n = 0,1)捕捉/比較寄存器高位組

12.3.6 PCA 模塊 PWM 寄存器 PCA_PWMn

PCA_PWMn (n = 0,1)

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-						EPCHn	EPCLn

位編號	位符號	說明
7-2	-	保留位
1	EPCHn	在 PWM 模式下，與 CCAPHn 組成 9 位數。
0	EPCLn	在 PWM 模式下，與 CCAPLn 組成 9 位數。

13 看門狗定時器WDT

13.1 WDT 特性

- 可配置是否溢出重定
- 可配置在空閒/掉電模式下是否允許工作
- 可靈活配置溢出時間

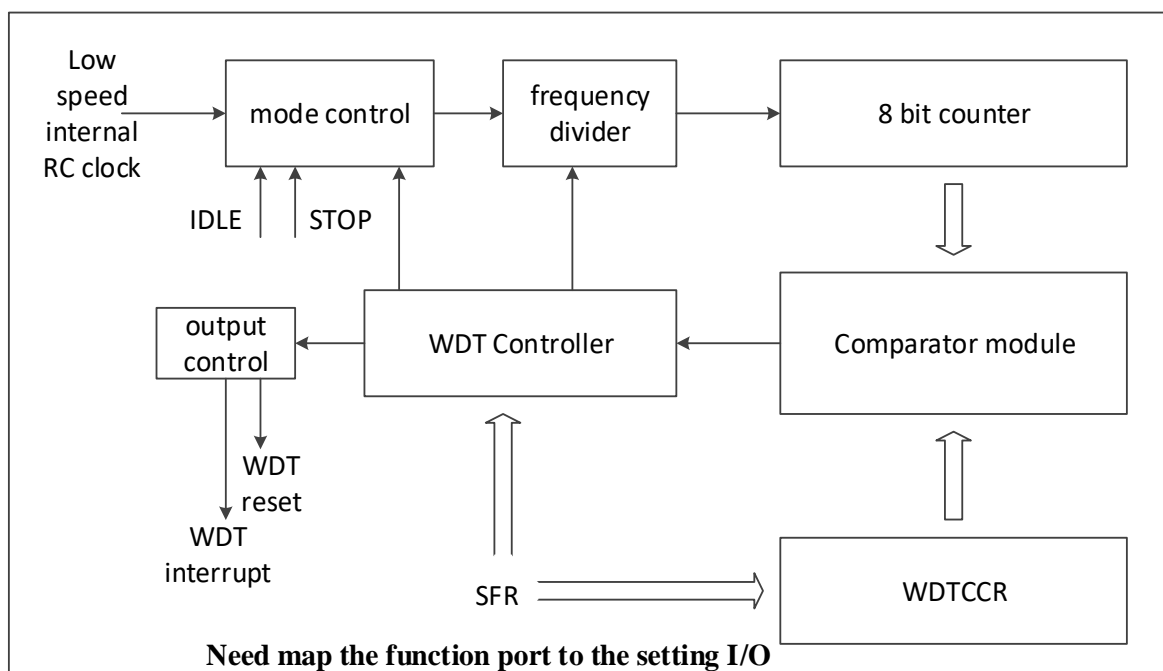


Figure 13-1 WDT 功能框圖

HC89S105A看門狗定時器是一個遞增計數器，獨立內建44KHz RC振盪器作為其時鐘源，可以通過寄存器選擇在空閒/掉電模式下是否運行。WDT溢出時，晶片是否重定也可通過寄存器來配置。

HC89S105A看門狗定時器溢出後有溢出標誌，重定有專用的重定標誌，WDT溢出時間可設，清WDT操作只需置相應控制位即可，操作靈活。

13.2 WDT 相關寄存器

13.2.1 WDT 控制寄存器 WDTC

位編號	7	6	5	4	3	2	1	0
R/W	R	R/W	R/W	W	R/W	R/W	R/W	R/W
復位值	0	1	0	0	1	1	1	1
位符號	-	WDTRST	WDTF	WDTCLR	WDTPD	WDTPS[2:0]		

位編號	位符號	說明
7	-	保留位（讀為 0，寫無效）
6	WDTRST	WDT 復位允許位 0：禁止 WDT 復位 1：允許 WDT 復位 注：禁止 WDT 復位時，WDT 計數溢出依舊可以置中斷請求標誌。
5	WDTF	WDT 中斷請求標誌位 0：無 WDT 計數溢出，中斷響應時軟體清 0 1：WDT 計數溢出，WDTF 硬體置 1，可用於中斷請求
4	WDTCLR	看門狗清零位 置 1 WDT 計數器清 0，硬體自動清 0 該位
3	WDTPD	WDT 空閒/掉電模式下運行控制位 0：空閒/掉電模式下允許 WDT 運行，需要使能 WDTRST。 即只有看門狗重定才能喚醒掉電模式。 1：空閒/掉電模式下禁止 WDT 運行
2-0	WDTPS[2:0]	看門狗定時器時鐘源分頻選擇位 000：8 001：16 010：32 011：64 100：128 101：256 110：512 111：1024

13.2.2 WDT 計數比較寄存器 WDTCCR

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	1	1	1	1	1	1	1	1
位符號	WDTCCR[7:0]							

位編號	位符號	說明
7-0	WDTCCR[7:0]	WDT 計數比較寄存器 注：WDT 計數器與 WDTCCR[7:0]匹配時，WDT 溢出並且計數器清 0 重新計數，寫入 00 時，將關閉 WDT 功能（但不關閉低速內部 RC），即相當於禁止 WDT。寫入非 0 數據時，將啟動 WDT。

溢出時間 = WDT分頻係數 * (WDTCCR[7:0]+1)/44K。

WDTCCR[7:0] = 0xFF 看門狗溢出時間如下表：

PS2	PS1	PS0	WDT分頻係數	WDT最大溢出時間@44K
0	0	0	8	47 ms
0	0	1	16	93 ms
0	1	0	32	186 ms
0	1	1	64	372ms
1	0	0	128	745 ms
1	0	1	256	1489 ms
1	1	0	512	2979 ms
1	1	1	1024	5958 ms

14 通用異步收發器UART

14.1 UART 特性

- 2 個自帶波特率發生器的 UART
- 波特率發生器為一個 16 位向上的計數器
- UART 有四種工作方式
- UART 增加幀錯誤，接收溢出及寫衝突檢測
- UART 增加位址自動識別

14.2 工作方式

UART有4種工作方式，在四種方式中，任何將SBUF作為目標寄存器的寫操作都會啟動發送。在方式0中由條件RI = 0和REN = 1初始化接收。這會在TXD引腳上產生一個時鐘信號，然後在RXD引腳上移出8位数据。在其它方式中由輸入的起始位初始化接收（如果RI = 0和REN = 1）。外部發送器通信以發送起始位開始。在發送之前TXD引腳必須被設置為輸出高電平。

SM0	SM1	工作方式	類型	波特率
0	0	方式0	同步	波特率是Fuart/12×6 ^{UX6}
0	1	方式1	異步	BRT獨立波特率發生器的溢出率/16
1	0	方式2	異步	(2 ^{SMOD} /64)×Fuart
1	1	方式3	異步	BRT獨立波特率發生器的溢出率/16

14.2.1 方式 0：同步半雙工通訊

方式0支援與外部設備的同步通信，在RXD引腳上收發串行数据，TXD引腳發送移位時鐘。HC89S105A提供TXD引腳上的移位時鐘，因此這種方式是串行通信的半雙工方式。在這個方式中，每幀收發8位，低位先接收或發送。

通過置UX6位為0或1，波特率固定為Fuart的1/12或1/2。當UX6位等於0時，序列端口以Fuart的1/12運行，當UX6位等於1時，序列端口以Fuart的1/2運行。與標準8051唯一不同的是，HC89S105A在方式0中有可變波特率。

功能塊框圖如下圖所示，数据通過 RXD 引腳移入和移出序列端口，移位時鐘由 TXD 引腳輸出。



The diagram illustrates the timing of an SPI interface. The **Write to SBUF** signal is a single pulse that initiates the transfer. The **RxD** signal shows a sequence of eight data bytes, labeled **D0** through **D7**, being received. The **TxD** signal shows a sequence of eight data bytes, labeled **D0** through **D7**, being transmitted. The **TI** signal is a pulse that occurs after the eighth data byte has been transmitted, indicating the end of the transfer.

REN 位置 1 和 RI 位清 0 初始化接收。下一個系統時鐘啟動接收，在移位時鐘的上升沿鎖存數據，接收轉換寄存器的內容逐次向左移位。當所有 8 位數據都移到移位暫存器中後，RX 控制塊停止接收，在下一個系統時鐘的上升沿 RI 置位，直到被軟體清零才允許下一次接收。

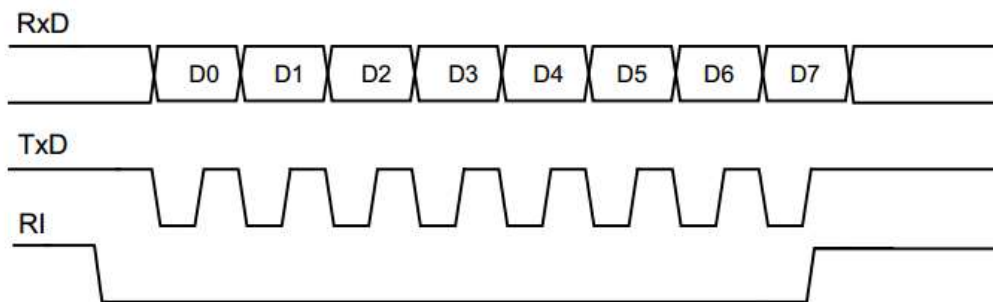


Figure 14-3 模式 0 数据接收时序框圖

14.2.2 方式 1：8 位 UART，可變波特率，異步全雙工

方式 1 提供 10 位全雙工異步通信，10 位由一個起始位（邏輯 0），8 個数据位（低位在前）和一個停止位（邏輯 1）組成。在接收時，這 8 個数据位存儲在 SBUF 中而停止位儲存在 RB8 中。方式 1 中的波特率固定為自帶波特率發生器溢出率的 1/16。

功能塊框圖如下圖所示：

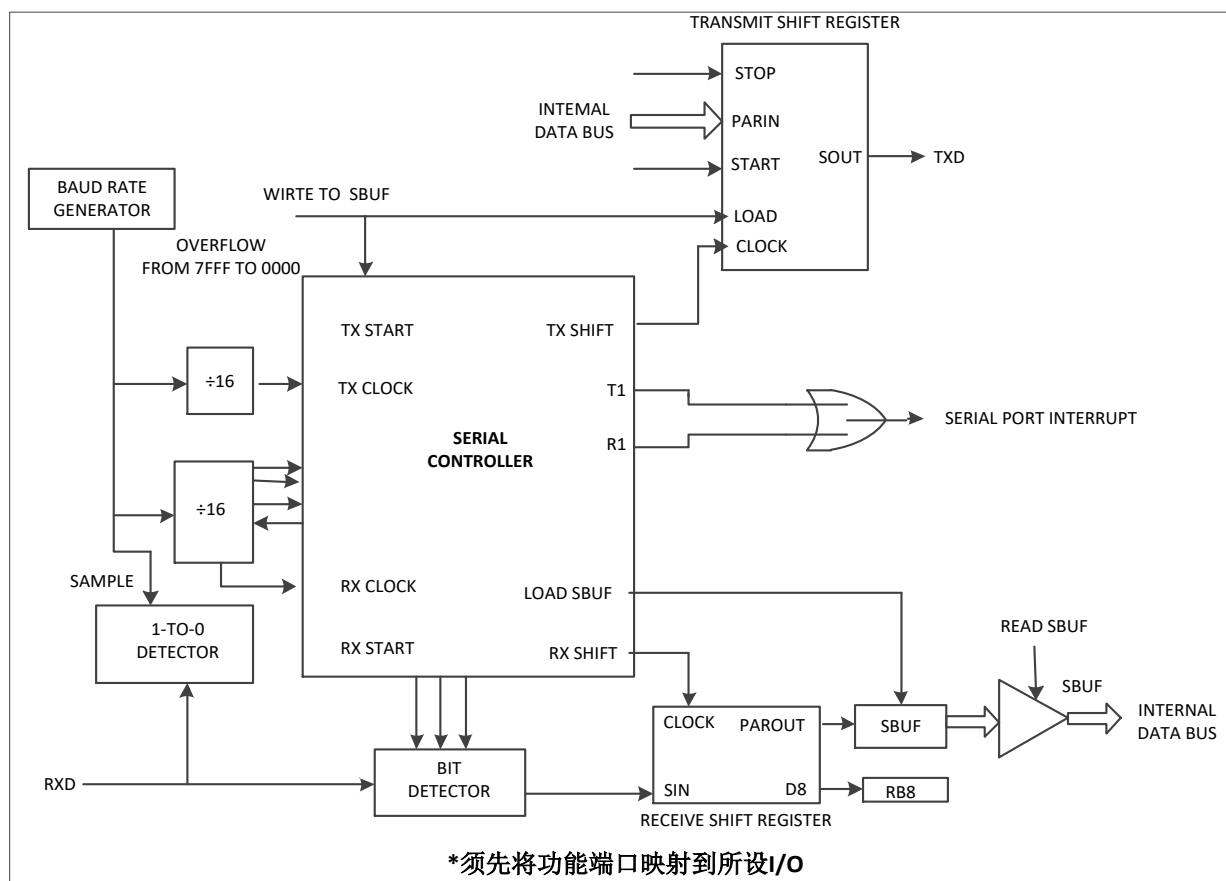


Figure 14-4 UART 模式 1 功能框圖

任何將 SBUF 作為目標寄存器的寫操作都會啟動發送，實際上發送是從 16 分頻計數器中的下一次跳變之後的系統時鐘開始的，因此位時間與 16 分頻計數器是同步的，與對 SBUF 的寫操作不同步。起始位首先在 TXD 引腳上移出，然後是 8 位数据位。在發送移位暫存器中的所有 8 位数据都發送完後，停止位在 TXD 引腳上移出，在停止位發出的同時 TI 標誌置位。

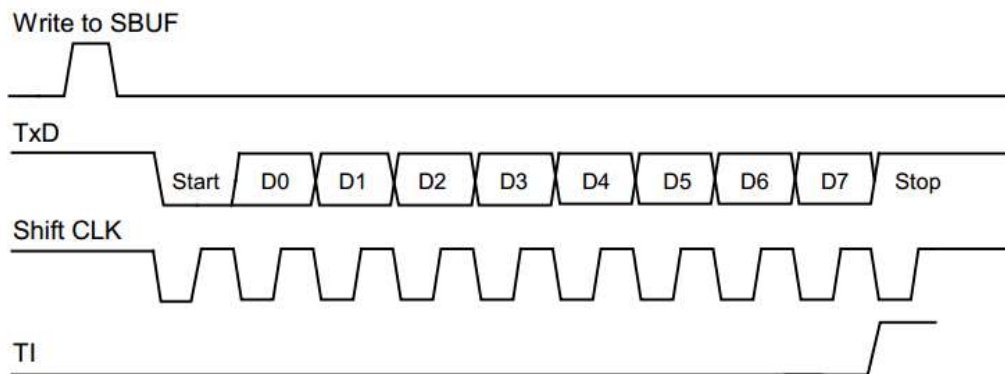


Figure 14-5 模式 1 数据發送時序框圖

只有REN置1時才允許接收。當RXD引腳檢測到下降沿時串行口開始接收串行数据。為此，CPU對RXD不斷採樣，採樣速率為波特率的16倍。當檢測下降沿時，16分頻計數器立即復位，這有助於16分頻計數器與RXD引腳上的串行数据位同步。16分頻計數器把每一位的時間分為16個狀態，在第7、8、9狀態時，位檢測器對RXD端的電平進行採樣。為抑制雜訊，在這3個狀態採樣中至少有2次採樣值一致数据才被接收。如果所接收的第一位不是0，說明這位不是一幀数据的起始位，該位被忽略，接收電路被重定，等待RXD引腳上另一個下降沿的到來。若起始位有效，則移入移位暫存器，並接著移入其它位到移位暫存器。8個数据位和1個停止位（包含錯誤的停止位，詳見寄存器SM2位說明）移入之後，移位暫存器的內容和停止位(包含錯誤的停止位)被分別裝入SBUF和RB8中，RI置1，但必須滿足下列條件：

- (1) RI = 0
- (2) SM2 = 0或者接收的停止位= 1

如果這些條件被滿足，那麼停止位（包含錯誤的停止位）裝入 RB8，8 個数据位裝入 SBUF，RI 被置位。否則接收的幀會丟失。這時，接收器將重新去探測 RXD 端是否有另一個下降沿。使用者必須用軟體清零 RI，然後才能再次接收。

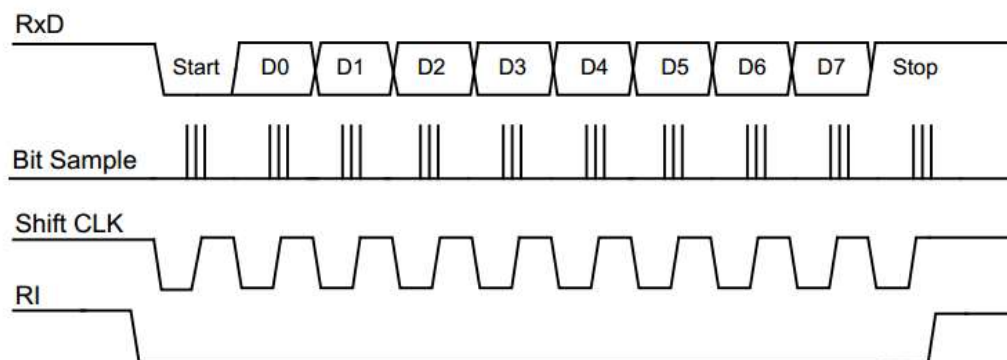


Figure 14-6 模式 1 数据接收時序框圖

14.2.3 方式 2：9 位 UART，固定波特率，異步全雙工

這個方式使用異步全雙工通信中的 11 位。一幀由一個起始位（邏輯 0），8 個数据位（低位在前），一個可程序設計的第 9 数据位和一個停止位（邏輯 1）組成。方式 2 支援多機通信和硬體位址識別（詳見多機通信章節）。在数据傳送時，第 9 数据位（TB8 位）可以寫 0 或 1，例如，可寫入 PSW 中的奇偶位 P，或用作多機通信中的数据/位址標誌位。當接收到数据時，第 9 数据位移入 RB8 而停止位不保存。SMOD 位選擇波特率為系統工作頻率的 1/32 或 1/64。功能塊框圖如下所示。



The timing diagram illustrates the sequence of events for SPI Tx:

- Write to SBUF:** A single pulse indicating the start of the transmission.
- TxD:** The data register output, showing a sequence of bits: Start, D0, D1, D2, D3, D4, D5, D6, D7, D8, and Stop.
- Shift CLK:** A periodic clock signal used for shifting the data out.
- TI:** The transmit interrupt flag, which becomes active (high) after the last data byte (D8) is shifted out.

只有REN置位時才允許接收。當RXD引腳檢測到下降沿時串行口開始接收串行數據。為此，CPU對RXD不斷採樣，採樣速率為波特率的16倍。當檢測下降沿時，16分頻計數器立即復位。這有助於16分頻計數器與RXD引腳上的串行數據位同步。16分頻計數器把每一位的時間分為16個狀態，在第7、8、9狀態時，位檢測器對RXD端的電平進行採樣。為抑制雜訊，在這3個狀態採樣中至少有2次採樣值一致數據才被接收。如果所接收的第一位不是0，說明這位不是一幀數據的起始位，該位被忽略，接收電路被重定，等待RXD引腳上另一個下降沿的到來。若起始位有效，則移入移位暫存器，並接著移入其它

位到移位暫存器。9個數據位和1個停止位移入之後，移位暫存器的內容被分別裝入SBUF和RB8中，RI置1，但必須滿足下列條件：

- (1) $RI = 0$
- (2) $SM2 = 0$ 或者接收的第9位= 1，且接收的位組符合約定從機位址

如果這些條件被滿足，那麼第9位移入RB8，8位數據移入SBUF，RI被置位。否則接收的數據幀會丟失。

在停止位的當中，接收器回到尋找 RXD 引腳上的另一個下降沿。使用者必須用軟體清除 RI，然後才能再次接收。

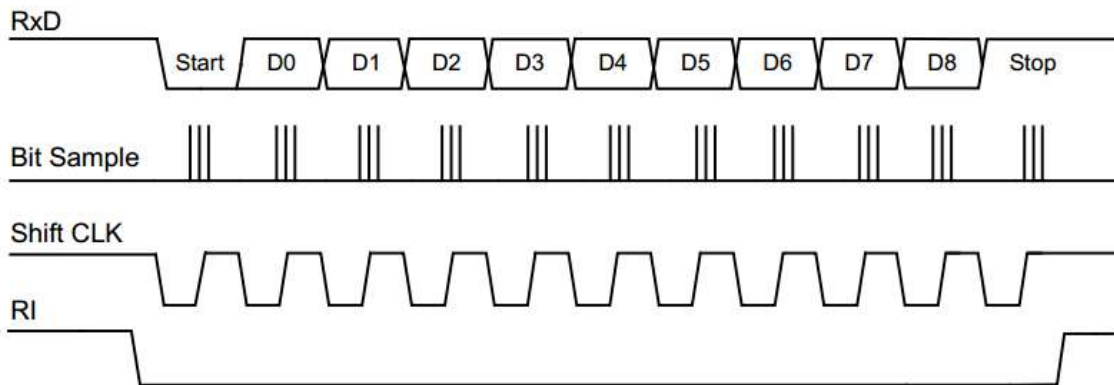


Figure 14-9 模式 2 数据接收時序框圖

方式3使用方式2的傳輸協定以及方式1的波特率產生方式。



158

下表為Fuart與常用波特率所對應的波特率發生器的重載值：

常用波特率	Fuart			
	4MHz	8MHz	16MHz	32MHz
1200	FF30	FE5F	FCBF	F97D
2400	FF98	FF30	FE5F	FCBF
4800	FFCC	FF98	FF30	FE5F
9600	FFE6	FFCC	FF98	FF30
19200	FFF3	FFE6	FFCC	FF98
38400	/	FFF3	FFE6	FFCC
57600	/	/	FFE6	FFDD
115200	/	/	/	FFE6

14.4 多機通信

14.4.1 軟體位址識別

方式2和方式3具有適用於多機通訊功能。在這兩個方式下，接收的是9位數據，第9位移入RB8中，之後是停止位。可以這樣設定UART：當接收到停止位，且RB8 = 1時，串行口中斷有效（請求標誌RI置位）。此時置位SM2位，UART工作在多機通訊模式。

在多機通訊系統中，按如下所述來使用這一功能。當主機要發送一數據塊給幾個從機中的一個時，先發送一位址位組，以定址目標從機。位址位組與數據位組可用第9數據位來區別，位址位組的第9位為1，數據位組的第9位為0。

如果從機SM2為1，則不會響應數據位組中斷。位址位組可以使所有從機產生中斷，每一個從機都檢查所接收到的位址位組，以判別本機是不是目標從機。被尋到的從機對SM2位執行清零操作，並準備接收即將到來的數據位組。當接收完畢時，從機再一次將SM2置位。沒有被定址的從機，則保持SM2位為1，不響應數據位組。

注：在方式1中，SM2用來檢測停止位是否有效，如果SM2 = 1，接收中斷不會響應直到接收到一個有效的停止位。

14.4.2 自動（硬體）位址識別

在方式2和方式3中，SM2置位，UART運行狀態如下：接收到停止位，RB8的第9位為1（位址位組），且接收到的數據位組符合UART的從機位址，UART產生一個中斷。從機將SM2清零，接收後續數據位組。

第9位為1表明該位組是位址而非數據。當主機要發送一組數據給幾個從機中的一個時，必須先發送目標從機位址。所有從機等待接收位址位組，為了確保僅在接收位址位組時產生中斷，SM2位必須置位。自動位址識別的特點是只有位址匹配的從機才能產生中斷，硬體完成位址比較。

中斷產生後，位址匹配的從機清零SM2，繼續接收數據位組。位址不匹配的從機不受影響，將繼續等待接收和它匹配的位址位組。全部資訊接收完畢後，位址匹配的從機應該再次把SM2置位，忽略所有傳送的非位址位組，直到接收到下一個位址位組。

使用自動位址識別功能時，主機可以通過調用給定的從機位址選擇與一個或多個從機通信。主機使用廣播位址可以定址所有從機。有兩個特殊功能寄存器，從機位址(SADDR)和位址掩碼(SADEN)。

從機位址是一個 8 位的位組，存於 SADDR 寄存器中。SADEN 用於定義 SADDR 各位的有效與否，如果 SADEN 中某一位為 0，則 SADDR 中相應位被忽略，如果 SADEN 中某一位置位，則 SADDR 中相應位將用於產生約定位址。這可以使用戶在不改變 SADDR 寄存器中的從機位址的情況下靈活地定址多個從機。

	從機1	從機2
SADDR	10100100	10100111
SADEN	11111010	11111001
約定地址	10100x0x	10100xx1
廣播地址	1111111x	11111111

從機1和從機2的約定位址最低位是不同的。從機1忽略了最低位，而從機2的最低位是1。因此只與從機1通訊時，主機必須發送最低位為0的地址（10100000）。類似地，從機1的第1位為0，從機2的第1位被忽略。因此，只與從機2通訊時，主機必須發送第1位為1的地址（10100011）。如果主機需要同時與兩從機通訊，則第0位為1，第1位為0，第2位被兩從機都忽略，兩個不同的位址用於選定兩個從機（10100001和10100101）。

主機可以通過廣播位址與所有從機同時通訊。這個位址等於SADDR和SADEN的位或，結果中的0表示該位被忽略。多數情況下，廣播位址為0xFF，該位址可被所有從機應答。

系統重定後，SADDR和SADEN兩個寄存器初始化為0，這兩個結果設定了約定地址和廣播地址為xxxxxxx（所有位都被忽略）。這有效地去除了多從機通訊的特性，禁止了自動定址方式。這樣的UART將對任何位址都產生應答，相容了不支持自動位址識別的8051控制器。使用者可以按照上面提到的方法實現軟體位址識別的多機通訊。

14.5 幀出錯檢測

2個錯誤標誌位被置位後，只能通過軟體清零，儘管後續接收的幀沒有任何錯誤也不會自動清零。

14.5.1 發送衝突

如果在一個數據發送正在進行時，使用者軟體寫數據到SBUF寄存器時，發送衝突位（TXCOL位）置1。如果發生了衝突，新數據會被忽略，不能被寫入發送緩衝器（即不影響傳送）。

14.5.2 接收溢出

RI置1，接收緩衝器中的數據未被讀取，RI被清0，又開始新的數據接收，若在新的數據接收完成前（RI置1）還未讀取之前接收緩衝區中的數據，在那麼接收溢出位（RXROV位）置位。如果發生了接收溢出，接收緩衝器中原來的數據不影響，後面的數據則丟失。

14.5.3 幀出錯

如果檢測到一個無效（低）停止位，那麼幀出錯位（FE位）置1。

14.6 UART1 相關寄存器

14.6.1 UART1 控制寄存器 SCON、SCON2

SCON

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	FE	RXROV	TXCOL	REN	TB8	RB8	TI	RI

位編號	位符號	說明
7	FE	幀錯誤檢測位 0：無幀錯誤或軟體清 0 1：有幀錯誤，硬體置 1
6	RXROV	接收溢出標誌位 0：無接收溢出或軟體清 0 1：接收溢出，硬體置 1
5	TXCOL	發送衝突標誌位 0：無發送衝突或軟體清 0 1：有發送衝突，硬體置 1
4	REN	串行接收使能控制位 0：禁止串行接收 1：允許串行接收
3	TB8	方式 2/方式 3 時，為要發送的第 9 位數據，由軟體置 1 或清 0
2	RB8	方式 2/方式 3 時，為接收到的第 9 位數據，作為同位檢查位或位址幀/數據幀的標誌位
1	TI	發送中斷請求中斷標誌位 0：軟體清 0 1：方式 0 時，當串行發送數據第 8 位結束時，由硬體自動置 1，其它方式時，在停止位開始發送時由硬體置 1
0	RI	接收中斷請求中斷標誌位 0：軟體清 0 1：方式 0 時，當串行接收數據第 8 位結束時，由硬體自動置 1，其它方式時，串行接收到停止位開始時刻由硬體置 1

SCON2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	SMOD	-	UX6	BRTR	BRTOUT	SM0	SM1	SM2

位編號	位符號	說明
7	SMOD	波特率加倍控制位 0：在方式2中，波特率為系統時鐘的 1/64 1：在方式2中，波特率為系統時鐘的 1/32
6	-	保留位（讀為0，寫無效）
5	UX6	串口模式0的通信速度設置位 0：串口模式0時鐘為 Fuart/12 1：串口模式0時鐘為 Fuart/2
4	BRTR	獨立波特率發生器 BRT 運行控制位 0：停止獨立波特率發生器 BRT 工作 1：啟動獨立波特率發生器 BRT 工作
3	BRTOUT	獨立波特率發生器 BRT 輸出使能位 0：禁止獨立波特率發生器 BRT 的時鐘輸出 1：允許獨立波特率發生器 BRT 的時鐘輸出
2-1	SM0:SM1	串口工作方式選擇位，詳細見下表
0	SM2	多機通信使能控制位(第九位“1”校驗器) 0：在方式1下，禁止停止位確認檢驗，任何停止位都會置位 RI 在方式2和3下，任何位組都會置位RI 1：在方式1下，允許停止位確認檢驗，只有有效的停止位“1”才能置位 RI 在方式2和3下，只有位址位組（第9位=“1”）才能置位RI

UART 工作方式選擇表：

SM0	SM1	工作方式	功能說明	波特率
0	0	方式0	同步移位串行方式：移位暫存器	當UX6 = 0時，波特率是Fuart/12 當UX6 = 1時，波特率是Fuart/2
0	1	方式1	8位UART，波特率可變	BRT獨立波特率發生器的溢出率/16
1	0	方式2	9位UART	$(2^{SMOD}/64) \times \text{Fuart}$
1	1	方式3	9位UART，波特率可變	BRT獨立波特率發生器的溢出率/16

14.6.2 UART1 数据緩衝寄存器 SBUF

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	SBUF[7:0]							

位編號	位符號	說明
7-0	SBUF[7:0]	串口緩衝寄存器：寫為需要發送的数据，讀為接收到的数据 實際上該地址上有 2 個獨立寄存器，一個用於接收数据，一個用於發送数据。當数据寫入 SBUF，這是個發送寄存器並且移位進行串口發送。當數據從 SBUF 讀出，這是個接收寄存器。

14.6.3 UART1 獨立波特率發生器寄存器 SBRTL、SBRTH

SBRTL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	SBRTL[7:0]							

位編號	位符號	說明
7-0	SBRTL[7:0]	波特率發生器寄存器 BRT 低 8 位，用於保存重裝時間常數

SBRTH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	SBRTH[7:0]							

位編號	位符號	說明
7-0	SBRTH[7:0]	波特率發生器寄存器 BRT 高 8 位，用於保存重裝時間常數

注：修改SBRTL & SBRTH，類似T0/T1方式0時重載数据修改。

14.6.4 UART1 自動位址識別 SADDR、SADEN

從機位址寄存器SADDR

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	SADDR[7:0]							

位編號	位符號	說明
7-0	SADDR[7:0]	從機位址寄存器

從機位址掩碼寄存器 SADEN

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	SADEN [7:0]							

位編號	位符號	說明
7-0	SADEN [7:0]	從機位址掩碼寄存器

14.7 UART2

UART2的控制和工作方式與UART1基本相同。

不同點如下：

1. UART2的寄存器在擴展SFR中；
2. URAT2的波特率時鐘不能輸出。

14.7.1 UART2 控制寄存器 S2CON、S2CON2

S2CON

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	FE	RXROV	TXCOL	REN	TB8	RB8	TI	RI

位編號	位符號	說明
7	FE	幀錯誤檢測位 0：無幀錯誤或軟體清 0 1：有幀錯誤，硬體置 1 注：幀錯誤是指無效停止位。
6	RXROV	接收溢出標誌位 0：無接收溢出或軟體清 0 1：接收溢出，硬體置 1
5	TXCOL	發送衝突標誌位 0：無發送衝突或軟體清 0 1：有發送衝突，硬體置 1
4	REN	串行接收使能控制位 0：禁止串行接收 1：允許串行接收
3	TB8	方式 2/方式 3 時，為要發送的第 9 位数据，由軟體置 1 或清 0
2	RB8	方式 2/方式 3 時，為接收到的第 9 位数据，作為同位檢查位或位址幀/数据幀的標誌位
1	TI	發送中斷請求中斷標誌位 0：軟體清 0 1：方式 0 時，當串行發送数据第 8 位結束時，由硬體自動置 1，其它方式時，在停止位開始發送時由硬體置 1
0	RI	接收中斷請求中斷標誌位 0：軟體清 0 1：方式 0 時，當串行接收数据第 8 位結束時，由硬體自動置 1，其它方式時，串行接收到停止位開始時刻由硬體置 1

S2CON2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R	R/W	R/W	R	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	SMOD	-	UX6	BRTR	-	SM0	SM1	SM2

位編號	位符號	說明
7	SMOD	波特率加倍控制位 0：在方式 2 中，波特率為系統時鐘的 1/64 1：在方式 2 中，波特率為系統時鐘的 1/32
6	-	保留位（讀為 0，寫無效）
5	UX6	串口模式 0 的通信速度設置位 0：串口模式 0 時鐘為 Fuart/12 1：串口模式 0 時鐘為 Fuart/2
4	BRTR	獨立波特率發生器 BRT 運行控制位 0：停止獨立波特率發生器 BRT 工作 1：啟動獨立波特率發生器 BRT 工作
3	-	保留位（讀為 0，寫無效）
2-1	SM0:SM1	串口工作方式選擇位，詳細見下表
0	SM2	多機通信使能控制位(第九位“1”校驗器) 0：在方式 1 下，禁止停止位確認檢驗，任何停止位都會置位 RI 在方式2和3下，任何位組都會置位RI 1：在方式 1 下，允許停止位確認檢驗，只有有效的停止位“1”才能置位 RI 在方式2和3下，只有位址位組（第9位=“1”）才能置位RI

SM0	SM1	工作方式	功能說明	波特率
0	0	方式0	同步移位串行方式：移位暫存器	當UX6 = 0時，波特率是Fuart/12 當UX6 = 1時，波特率是Fuart/2
0	1	方式1	8位UART，波特率可變	BRT獨立波特率發生器的溢出率/16
1	0	方式2	9位UART	$(2^{SMOD}/64) \times \text{Fuart}$
1	1	方式3	9位UART，波特率可變	BRT獨立波特率發生器的溢出率/16

14.7.2 UART2 数据緩衝寄存器 S2BUF

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	S2BUF[7:0]							

位編號	位符號	說明
7-0	S2BUF[7:0]	串口緩衝寄存器：寫為需要發送的数据，讀為接收到的数据 實際上該地址上有 2 個獨立寄存器，一個用於接收数据，一個用於發送数据。當数据寫入 S2BUF，這是個發送寄存器並且移位進行串口發送。當數據從 S2BUF 讀出，這是個接收寄存器。

14.7.3 UART2 獨立波特率發生器寄存器 S2BRTL、S2BRTH

S2BRTL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	S2BRTL[7:0]							

位編號	位符號	說明
7-0	S2BRTL[7:0]	波特率發生器寄存器 BRT 低 8 位，用於保存重裝時間常數

S2BRTH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	S2BRTH[7:0]							

位編號	位符號	說明
7-0	S2BRTH[7:0]	波特率發生器寄存器 BRT 高 8 位，用於保存重裝時間常數

注：修改S2BRTL & S2BRTH，應先修改高位S2BRTH，再修改低位S2BRTL。

14.7.4 UART2 自動位址識別 S2ADDR、S2ADEN

從機位址寄存器S2ADDR

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	S2ADDR[7:0]							

位編號	位符號	說明
7-0	S2ADDR[7:0]	從機位址寄存器

從機位址掩碼寄存器 S2ADEN

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	S2ADEN [7:0]							

位編號	位符號	說明
7-0	S2ADEN [7:0]	從機位址掩碼寄存器

15 串行外部設備接口SPI

15.1 SPI 特性

- 全雙工，三/四線同步傳輸
- 主從機操作
- 4級可程序設計主時鐘頻率
- 極性相位可程序設計的串行時鐘
- 可選擇數據傳輸方向
- 寫衝突及接收溢出標誌
- 帶MCU中斷的主模式模式衝突檢測
- 帶MCU中斷的傳輸結束標誌

15.2 SPI 信號描述

主輸出從輸入（MOSI）：該信號連接主設備和一個從設備，數據通過 MOSI 從主設備串行傳送到從設備，主設備輸出，從設備輸入。

主輸入從輸出（MISO）：該信號連接主設備和一個從設備。數據通過 MISO 從從設備串行傳入到主設備，從設備輸出，主設備輸入。若該設備為從設備且未被選時，從設備的 MISO 引腳處於高阻狀態。

串行時鐘（SCK）：該信號用作控制 MOSI 和 MISO 線上輸入輸出數據的同步移動，每 8 個時鐘週期 MOSI 和 MISO 線上傳送一個位組，如果從設備未被選中，SCK 信號將被此設備忽略。注意：只有主設備才能產生 SCK 信號。

從設備選擇引腳（ \overline{SS} ）：每個從屬週邊設備由一個從選擇引腳 \overline{SS} 選擇，當引腳信號為低電平時，表明該從設備被選中。主設備可以通過軟體控制連接於從設備 \overline{SS} 引腳的端口電平選擇每個從設備，很明顯，只有一個主設備可以驅動通訊網路。為了防止 MISO 總線衝突，同一時間只允許一個從設備與主設備通訊。

下列情況， \overline{SS} 引腳可以作為普通端口或其它功能使用：

（1）設備作為主設備，SPI 控制寄存器 SPCTL 寄存器的 SSIG 位置 1。這種配置僅僅存在於通訊網路中只有一個主設備的情況。

（2）設備配置為從設備，SPI 控制寄存器 SPCTL 的 CPHA 位和 SSIG 位置 1。這種配置情況存在於只有一個主設備一個從設備的通訊網路中，因此，設備總是被選中的，主設備也不需要控制從設備的 \overline{SS} 引腳選擇其作為通訊目標。

從設備的 \overline{SS} 引腳被使能時，其它主設備可通過使該引腳維持低電平，從而選中該從設備。為防止 MISO 總線衝突，原則上不允許兩個及以上的從設備被選中。

主設備的 \overline{SS} 引腳被使能時，若 \overline{SS} 被拉低 SPSTAT 的 SPIF 標誌位將置位（可中斷），且 MSTR 位也將被清 0，從而使該設備強制切換成從設備。因此，使用者軟體必須一直對 MSTR 位進行檢測，如果該為被一個從機選擇所清零而用戶想繼續將 SPI 作為主機，這時就必須重新置位 MSTR，否則就進入從機模式。

當 MSTR = 0（從模式）及 CPHA = 0 時，SSIG 必須為 0，因為此時數據傳送需要 \overline{SS} 引腳配合，才能完成多數據傳送。

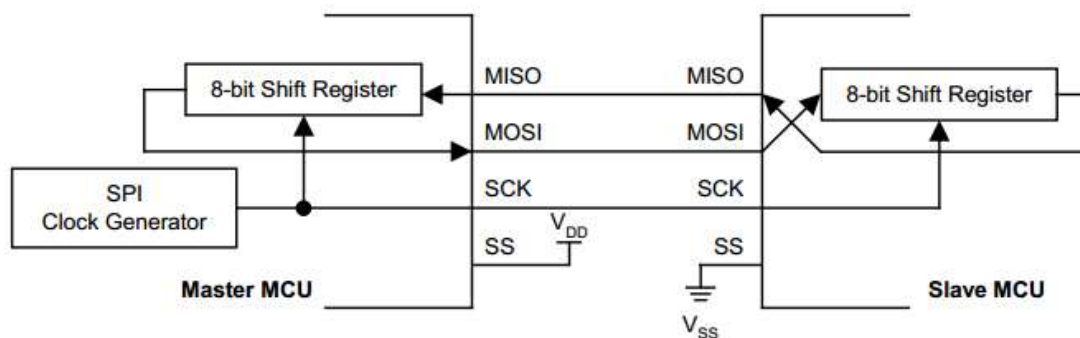


Figure 15-2 全雙工主從互聯圖

主模式

(1) 模式啟動

SPI 主設備控制 SPI 總線上的所有數據傳送的啟動。一個 SPI 總線中只允許一個主設備可以啟動傳送。

(2) 發送

在 SPI 主模式下，寫一個位組數據到 SPI 數據寄存器 SPDAT，數據將會寫入發送移位緩衝器。如果發送移位暫存器中已經存在一個數據或正在傳送一個數據，那麼主 SPI 將產生一個 WCOL 信號以表明寫入太快。但是發送移位暫存器中的數據不會受到影響，發送也不會中斷。

(3) 接收

當主設備通過 MOSI 線傳送數據到從設備時，同時對應的從設備也可以通過 MISO 線將其發送移位暫存器的數據傳送給主設備的接收移位暫存器，實現全雙工操作。故 SPIF 標誌置 1 即表示數據發送完成也表示數據接收完成。本 SPI 模塊接收為雙緩衝器，即數據可以在 SPIF 置 1 後讀出，如果發生接收溢出，則後面的數據將不會被移入接收寄存器，接收溢出時，SPIF 可正常置 1。

從模式

(1) 模式啟動

將 MSTR 置 0（若 \overline{SS} 被使能則必須拉低）時，設備處於從模式下運行，數據傳送過程中設備模式不能改變（ \overline{SS} 引腳必須維持低電平），否則數據傳送將失敗（SPIF 不會被置 1）。

(2) 發送

SPI 從設備下不能啟動數據傳送，所以 SPI 從設備必須在主設備開始一次新的數據傳送之前將要傳送給主設備的數據寫入發送移位暫存器。若發送前未寫入數據到發送移位暫存器，從設備將傳送數據“0x00”給主設備。若寫入數據時發送移位暫存器已經存在數據（或發生在傳送過程中），那麼 SPI 從設備的 WCOL 標誌位將置 1，表示發生寫 SPDAT 衝突。但是移位暫存器的數據不受影響，傳送也不會被中斷，傳送完成 SPIF 將被置 1。

(3) 接收

從模式下，按照主設備控制的 SCK 信號，數據通過 MOSI 引進移入，當計數器計數 SCK 邊緣數到 8 時，表示一個位組數據接收完畢，SPIF 將置 1，數據可以通過此時讀取 SPDAT 寄存器獲得，如果發生接收溢出，則後面的數據將不會被移入接收寄存器，接收溢出時，SPIF 可正常置 1。

15.6 SPI 傳送形式

通過軟體設置寄存器的 CPOL 位和 CPHA 位，用戶可以選擇 SPI 時鐘極性和相位的四種組合方式。CPOL 位定義時鐘的極性，即空閒時的電平狀態。CPHA 位定義時鐘相位，即定義允許數據移位採樣

的時鐘邊沿。在通信的兩個主從設備中，時鐘極性相位設置應當保持一致。

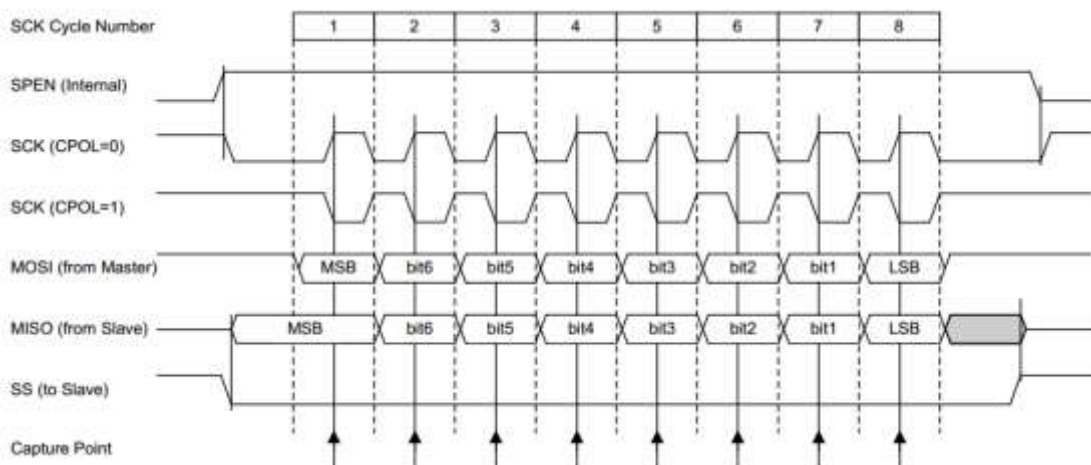


Figure 15-3 數據傳送形式 (CPHA=0)

如果 $CPHA = 0$ ；數據在 SCK 的第一沿就被捕獲，所以從設備必須在 SCK 的第一個沿之前就準備好數據，因此， \overline{SS} 引腳的下降沿從設備就開始數據。 \overline{SS} 引腳在每次傳送完一個位組後必須拉高，在發送下一位組之前重新又被拉低，故 $CPHA = 0$ 時，SSIG 位無效，即 \overline{SS} 腳被強制使能。

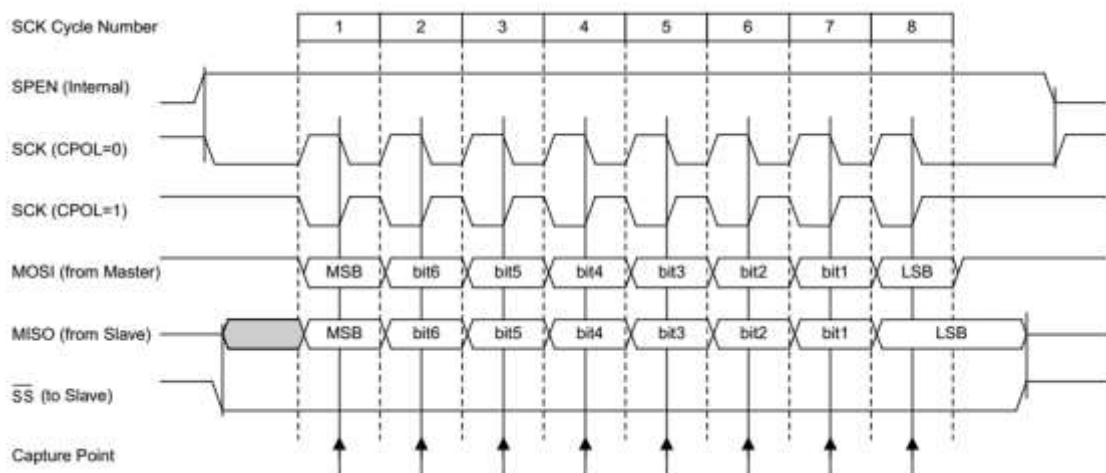


Figure 15-4 數據發送形式 (CPHA=1)

如果 $CPHA = 1$ ，主設備在 SCK 的第一個沿將數據輸出到 MOSI 線上，從設備把 SCK 的第一個沿作為開始發送信號。用戶必須在第一個 SCK 的前 2 個沿內完成對 SPDAT 完成寫操作。傳送過程中彼此模式不能改變，否則數據發送接收將失敗，模式被改變的寄存器數據（發送數據）及狀態（接收為空）不變。這種數據傳送形式為單一主從設備間通信的首先形式。

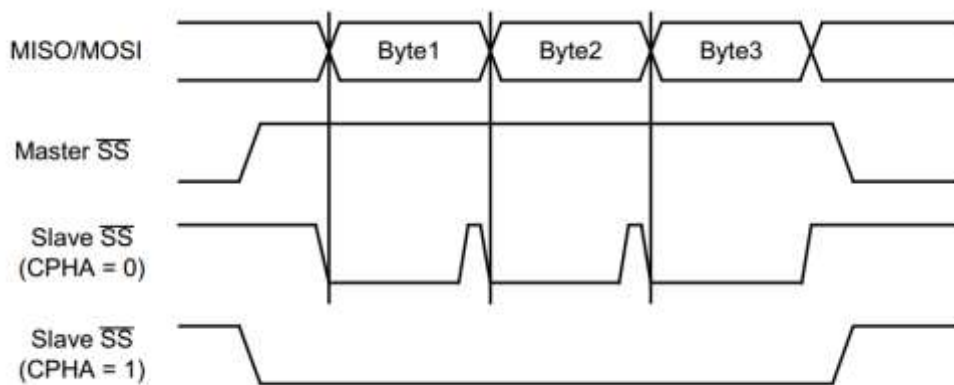


Figure 15-5 CPHA/ \overline{SS} 時序

15.7 SPI 出錯檢測

在数据未發送或發送期間繼續對 SPDAT 做寫入操作會引起寫衝突，WCOL 位會被置 1，但發送不會終止，需要軟體清 0。

15.8 SPI 中斷

SPIF 置位或者模式衝突都能產生一個 CPU 中斷請求。

串行数据傳輸完成標誌 SPIF：完成一個位組数据發送/接收後由硬體置 1。

模式衝突：主設備的 \overline{SS} 引腳被使能時，若 \overline{SS} 被拉低，此時將出現爭奪總線的情況。SPSTAT 的 SPIF 標誌位將置位（可中斷），且 MSTR 位也將被清 0，從而使該設備強制切換成從設備。因此，使用者軟體必須一直對 MSTR 位進行檢測，如果該為被一個從機選擇所清零而用戶想繼續將 SPI 作為主機，這時就必須重新置位 MSTR，否則就進入從機模式。

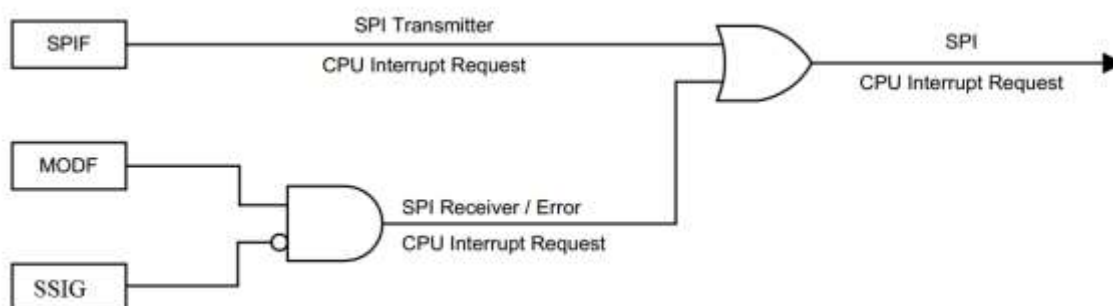


Figure 15-6 SPI 中斷請求的產生

15.9 SPI 配置對照

SPEN	SSIG	\overline{SS}	MSTR	主或從模式	MISO	MOSI	SCK	備註
0	x	I/O	x	SPI功能禁止	I/O	I/O	I/O	SPI禁止
1	0	0	0	從機模式	輸出	輸入	輸入	選擇從機
1	0	1	0	從機模式未被選中	高阻	輸入	輸入	未被選中。MISO為高阻，以避免總線衝突
1→0	0	0	1→0	關閉SPI	輸出	輸入	輸入	\overline{SS} 配置為輸入，SSIG為0。如果 \overline{SS} 被驅動為低電平。則被選擇作為從機。此時MSTR將清零，可產生中斷請求。
1	0	1	1	主（空閒）	輸入	高阻	高阻	當主機空閒時MOSI和SCK為高阻態以避免總線衝突。用戶必須將SCK上拉或下拉（根據CPOL的取值）以避免SCK出現懸浮狀態。
				主（啟動）		輸出	輸出	作為主機啟動時，MOSI和SCK為推挽輸出。
1	1	I/O	0	從	輸出	輸入	輸入	CPHA不能為0
1	1	I/O	1	主	輸入	輸出	輸出	-

15.10 SPI 相關寄存器

15.10.1 SPI 控制寄存器 SPCTL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	SSIG	SPEN	DORD	MSTR	CPOL	CPHA	SPR[1:0]	

位編號	位符號	說明
7	SSIG	\overline{SS} 腳使能位 0： \overline{SS} 腳被使能用於確定器件為主機還是從機 1：MSTR 確定器件為主機還是從機， \overline{SS} 腳作為普通 I/O 使用
6	SPEN	SPI 使能位 0：禁止 SPI 模塊，相關管腳為普通 I/O(建議 I/O 時設為高阻) 1：使能 SPI 模塊，相關管腳為 SPI 通信管腳
5	DORD	傳送方向選擇位 0：MSB 先發送 1：LSB 先發送
4	MSTR	主/從機模式選擇位 0：從機模式 1：主機模式
3	CPOL	SPI 時鐘極性選擇位 0：SCK 空閒時為低電平 1：SCK 空閒時為高電平
2	CPHA	SPI 時鐘相位選擇位 0：數據在 SPI 時鐘的第一個邊沿採樣 1：數據在 SPI 時鐘的第二個邊沿採樣 注：SSIG = 0 & CPHA = 0 時，數據在 \overline{SS} 為低被驅動；CPHA = 1 時，數據在 SCK 的前時鐘沿驅動。
1-0	SPR[1:0]	SPI 時脈速率選擇控制位 00：Fper/4 01：Fper/16 10：Fper/64 11：Fper/128

15.10.2 SPI 狀態寄存器 SPSTAT

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R	R	R	R	R	R
復位值	0	0	0	0	0	0	0	0
位符號	SPIF	WCOL	-					

位編號	位符號	說明
7	SPIF	SPI 傳輸完成標誌位 0：軟體寫 1 清 0 1：一次傳送完成時，硬體置 1，也做中斷請求標誌位
6	WCOL	SPI 寫衝突標誌位 0：軟體寫 1 清 0 1：傳送過程中對 SPDAT 執行寫操作硬體置 1（正在傳送的数据不受影響）
5-0	-	保留位（讀為0，寫無效）

15.10.3 SPI 数据寄存器 SPDAT

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	SPDAT[7:0]							

位編號	位符號	說明
7-0	SPDAT[7:0]	SPI 数据寄存器

16 IIC總線

16.1 IIC 特性

- 雙線通信
- 支援主機模式及從機模式
- 支援多主機通信時仲裁功能
- 支援位址可程序設計
- 支援標準速率（最多 100kbps）和快速（最多 400kbps）

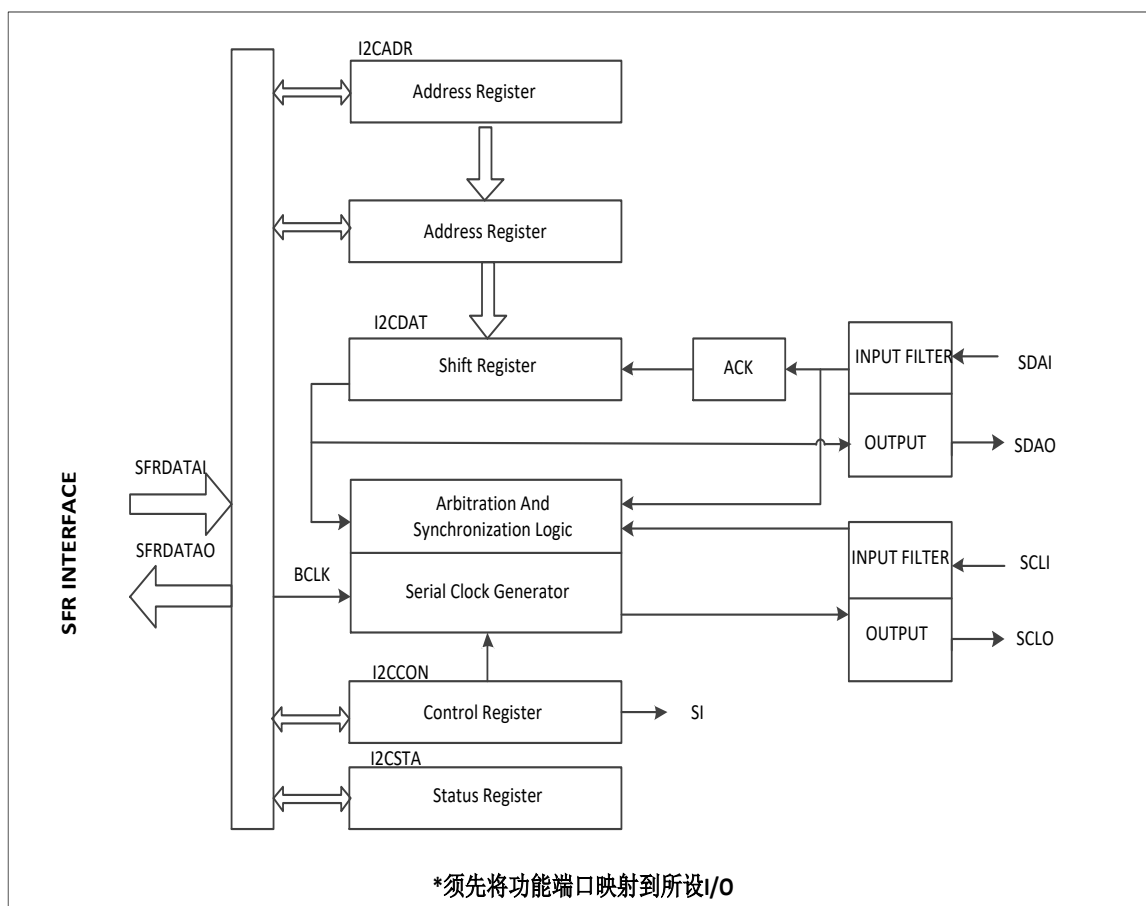


Figure 16-1 IIC 功能框圖

16.2 IIC 總線工作原理

物理結構上，IIC 系統由一條串行數據線 SDA 和一條串行時鐘線 SCL 組成。主機按一定的通信協定向從機定址和進行資訊傳輸，在數據傳輸時，由主機初始化一次數據傳輸，主機使數據在 SDA 線上傳輸的同時還通過 SCL 線傳輸時鐘。資訊傳輸的物件和方向以及資訊傳輸的開始和終止均由主機決定。

每個器件都有一個唯一的位址，而且可以是單接收的器件或者可以接收也可以發送的器件。發送器或接收器可以在主模式或從模式下操作，這取決於晶片是否必須啟動數據的傳輸還是僅僅被定址。

下圖是最常用、最典型的 IIC 總線連接方式。

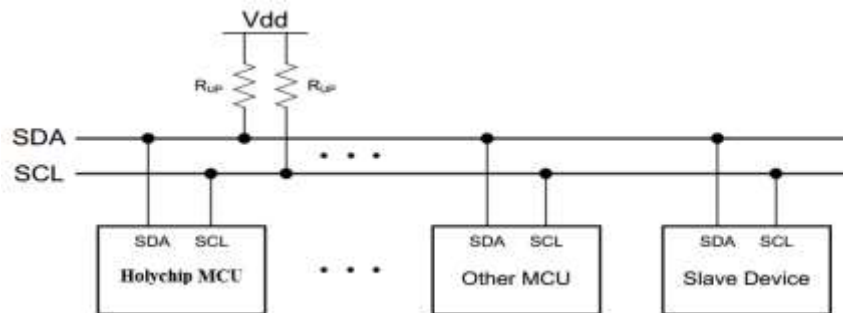


Figure 16-2 IIC 總線連接圖

16.3 總線上數據的有效性

IIC 總線是以串行方式傳輸數據，從數據位組的最高位開始傳送，每一個數據位在 SCL 上都有一個時鐘脈衝相對應。在時鐘線高電平期間數據線上必須保持穩定的邏輯電平狀態，高電平為數據 1，低電平為數據 0。只有在時鐘線為低電平時，才允許數據線上的電平狀態變化，如 Figure 16-3 所示。

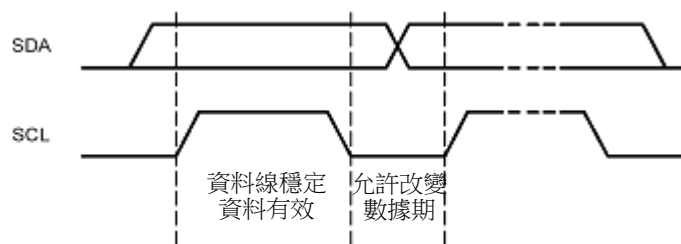


Figure 16-3 IIC 總線上數據的有效性

16.4 總線上的信號

IIC 總線在傳送數據過程中共有四種類型信號，它們分別是：開始信號、停止信號、重新開始信號和應答信號。

開始信號 (START): 如 Figure 16-4 所示，當 SCL 為高電平時，SDA 由高電平向低電平跳變，產生開始信號。當總線空閒的時候，例如，沒有主動設備在使用總線 (SDA 和 SCL 都處於高電平)，主機通過發送開始 (START) 信號建立通信。

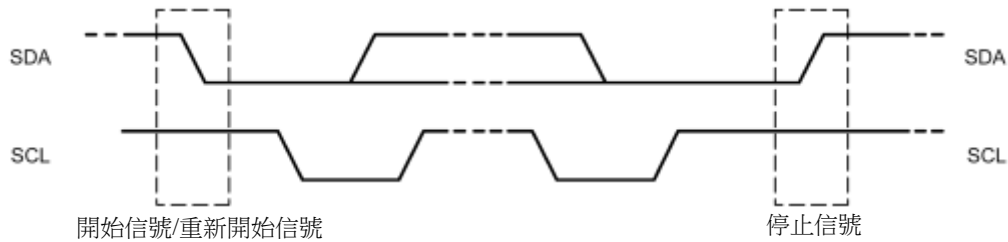


Figure 16-4 開始、重新開始、停止信號

停止信號 (STOP): 如 Figure16-4 所示, 當 SCL 為高電平時, SDA 由低電平向高電平跳變, 產生停止信號。主機通過發送停止信號, 結束數據通信。

重新開始信號 (Repeated START): 在 IIC 總線上, 由主機發送一個開始信號啟動一次通信後, 在首次發送停止信號之前, 主機通過發送重新開始信號, 可以轉換與當前從機的通信模式, 或是切換到與另一個從機通信。如 Figure16-5 所示, 當 SCL 為高電平時, SDA 由高電平向低電平跳變, 產生重新開始信號, 它的本質就是一個開始信號。

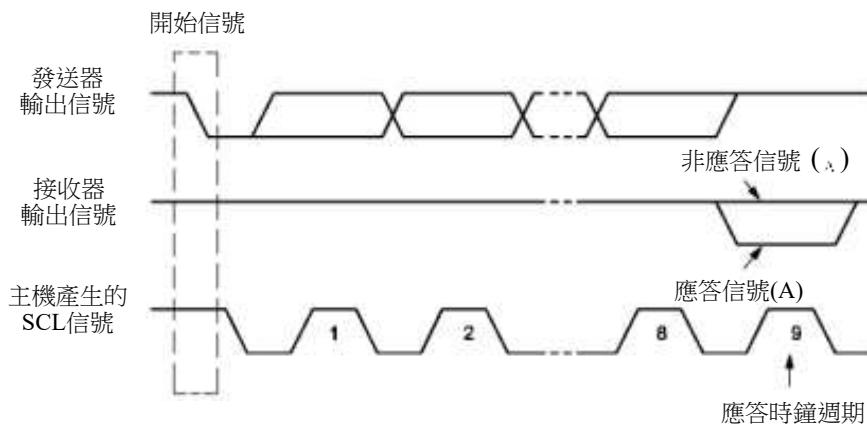


Figure 16-5 IIC 總線的應答信號

應答信號 (A): 接收數據的 IIC 在接收到 8 位數據後, 向發送數據的 IC 發出的特定的低電平脈衝。每一個數據位組後面都要跟一位應答信號, 表示已收到數據。應答信號在第 9 個時鐘週期出現, 這時發送器必須在這一時鐘位上釋放數據線, 由接收設備拉低 SDA 電平來產生應答信號, 由接收設備保持 SDA 的高電平來產生非應答信號 (A), 如 Figure16-5 所示。所以, 一個完整的位組數據傳輸需要 9 個時鐘脈衝。如果從機作為接收方向主機發送非應答信號, 這樣, 主機方就認為此次數據傳輸失敗; 如果是主機作為接收方, 在從機發送器發送完一個位組數據後, 發送了非應答信號, 從機就認為數據傳輸結束, 並釋放 SDA 線。不論是以上哪種情況都會終止數據傳輸, 這時, 主機或是產生停止信號釋放總線, 或是產生重新開始信號, 開始一次新的通信。開始信號、重新開始信號和停止信號都是由主控制器產生, 應答信號由接收器產生, 總線上帶有 IIC 總線界面的器件很容易檢測到這些信號。

16.5 總線上數據初始格式

一般情況下, 一個標準的 IIC 通信由四部分組成: 開始信號、從機位址傳輸、數據傳輸、停止信號。

由主機發送一個開始信號, 啟動一次 IIC 通信; 在主機對從機定址後, 再在總線上傳輸數據。IIC 總線上傳輸的每一個位組均為 8 位, 首先發送的数据位為最高位, 每傳送一個位組後都必須跟隨一個

應答位，每次通信的数据位組數是沒有限制的；在全部数据傳送結束後，由主機發送停止信號，結束通信。

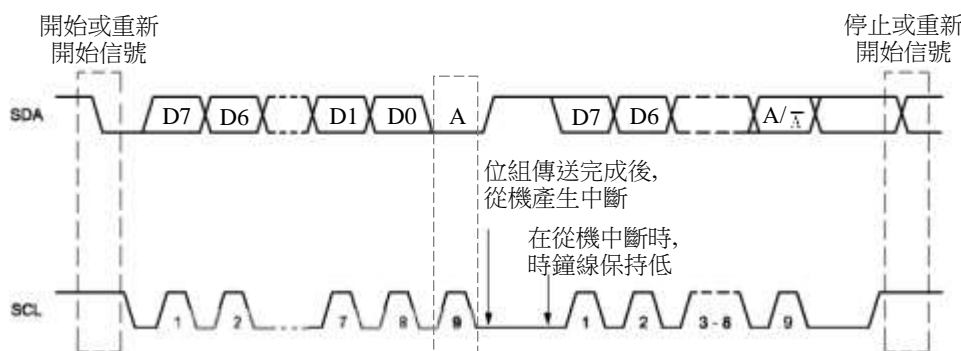


Figure 16-6 IIC 總線的数据傳輸格式

如 Figure 16-6 所示，時鐘線為低電平時数据傳送將停止進行。這種情況可以用於當接收器接收到一個位組数据後要進行一些其它工作而無法立即接收下一個数据時，迫使總線進入等候狀態，直到接收器準備好接收新数据時，接收器再釋放時鐘線使数据傳送得以繼續正常進行。例如，當接收器接收完主控制器的一個位組数据後，產生中斷信號並進行中斷處理，中斷處理完畢才能接收下一個位組数据，這時接收器在中斷處理時將鉗住 SCL 為低電平，直到中斷處理完畢才釋放 SCL。

16.6 IIC 總線定址約定

IIC 總線系統中掛接的所有週邊器件，一般均擁有一個專用的 7 位從器件位址碼。由於 7 位從器件位址碼，其編碼空間最多只有 128 個，後來在原有的 7 位位址碼格式基礎上，又發展了 10 位地址碼格式。10 位位址格式仍然符合總線協定。

“廣播呼叫”是個例外，它可以通過將第一個位組的数据全部賦值為 0 來定址所有器件。廣播呼叫用於當主機希望發送相同資訊到幾個從機時情況。當該位址在使用時，其他器件根據軟體配置可能響應或忽略。如果器件響應廣播呼叫，其操作就像從機接收器模式。

16.7 主機向從機讀寫 1 個位組数据的過程

如 Figure 16-7 所示，主機要向從機寫 1 個位組数据時，主機首先產生 START 信號，然後緊跟著發送一個從機位址，這個位址共有 7 位，緊接著的第 8 位是数据方向位 (R/W)，0 表示主機發送数据（寫），1 表示主機接收数据（讀），這時候主機等待從機的應答信號 (A)，當主機收到應答信號時，發送要訪問的位址，繼續等待從機的應答信號，當主機收到應答信號時，發送 1 個位組的数据，繼續等待從機的應答信號，當主機收到應答信號時，產生停止信號，結束傳送過程。

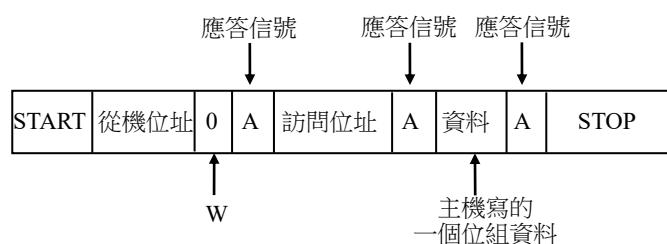


Figure 16-7 主機向從機寫数据

如 Figure 16-8 所示，主機要從從機讀 1 個位組数据時，主機首先產生 START 信號，然後緊跟著發送一個從機位址，注意此時該位址的第 8 位為 0，表明是向從機寫命令，這時候主機等待從機的應答信號（A），當主機收到應答信號時，發送要訪問的位址，繼續等待從機的應答信號，當主機收到應答信號後，主機要改變通信模式（主機將由發送變為接收，從機將由接收變為發送）所以主機發送重新開始信號，然後緊跟著發送一個從機位址，注意此時該位址的第 8 位為 1，表明將主機設置成接收模式開始讀取数据，這時候主機等待從機的應答信號，當主機收到應答信號時，就可以接收 1 個位組的数据，當接收完成後，主機發送非應答信號，表示不在接收数据，主機進而產生停止信號，結束傳送過程。

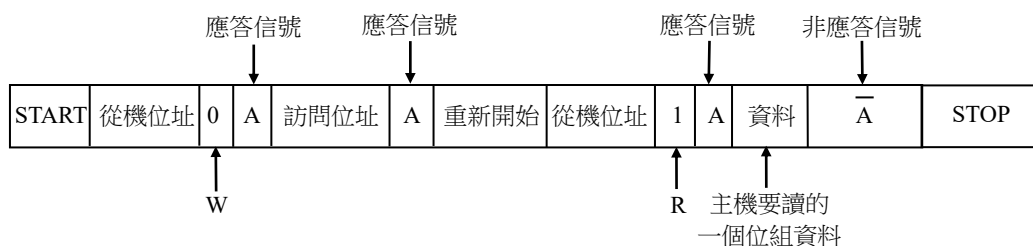


Figure 16-8 主機向從機讀寫数据 1 個位組数据

16.8 IIC 工作模式

16.8.1 主機發送模式

在主機發送模式下，向從機接收器發送幾個數據位組。主機通過 CR[2:0] 設置期望時脈速率並向 IICEN 位寫 1 使能 IIC 總線，設置 STA 位為 1 進入主機發送模式，只要總線空閒，硬體將測試總線並產生起始信號，成功產生起始信號後，SI 標誌位將置位且 IICSTA 的狀態碼為 08H，之後就是給 IICDAT 載入目標從機位址和數據方向位“寫”（SLA+W），SLA+W 開始傳輸時 SI 位必須清零。

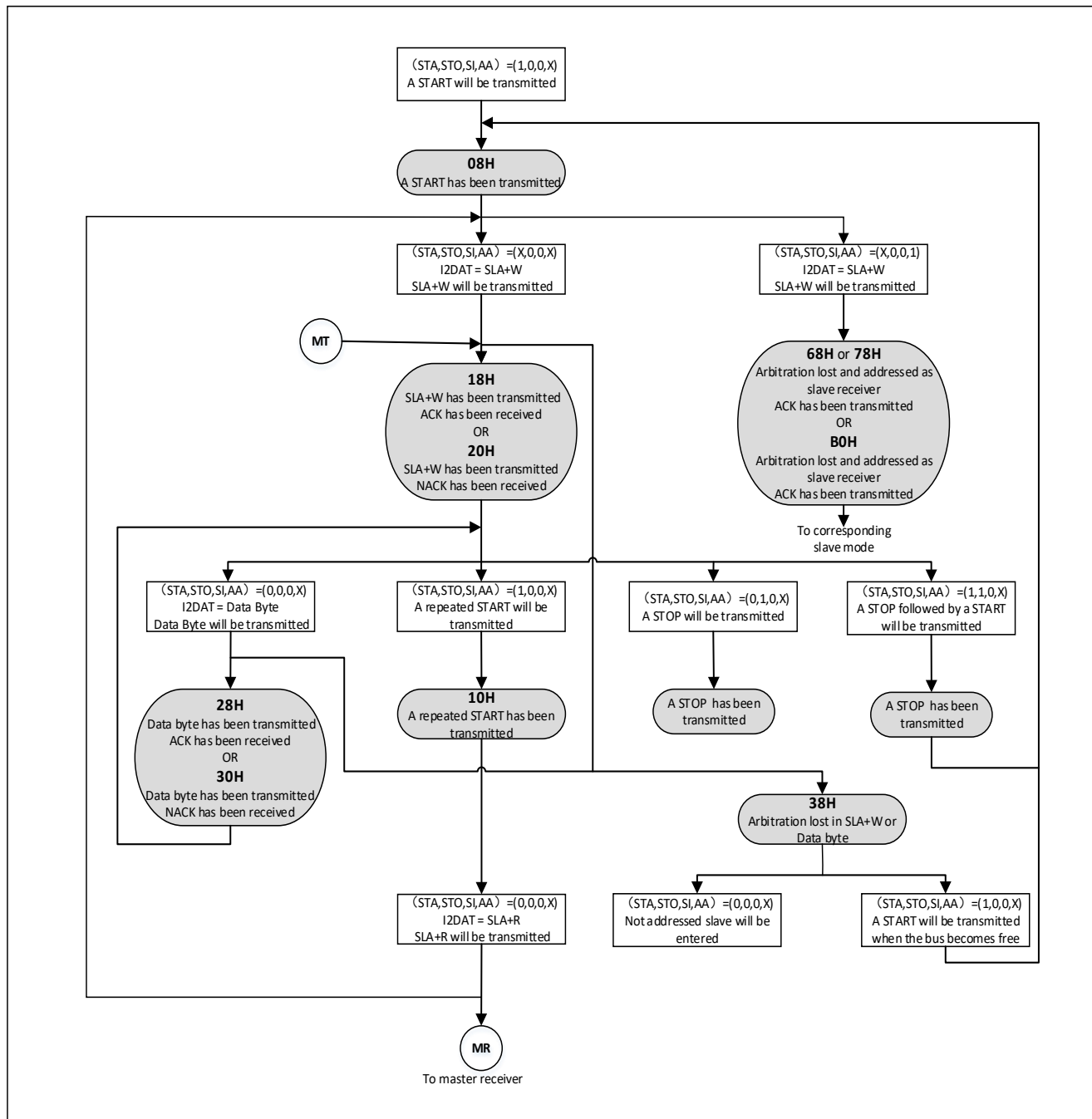


Figure 16-9 主機發送模式流程與狀態

16.8.2 主機接收模式

在主機接收模式下，從從機發送器接收幾個位組的数据。傳輸開始與主機發送模式相似，在起始信號之後，IICDAT 應該載入目標從機位址和数据方向位“讀”(SLA+R)，SLA+R 位組發送後，且返響應答位，重新置位 SI 標誌且 IICSTA 讀出為 40H，SI 標誌應該被清零以便接收從機發送過來的数据，如果 AA 標誌位置位，主機接收器將應答從機發送器，如果清零 AA，主機接收器將不會應答從機，並釋放從機發送器為不被定址的從機，然後主機產生停止信號或重複起始信號中止傳輸或開始另一次傳輸。

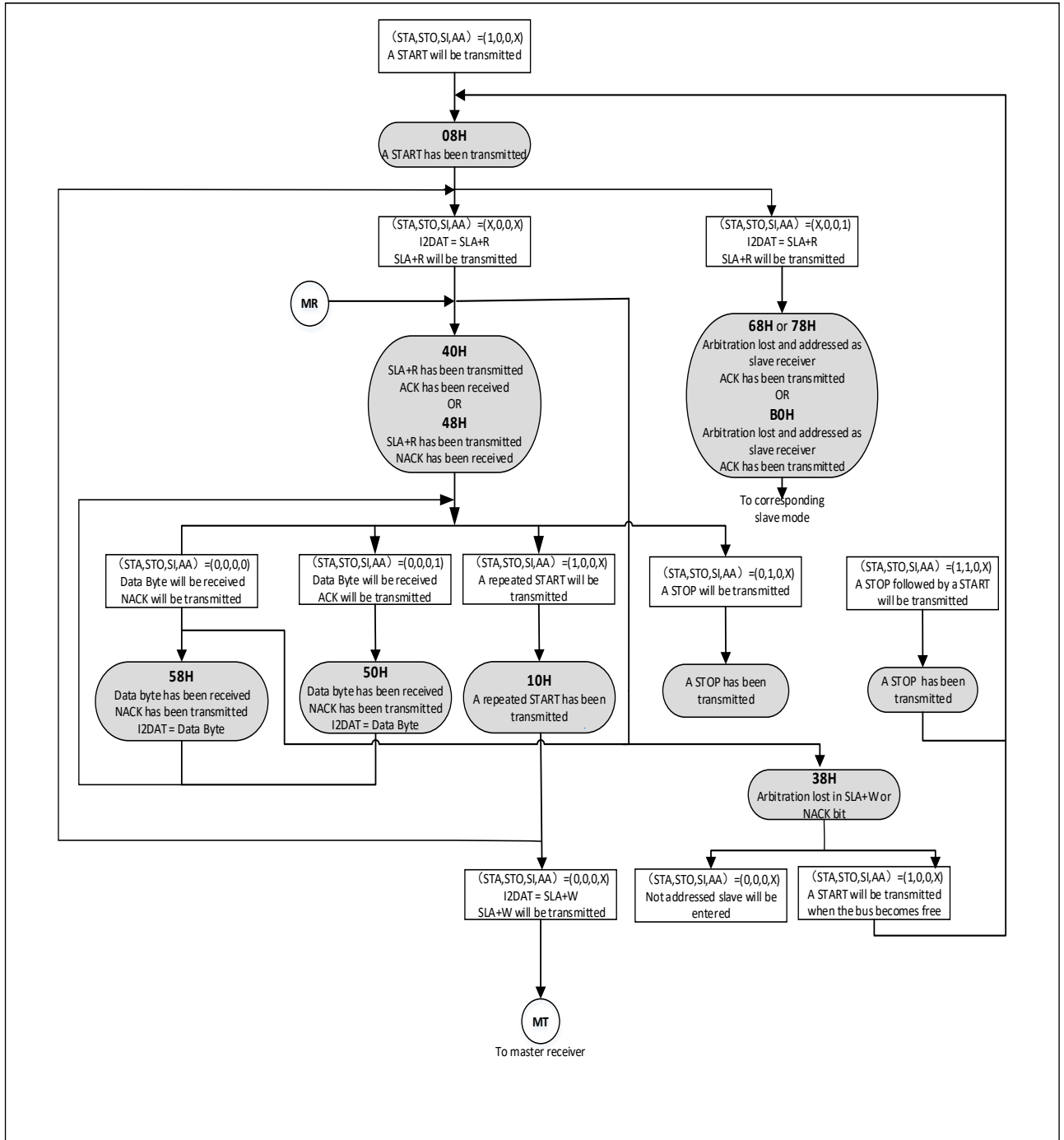


Figure 16-10 主機接收模式流程與狀態

16.8.3 從機發送模式

在從機發送模式下，發送幾個位組數據到主機接收器。確定 IICADR 和 IICCON 的值之後，IIC 等待自己的地址被定址“讀”（SLA+R）。如果仲裁失敗後，也可以進入從機發送模式。

在從機被 SLA+W 定址後，應該清 SI 標誌以便傳輸數據到主機發送器，通常主機接收器將在從機發送每個位組數據之後返響應答，如果沒有接收到應答，如果繼續傳輸將發送全“1”，就成為不被定址的從機，如果在傳輸中清了 AA 標誌，從機發送最後一個位組數據，下一次傳輸數據全為“1”，從機成為不被定址。

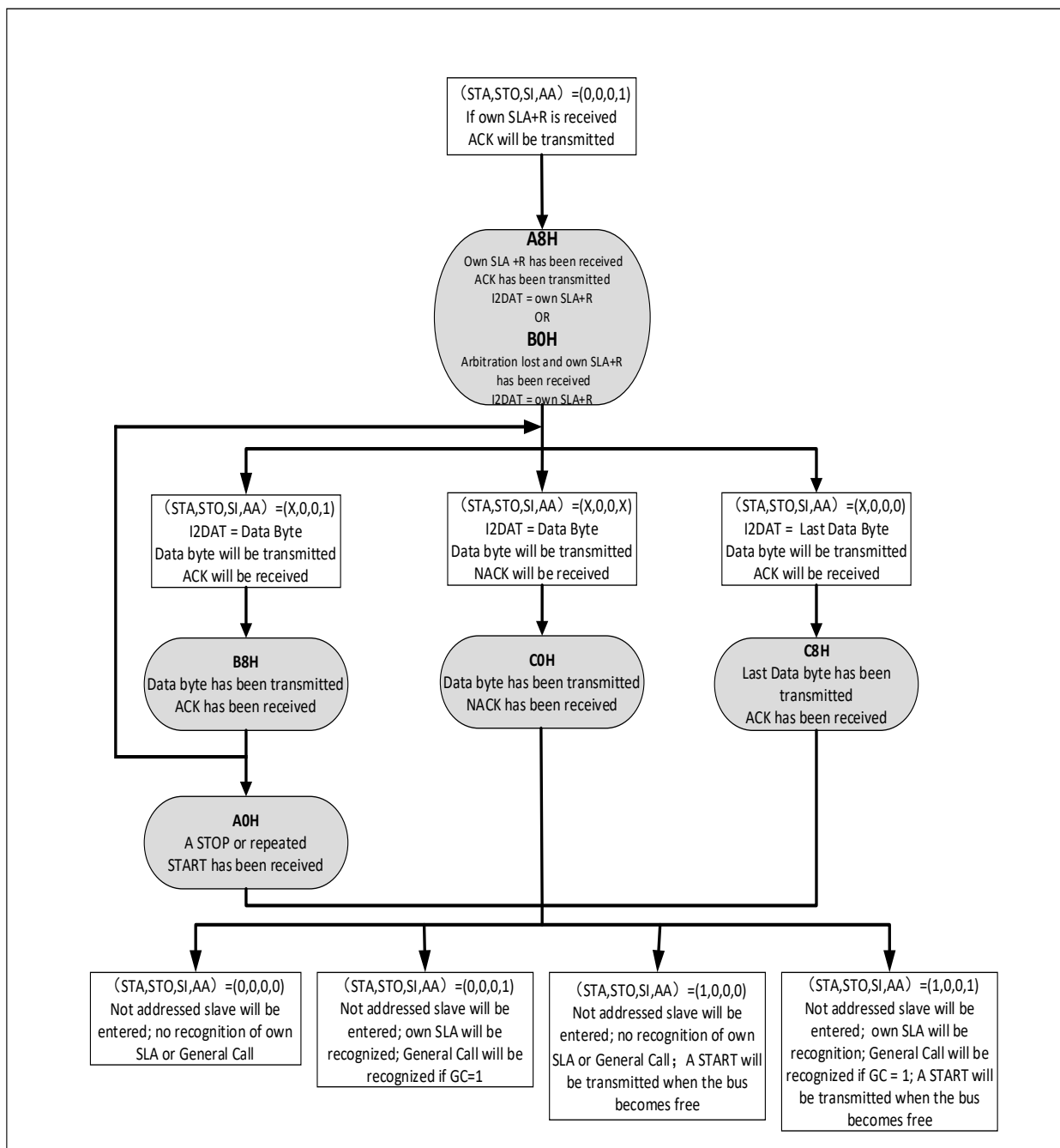


Figure 16-11 從機發送模式流程與狀態

16.8.4 從機接收模式

在從機接收模式下，從主機發送器接收幾個位組數據。發送開始之前，IICADR 必須裝載響應器件的位址，以讓主機定址，AA 位必須設置使能應答自身從機位址或廣播呼叫，完成以上初始過程後，IIC 等待自身位址被定址與數據方向位“寫”（SLA+W）或被廣播呼叫定址。如果在仲裁失敗時，也可以進入從機接收模式。

在從機被 SLA+W 定址後，應該清 SI 標誌以便接收主機發送過來的數據，傳輸期間，如果 AA 位為 0，從機將在下一次接收到的數據位組之後返回無應答（non-acknowledge），從機也不被定址並與主機分離，不能接收 IICDAT 的任何位組，而保持當前接收到的數據位組。

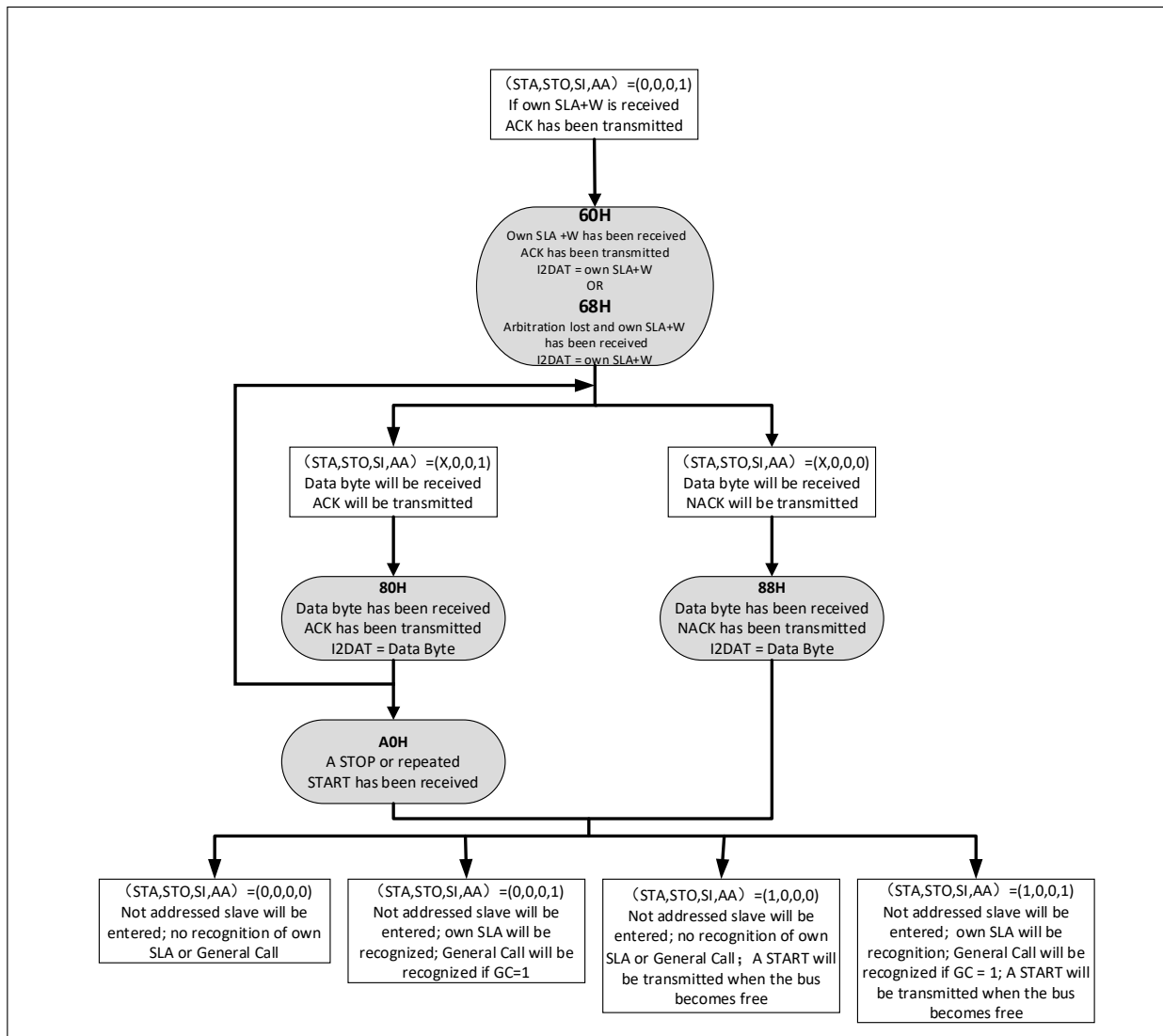


Figure 16-12 從機接收模式流程與狀態

16.8.5 廣播呼叫

廣播呼叫是從機接收模式的一種特殊情況，即從機位址和數據方向位全為 0，被廣播呼叫定址的從機在正常從機接收模式的 IICSTA 裡有不同狀態碼，如果仲裁失敗，也可以產生廣播呼叫。

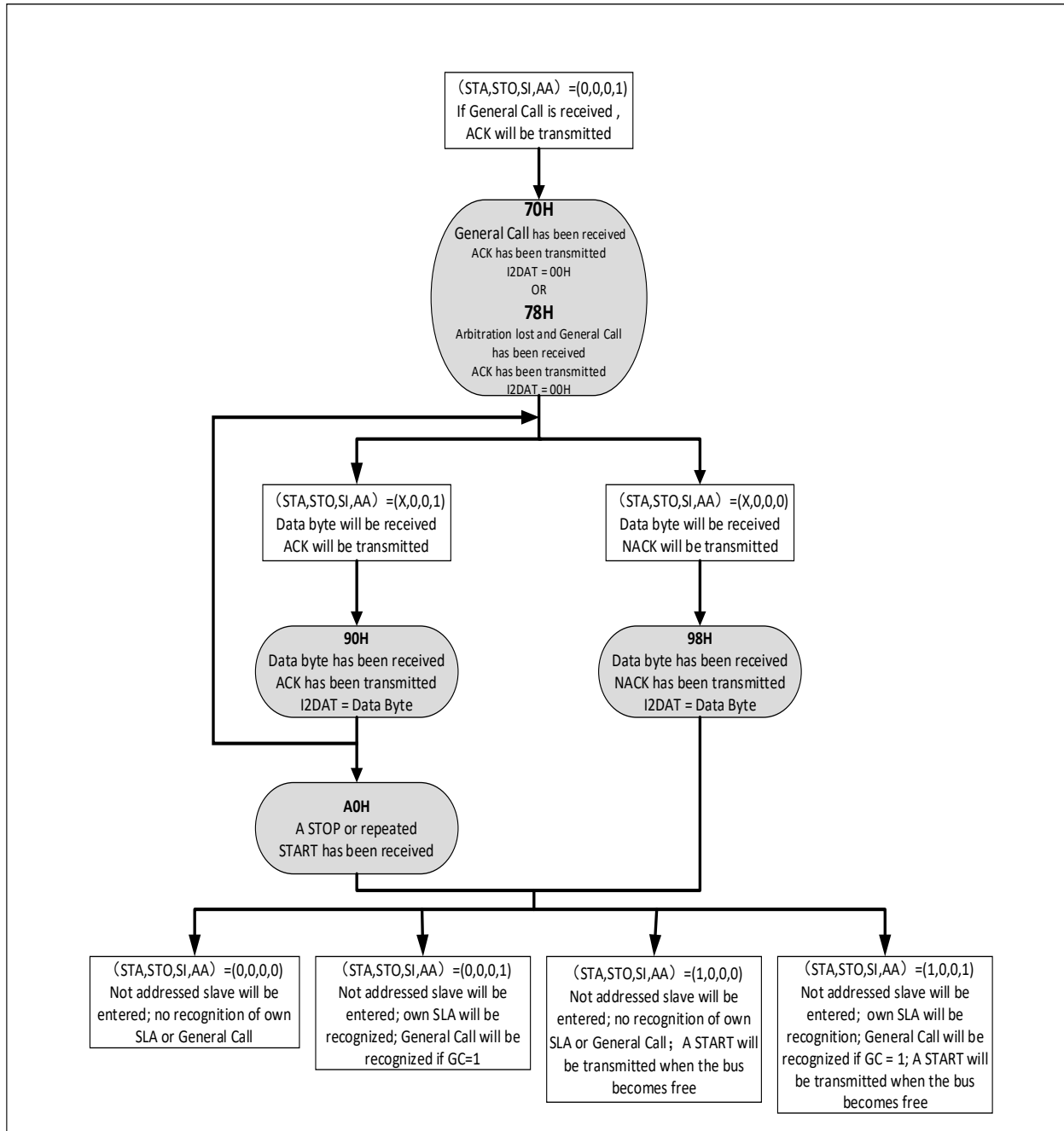


Figure 16-13 廣播呼叫模式流程與狀態

16.8.6 其他狀態

有兩個 IICSTA 狀態碼與 24 個定義狀態不一致，即前面提到的 0F8H 和 00H 狀態。

第一個狀態碼 0F8H 表示在每次傳輸期間沒有得到相關資訊，同時，SI 標誌為 0 且沒有 IIC 中斷請求。

另一個標誌碼 00H 意味在傳輸過程中發生錯誤，總線錯誤是由 START 或停止信號暫時出現在一個非法的位置，如地位址位組裡第 2 位換到第 8 位，或數據位組包括應答位，當出現總線錯誤時，SI 標誌立即置位，當在 IIC 總線上檢測到總線錯誤，工作器件立即切換到不被定址從機模式，釋放 SDA 和 SCL 總，置位 SI 標誌，將 00H 載入 IICSTA。要從總線錯誤恢復，STO 位必須設置為邏輯 1 且 SI 必須清零，然後，STO 由硬體清零且在沒有停止信號就釋放 IIC 總線。

特例：如果沒有成功產生 START 或重複起始信號，IIC 總線被 SDA 的低電平阻擋，如一個從 CPU 時鐘件沒有位同步，可以通過在 SCL 總線上發送額外時鐘脈衝解決這個問題。當 STA 位置位時，IIC 硬體發送額外時鐘脈衝，但是由於 SDA 被拉低，不能產生起始信號，當 SDA 總線最終被釋放，發送一個普通的 START 條件，進入狀態 08H，繼續進行序列傳輸。當 SDA 為低，如果發送重複起始信號，IIC 硬體也執行以上相同的動作。此情況下，在成功發送起始信號後，進入狀態 08H，而不是進入 10H。
注：軟體不能解決這類總線問題。

16.9 IIC 總線相關寄存器

16.9.1 IIC 控制寄存器 IICCON

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	CR2	IICEN	STA	STO	SI	AA	CR1	CR0

位編號	位符號	說明
7	CR2	IIC 通信時鐘選擇位 2
6	IICEN	IIC 模塊使能位 0：禁止 IIC 模塊 1：啟動 IIC 模塊
5	STA	起始位 0：不發送起始信號 1：總線空閒時產生起始信號。忙時，等待停止信號後產生一個起始信號。主機模式下，IIC 準備好發送或接收一個或多個位組時，置 1 產生一個重複的起始信號
4	STO	停止位 0：不發送停止信號 1：主機模式時產生停止信號，當檢測到總線上出現停止信號。IIC 硬體清除 STO 標誌。STO 標示的設置也用於將 IIC 設備從錯誤狀態（IICSTA 為 00H）恢復，此條件下，沒有停止信號發送 IIC 總線上。若 STA 和 STO 都置 1，且在主機模式下設備為原始的，IIC 總線將產生停止信號並立即伴隨著起始信號。如果設備為從機模式，置 STO 恢復到非定址從機，STO 將會硬體清 0。
3	SI	IIC 串行中斷標誌位 0：沒有 IIC 串行中斷發生 1：產生 IIC 通信狀態碼中除 0F8H 之外的狀態碼時置 1。必須軟體清 0
2	AA	應答標誌位 0：回復 NACK（SDA 上為高電平） 1：回復 ACK（SDA 上為低電平）
1	CR1	IIC 通信時鐘選擇位 1
0	CR0	IIC 通信時鐘選擇位 0

CR[2:0] IIC 通信時鐘選擇位：

CR2	CR1	CR0	Fper				分頻係數
			6MHz	12 MHz	16 MHz	24 MHz	
0	0	0	23KHz	47KHz	63KHz	92KHz	256
0	0	1	27KHz	54KHz	71KHz	108KHz	224
0	1	0	31KHz	63KHz	83KHz	124KHz	192
0	1	1	37KHz	75KHz	100KHz	148KHz	160
1	0	0	6.25KHz	12.5KHz	17KHz	25KHz	960
1	0	1	50KHz	100KHz	133KHz	200KHz	120
1	1	0	100KHz	200KHz	266KHz	400KHz	60
1	1	1	UART2 的 BRT 獨立波特率發生器的溢出率/8				

16.9.2 IIC 狀態寄存器 IICSTA

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R	R	R
復位值	1	1	1	1	1	0	0	0
位符號	IICSTA[7:3]					-		

位編號	位符號	說明
7-3	IICSTA[7:3]	IIC 狀態碼，共有 26 個可能的狀態碼，狀態碼中除 0F8H 外都可置 SI 標誌
2-0	-	保留位

16.9.3 IIC 数据寄存器 IICDAT

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	IICDAT[7:0]							

位編號	位符號	說明
7:0	IICDAT[7:0]	<p>IIC 數據</p> <p>IICDAT 包含一個位組的將被發送或剛接收到的 IIC 数据。只要 SI 為邏輯 1，IICDAT 中的数据保持不變，在 IIC 發送接收過程中，讀或寫 IICDAT 的結果都是不確定的。</p> <p>當 IICDAT 的数据被移出，總線上的数据同步被移入以更新 IICDAT。IICDAT 常顯示當前 IIC 總線上的最後位組。因此失去仲裁，在傳輸之後的 IICDAT 原始值被改變。</p>

16.9.4 IIC 位址寄存器 IICADR

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	IICADR[7:1]							GC

位編號	位符號	說明
7-1	IICADR[7:1]	從機模式：IIC 設備自身從機位址 主機模式：該数据無影響
0	GC	廣播呼叫位 0：廣播呼叫常被忽略 1：如果 AA 標誌為 1，廣播呼叫被識別；如果 AA 為 0，忽略廣播呼叫 注：該位只在從機模式有效，主機模式無影響。做從機時，置 AA 標誌，在空閒模式下，若總線其它主機定址位址與本從機位址匹配，則將喚醒本從機。

17 模數轉換ADC

17.1 ADC 特性

- 最多 32 個外部通道及 2 個內部通道（包括 GND）的 12/10 位 ADC 檢測
- 參考電壓可選內部 2V、3V、4V、VDD 及外部 Vref
- 可選擇轉換數據對齊方向
- 可選擇轉換數據位數
- ADC 轉換完成可中斷
- 模擬看門狗
- 多種觸發方式
- ADC 連續轉換

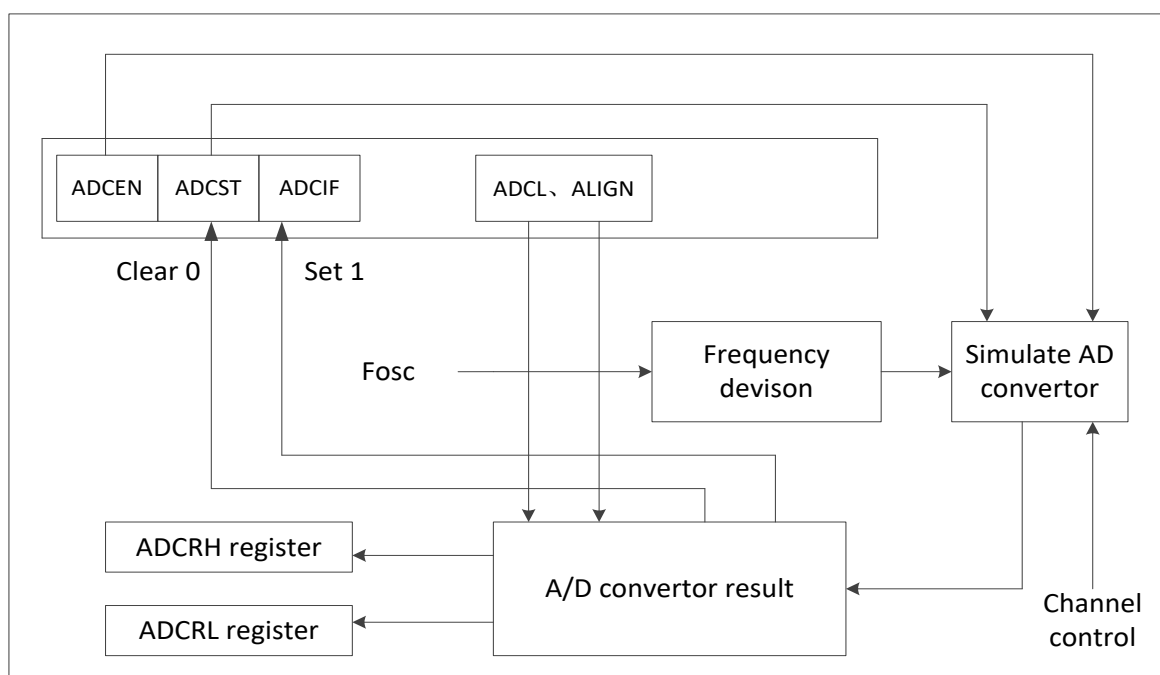


Figure 17-17-1 ADC 功能框圖

17.2 ADC 相關寄存器

17.2.1 ADC 控制寄存器 ADCC0、ADCC1

ADCC0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	ADCEN	ADCST	ADCIF	-	VREFO	VREFS	INREF_S[1:0]	

位編號	位符號	說明
7	ADCEN	ADC 模塊電源控制位 0：關閉 ADC 轉換電源 1：打開 ADC 轉換電源 注意：1. 在掉電模式下，ADCEN 強制為 0。 2. ADCEN 置 1 或切換轉換通道後，建議延時 20us 後再啟動 ADC 轉換。
6	ADCST	ADC 啟動控制位 0：轉換結束後，硬體自動清 0，在轉換過程中，軟體清 0 將終止轉換。 1：啟動轉換 注意：啟動轉換時，ADCIF 需要先清 0，ADCIF 位為 1 時，置 ADCST 不能啟動新的轉換。
5	ADCIF	ADC 中斷標誌位 0：無 ADC 轉換中斷 1：轉換結束後，硬體置 1，可用於中斷請求（必須軟體清 0） 注意：軟體清零 ADCIF 和 ADCST 置 1 不可同時操作。
4	-	保留位（讀為 0，寫無效）
3	VREFO	VREF 輸出使能位 0：VREF 不輸出 1：從引腳 P2.5 輸出內部 VREF，此時需要設置 P2.5 為模擬輸入，而且 VREFS 必須為 0 注：VREF 輸出驅動能力較弱，僅供測試使用。
2	VREFS	VREF 選擇 0，選內部 VREF 1，選外部 VREF（此時 P2.5 只做 ADC 參考電壓輸入，此端口設為模擬輸入）
1-0	INREF_S	ADC 內部參考電壓選擇位 00：VDD 01：內部 4V 10：內部 3V 11：內部 2V 注：內部參考電壓選擇為 2/3/4V 時，VDD 需要高於內部參考電壓 0.5V 以上系統進入掉電模式前，建議將 ADC 參考電壓選擇非 VDD，可以進一步降低系統功耗。

ADCC1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	ICHS[1:0]		-	XCHS[4:0]				

位編號	位符號	說明
7-6	ICHS[1:0]	ADC 內部輸入通道選擇 00：禁止內部通道接入 01：1/4VDD 作為 ADC 輸入通道 10：保留位 11：GND 接入 注：在進行內部通道選擇時，外部通道選擇 XCHS[4:0]應配置為 1111，否則可能會造成內部通道和外部通道同時打開的情況。
5	-	保留位（讀為 0，寫無效）
4-0	XCHS[4:0]	ADC 外部輸入通道選擇 XCHS[4:0] = x(x = 0...31)，表示當前檢測通道為 AN _x ，如 XCHS[4:0] = 3，表示當前檢測通道為外部通道 AN ₃ 。外部通道除設置 XCHS[4:0]，還需設置對應管腳的功能為模擬輸入。

17.2.2 ADC 控制寄存器 ADCC2、ADCC3

ADCC2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	ADCL	ALIGN	ADCTS[2:0]			ADCS[2:0]		

位編號	位符號	說明
7	ADCL	ADC 轉換數據長度控制位 0：ADC 轉換結果為 12 位數據 1：ADC 轉換結果為 10 位數據（取 12 位數據的高 10 位）
6	ALIGN	ADC 數據對齊方向控制位，見下面的 ADC 轉換數據格式說明表
5-3	ADCTS [2:0]	ADC 時鐘為 4MHZ 時，配置此 3bits 為 000；一次轉換需要 22 個 ADC_CLK ADC 時鐘為 2MHZ&1MHZ 時，配置此 3bits 為 001 或者 010；一次轉換需要 19 個 ADC_CLK ADC 時鐘為 <1MHZ 時，配置此 3bits 為 011 或 100 或 101 或 110 或 111；一次轉換需要 15 個 ADC_CLK 注意： 1. 當參考電壓為內部 2V、3V、4V 時，為保證 ADC 轉換精度，建議 ADC 時鐘在 2MHz 及 2MHz 以下，同時需要配置這三位。 2. 當參考電壓為 VDD 時，ADC 時鐘可以為 8MHz，一次轉換只需要 15 個 ADC_CLK，這樣可以得到最快的 ADC 轉換速度。

2-0	ADCS[2:0]	ADC 時鐘選擇位 000 : Fper/2 001 : Fper/4 010 : Fper/6 011 : Fper/8 100 : Fper/12 101 : Fper/16 110 : Fper/24 111 : Fper/32
-----	-----------	---

ADC轉換数据格式說明表：

ADCL	ALIGN	ADCRH								ADCRL							
		7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
0	0	D11	D10	D9	D8	D7	D6	D5	D4	/	/	/	/	D3	D2	D1	D0
0	1	/	/	/	/	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	0	D11	D10	D9	D8	D7	D6	D5	D4	/	/	/	/	/	/	D3	D2
1	1	/	/	/	/	/	/	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2

ADCC3

位編號	7	6	5	4	3	2	1	0
R/W	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-	FCLKEN	ADCST_OEN	TRIGSEL[4:0]				

位編號	位符號	說明
7	-	保留位
6	FCLKEN	選擇內部參考電壓時，ADC 轉換的加速使能 0：使用內參的 ADC 可以最快工作在 2MHz 的頻率 1：使用內參的 ADC 可以最快工作在 4MHz 的頻率
5	ADCST_OEN	ADCST 輸出使能位 0：ADCST 信號從 P0.1 腳輸出禁止 1：ADCST 信號從 P0.1 腳輸出使能
4-0	TRIGSEL[4:0]	ADC 觸發信號選擇位 00000：ADC 轉換啟動僅由 ADCST(ADCC0.6)控制 00001：PWM0 上升沿 00010：PWM0 下降沿 00011：PWM0 中點 00100：PWM0 終點 00101：PWM1 上升沿 00110：PWM1 下降沿 00111：PWM1 中點 01000：PWM1 終點 01001：PWM2 上升沿

		<p>01010：PWM2 下降沿 01011：PWM2 中點 01100：PWM2 終點 01101：PWM0 匹配中斷 01110：ADCST 管腳上升沿 01111：ADCST 管腳下降沿 10000：ADCST 管腳雙沿 10001：定時器 5 的 T5 通道發生一次輸入捕獲事件 10010：定時器 5 的輸入捕獲通道 0 發生一次輸入捕獲事件 10011：定時器 5 的輸入捕獲通道 1 發生一次輸入捕獲事件 10100：定時器 5 發生一次比較匹配事件 其他值：保留</p> <p>注意：1、PWM 中點觸發僅適用於中心對齊模式的 PWM 輸出 2、當 ADCST 為 1 時（正在轉換），外部觸發信號不會影響 ADC 直到本次 ADC 轉換結束即 ADCST 被硬體清 0 3、使用 PWMx 終點觸發模式時，ADC 觸發延時計時器寫非 0 值</p>
--	--	--

17.2.3 ADC 觸發延時定時器 ADCDLYH、ADCDLYL

ADCDLYH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-				ADCDLY[11:8]			

位編號	位符號	說明
7-4	-	保留位
3-0	ADCDLY[11:8]	ADC 外部觸發延時啟動定時器的高 4 位

ADCDLYL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	ADCDLY[7:0]							

位編號	位符號	說明
7-0	ADCDLY[7:0]	ADC 外部觸發延時啟動定時器的低 8 位，用於在外部觸發啟動 ADC 之前插入一段延時，在延時計時結束時開始 ADC 轉換 延時時間=ADCDLY[11:0]* ADC 時鐘

17.2.4 ADC 模擬看門狗控制寄存器 AWDCON

AWDCON

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-			CONT	AWDIF	AWDIE	AWDMOD	AWDEN

位編號	位符號	說明
7-5	-	保留位
4	CONT	ADC 連續轉換使能 通過 ADCC1 配置 ADC 的通道，配置 CONT=1，第一次 ADC 轉換需要軟體啟動，ADC 完成後會將 ADCIF 置位，軟體通過查詢或中斷讀取結果，同時清零 ADCIF，硬體自動啟動下一次的轉換，直到轉換次數到了使用者配置的寄存器或使用者清零 CONT 或關閉 ADCEN
3	AWDIF	類比看門狗標誌位 該位由硬體根據 AWDMOD 位來設置，由軟體清除 0：沒有發生模擬看門狗事件 1：發生模擬看門狗事件
2	AWDIE	模擬看門狗中斷使能位 該位由軟體設置和清除，用於禁止或允許模擬看門狗。 0：禁止模擬看門狗中斷 1：允許模擬看門狗中斷
1	AWDMOD	類比看門狗模式選擇位 0：如果被 ADC 轉換的類比電壓低於低閾值或高於高閾值，AWDIF 置位 1：如果被 ADC 轉換的類比電壓高於低閾值且低於高閾值，AWDIF 置位
0	AWDEN	AWDEN：在 ADC 通道上開啟模擬看門狗 該位由軟體設置和清除。 0：禁用模擬看門狗 1：使用模擬看門狗

17.2.5 ADC 高閾值比較寄存器 ADC_HTRH、ADC_HTRL

ADC_HTRH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-				HTR[11:8]			

位編號	位符號	說明
7-4	-	保留位
3-0	HTR[11:8]	ADC 高閾值比較寄存器高 4 位

ADC_HTRL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	HTR[7:0]							

位編號	位符號	說明
7-0	HTR[7:0]	ADC 高閾值比較寄存器低 8 位

17.2.6 ADC 低閾值比較寄存器 ADC_LTRH、ADC_LTRL

ADC_LTRH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	-				LTR[11:8]			

位編號	位符號	說明
7-4	-	保留位
3-0	LTR[11:8]	ADC 低閾值比較寄存器高 4 位

ADC_LTRL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	LTR[7:0]							

位編號	位符號	說明
7-0	LTR[7:0]	ADC 低閾值比較寄存器低 8 位

17.2.7 ADC 連續轉換次數寄存器 ADCCONTV

ADCCONTV

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	CONTV							

位編號	位符號	說明
7-0	CONTV	ADC 連續轉換次數 當配置為 0 時，為一直連續轉換模式，只要不關閉 CONT 和 ADCEN

17.2.8 ADC 連續轉換間隔寄存器 ADCGAPV

ADCGAPV

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	GAPV							

位編號	位符號	說明
7-0	GAPV	ADC 連續轉換間隔配置值 當間隔配置為 0 時，ADC 連續轉換次數到了，會置位 ADCIF，然後硬體會自動進行下一次連續轉換。 當間隔配置的值是非 0 時，ADC 連續轉換次數到了，會置位 ADCIF，然後 ADC 轉換不再進行，等待軟體開啟下一次轉換。

17.2.9 ADC 轉換結果寄存器 SCRHX、SCRLX(x=0...7)

位編號	位符號	說明
7-0	SCRHX[7:0]	檢測数据高8位
7-0	SCRLX[7:0]	檢測数据低8位

注：ADC 只使用 12/10 位，也受数据對齊方向控制位控制。

當連續轉換時，可以存放 8 個轉換後的值，第一個轉換的值同時存放在 SCRHX、SCRLX 和 ADCRL、ADCRH 中。

當不使能連續轉換時，SCRHX、SCRLX(x=1...7)可以當 RAM 使用，一共有 14 位組。

17.2.10 ADC 轉換結果寄存器 ADCRL、ADCRH

ADCRL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	ADCRL[7:0]							

ADCRH

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	ADCRH[7:0]							

位編號	位符號	說明
7-0	ADCRH[7:0]	ALIGN = 0 時 ADCRH[7:0]為 ADC 轉換的高 8 位，ADCRL[3:0]為 ADC 轉換的低 4/2 位
7-0	ADCRL[7:0]	ALIGN = 1 時 ADCRH[3:0]為 ADC 轉換的高 4/2 位，ADCRL[7:0]為 ADC 轉換的低 8 位

啟動 ADC 轉換步驟：

- (1) 使能 ADC 模塊；
- (2) 選擇類比輸入通道、參考電壓、轉換時鐘、轉換結果對齊方式等；
- (3) ADCST 置 1 開始 ADC 轉換；
- (4) 等待 ADCST = 0 或者 ADCIF = 1，如果 ADC 中斷使能，則 ADC 中斷將會產生，使用者需要軟體清零 ADCIF；
- (5) 從 ADCRH/ADCRL 獲得轉換数据；
- (6) 重複步驟 3-5 開始另一次轉換。

18 低電壓檢測/比較器

18.1 低電壓檢測/比較器特性

- 支持內部 VDD 多檔位電壓檢測，並且可以產生中斷
- 支援端口電壓檢測，並且可以產生中斷或復位
- LVD 檔位：4.2V/3.9V/3.6V/3.0V/2.6V/2.4V/2.0V/1.9V
- 支援比較器功能

內部電壓檢測和 BOR 一樣，也是檢測 VDD 電壓，但獨立於 BOR，因此可以檢測比 BOR 設定電壓更高的各檔檢測電壓點，可通過寄存器設定其檢測電壓點、其是否工作、其是否允許中斷，方便客戶需求。

LVD 電壓檢測電路有一定的遲滯特性，遲滯電壓為 0.1V 左右。即當待檢測電壓下降到所選 LVD 電壓檔位時 LVD 會產生中斷請求或重定，而待檢測電壓需要上升到 LVD 檔位電壓+0.1V 時 LVD 中斷請求或復位才會解除。

LVD 檢測端口 P4.2 引腳上的電壓，當低於電壓檢測電壓點 1.2V 時，置相應標誌，若中斷允許，則可產生中斷請求；若中斷不允許，端口電壓檢測將產生重定。端口電壓檢測產生的有效中斷和重定可以將晶片從 PD 模式和 IDLE 模式喚醒。

LVD 檢測 VDD 電壓時，不能產生重定，可通過有效中斷將晶片從 PD 模式和 IDLE 模式喚醒。

LVD 中斷不能將晶片從掉電模式喚醒，但中斷可以喚醒 IDLE 模式。

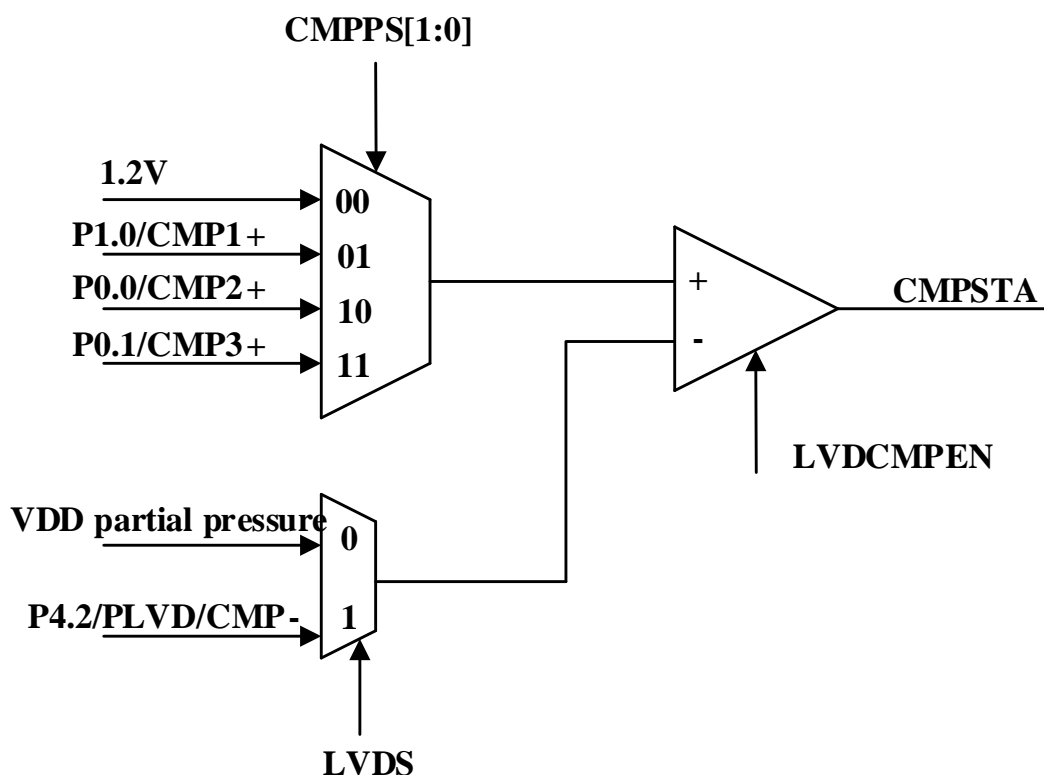


Figure 18-1 LVD/比較器框圖

18.2 低電壓檢測/比較器相關寄存器

18.2.1 LVD 控制寄存器 LVDC

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	LVDCMPEN	LVDS	LVDIE	-	LVDF	LVDV		

位編號	位符號	說明
7	LVDCMPEN	LVD/比較器使能位 0：禁止 LVD/比較器 1：允許 LVD/比較器，掉電模式下不會自動關閉
6	LVDS	LVD 檢測選擇位 0：檢測 VDD 電壓 1：檢測 P4.2 端口電壓（1.2V，±5%）
5	LVDIE	LVD 中斷允許位 0：禁止 LVD 中斷 1：允許 LVD 中斷 註：禁止時，只要允許檢測，LVDF 也可被置 1，但即使此時 EA 被置 1，也不會產生中斷請求。 當 LVDS 為 1，檢測 P4.2 端口電壓時： LVDIE=0：端口電壓檢測復位 LVDIE=1：端口電壓檢測中斷
4	-	保留位
3	LVDF	低電壓檢測標誌位 0：必須軟件清 0 1：VDD 電壓或端口電壓低於檢測選擇電壓時，硬件置 1，也做中斷請求。 註意：VDD 電壓低於檢測電壓時間大於 LVDDBC 寄存器設置的消抖時間後 才會置 LVDF，高於檢測電壓時，不會自動清除該位，必須軟件清除，只有在 VDD 電壓持續高於檢測電壓時，軟件清除才能起作用，如果 VDD 電壓持續持續低於檢測電壓，軟件是無法清除 LVDF 的。
2-0	LVDV[2:0]	VDD 電壓檢測電壓點選擇位 000：1.9V 001：2.0V 010：2.4V 011：2.6V 100：3.0V 101：3.6V 110：3.9V 111：4.2V 註：LVD 檢測電壓設置在 BOR 電壓之上才有意義。

18.2.2 比較功能控制寄存器 LVDCMP

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R/W	R	R/W	R/W	R/W	R/W
復位值	0	0	1	0	0	0	0	0
位符號	-	-	DBEN	CMPSTA	CMPIM[1:0]		CMPPS[1:0]	

位編號	位符號	說明
7-6	-	保留位
5	DBEN	<p>消抖使能</p> <p>0：不消抖</p> <p>1：消抖</p> <p>注意：</p> <p>1. LVD 和 CMP 都適用；</p> <p>2. 掉電模式和空閒模式下自動不消抖，退出掉電模式和空閒模式有 DBEN 來控制是否消抖</p>
4	CMPSTA	<p>比較器輸出狀態</p> <p>0：比較器正端電壓小於負端電壓</p> <p>1：比較器正端電壓大於負端電壓</p>
3-2	CMPIM[1:0]	<p>當 CMPPS[1:0]不選擇 00 時，需要配置這個寄存器：</p> <p>00：不置位 LVDF</p> <p>01：CMP+從小於 CMP-到大於 CMP-後會置位 LVDF；</p> <p>10：CMP+從大於 CMP-到小於 CMP-後會置位 LVDF；</p> <p>11：CMP+從小於 CMP-到大於 CMP-或 CMP+從大於 CMP-到小於 CMP-都置位 LVDF</p> <p>當作為 PWM FLT 來源時，需要配置此寄存器為 01 或 10；</p> <p>01：CMP+的電壓大於 CMP-的電壓，會產生一個 PWM FLT 高的標誌；</p> <p>10：CMP+的電壓小於 CMP-的電壓，會產生一個 PWM FLT 高的標誌；</p>
1-0	CMPPS[1:0]	<p>比較器正端選擇位</p> <p>00：1.2V</p> <p>01：CMP1 管腳為比較器的正端輸入</p> <p>10：CMP2 管腳為比較器的正端輸入</p> <p>11：CMP3 管腳為比較器的正端輸入</p>

18.2.3 去抖控制寄存器 LVDDBC

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	LVDDBC[7:0]							

位編號	位符號	說明
7-0	LVDDBC[7:0]	LVD 消抖控制位 消抖時間 = LVDDBC[7:0] * 8T _{CPU} + 2T _{CPU}

注意：掉電模式和空閒模式下自動關閉，退出掉電模式和空閒模式又自動打開。

19 軟體LCD

19.1 LCD 特性

- 支持 1/2Bias 和 1/3Bias 的 LCD 點陣
- 驅動能力可配置
- COM 口數量和 SEG 口數量可任意配置
- LCD 控制信號（COM 和 SEG）由軟體程序實現
- 在使能 LCD 驅動操作時，不需要設置端口的模式寄存器

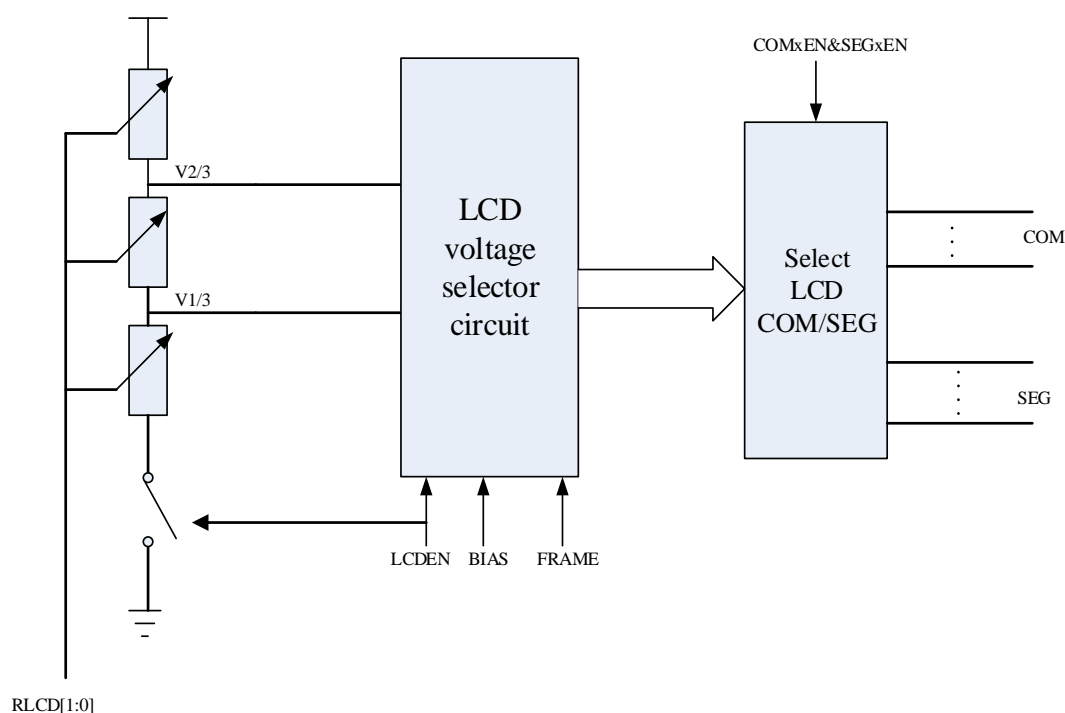


Figure 19-1 LCD 系統框圖

19.2 軟體流程說明

下面以COM[3:0] = P0[3:0]，SEG[7:0] = P1[7:0]為例：

- 1 設置LCD總使能，LCDEN=1，這是總的使能，打開電阻分壓電路；
- 2 設置驅動能力，選擇不同的電阻分壓RLCD[1:0]；
- 3 設置COM口使能控制寄存器或SEG口使能控制寄存器，COM0EN=0x0F，SEG1EN=0xFF，這是具體設置某個IO的狀態，使能LCD的類比頻道；
- 4 設定Frame0（FRAME=0），用於確定點亮和非點亮電平；
- 5 設置定時開始，設置COM端口數據寄存器P0=0x01，設置SEG數據寄存器P1=0xFF，等待定時結束；
- 6 設置定時開始，設置COM端口數據寄存器P0=0x02，設置SEG數據寄存器P1=0xFF，等待定時結束；

- 7 設置定時開始，設置COM端口数据寄存器P0=0x04，設置SEG数据寄存器P1=0xXX，等待定時結束；
- 8 設置定時開始，設置COM端口数据寄存器P0=0x08，設置SEG数据寄存器P1=0xXX，等待定時結束；
- 9 設定Frame1（FRAME=1），用於確定點亮和非點亮電平；
- 10設置定時開始，設置COM端口数据寄存器P0=0x01，設置SEG数据寄存器P1=0xXX，等待定時結束；
- 11設置定時開始，設置COM端口数据寄存器P0=0x02，設置SEG数据寄存器P1=0xXX，等待定時結束；
- 12設置定時開始，設置COM端口数据寄存器P0=0x04，設置SEG数据寄存器P1=0xXX，等待定時結束；
- 13設置定時開始，設置COM端口数据寄存器P0=0x08，設置SEG数据寄存器P1=0xXX，等待定時結束；
- 14 循環 4-13。

19.3 LCD 幀

一個完整的LCD波形週期包含兩個Frame，即Frame0和Frame1。

Frame 0

當要輸出Frame0的波形，需將LCDCON寄存器中FRAME設為0。

在Frame0中，COM信號輸出可以是VDD，或是VBIAS=1/3VDD（1/2VDD）；

在Frame0中，SEG信號輸出可以是GND，或是VBIAS=2/3VDD（1/2VDD）。

Frame 1

當要輸出Frame1的波形，需將LCDCON寄存器中FRAME設為1。

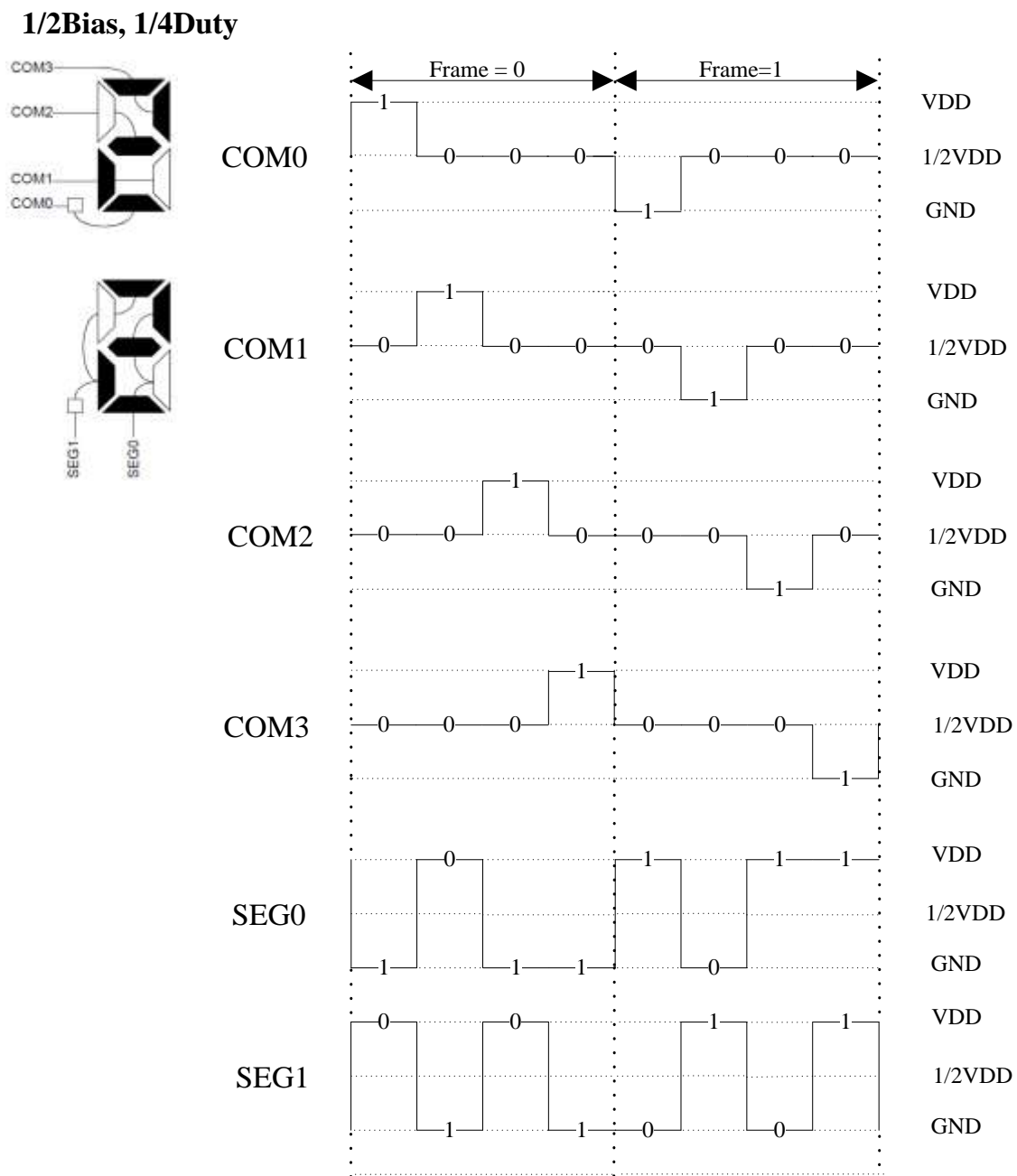
在Frame1中，COM信號輸出可以是GND，或是VBIAS=2/3VDD（1/2VDD）；

在Frame1中，SEG信號輸出可以是VDD，或是VBIAS=1/3VDD（1/2VDD）。

通過軟體設定FRAME位及相應的I/O数据寄存器來決定COM口目前輸出的是VDD，GND或VBIAS。

通過軟體設定FRAME位及相應的I/O数据寄存器來決定SEG口目前輸出是VDD，GND或VBIAS（在1/2bias時，SEG只輸出VDD或GND）。

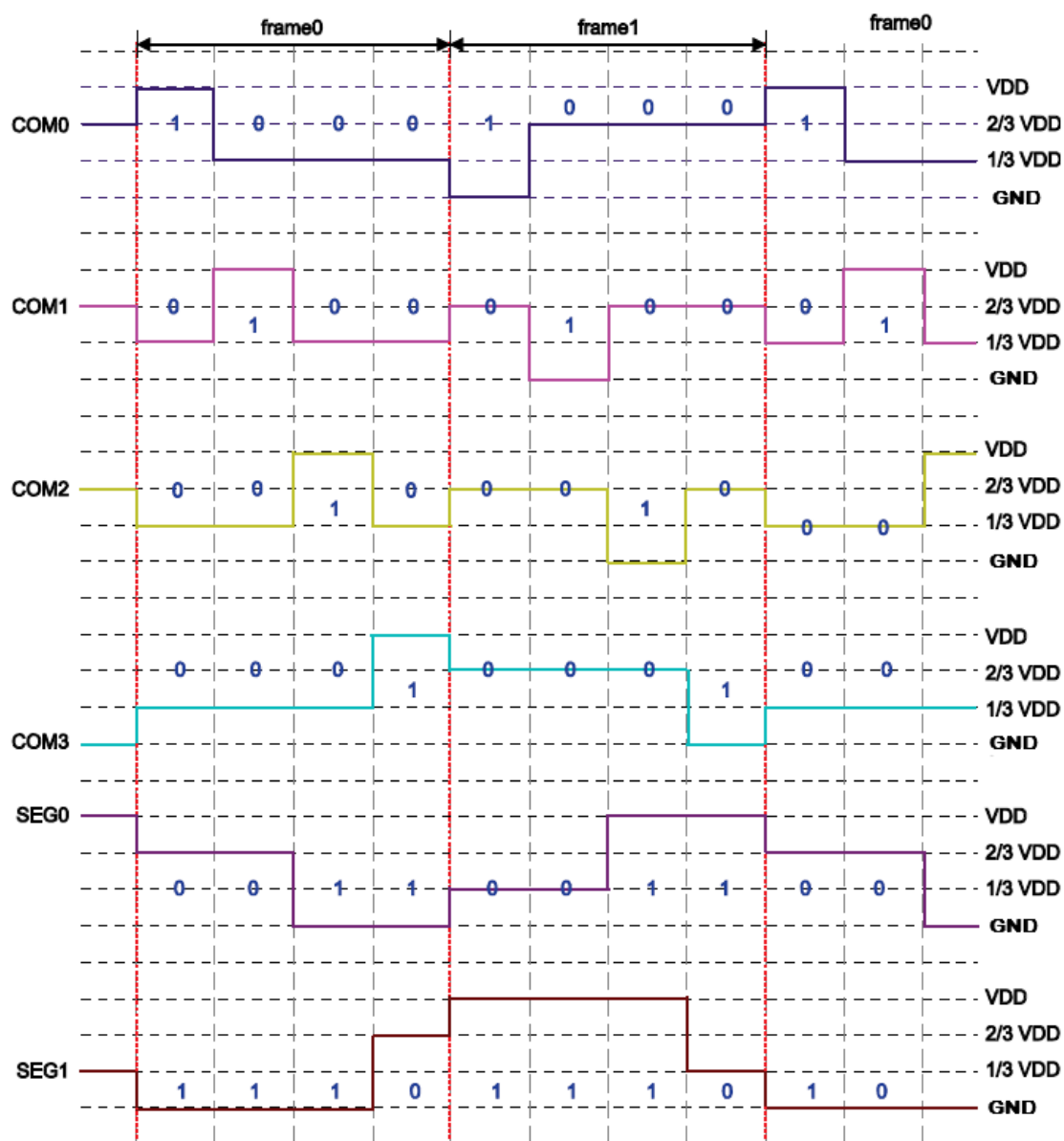
下面的波形圖顯示了一個利用應用程序產生的典型1/2Bias LCD波形。其中寫“1”代表點亮LCD。
COMn和SEGm引腳上所產生的COM和SEG信號極性（0或1）通過相應的端口数据寄存器位來產生。



注：圖形中的邏輯值為 COM 或 SEG 對應端口数据寄存器的位值。

Figure 19-2 1/2bias LCD 波形圖

下面的波形圖顯示了一個利用應用程序產生的典型1/3Bias LCD波形。其中寫“1”代表點亮LCD。COMn和SEGm引腳上所產生的COM和SEG信號極性（0或1）通過相應的端口数据寄存器位來產生。



注：圖形中的邏輯值為 COM 或 SEG 對應端口数据寄存器的位值。

Figure 19-3 1/3bias LCD 波形圖

19.4 LCD 相關寄存器

19.4.1 LCD 控制寄存器 LCDCON

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R	R	R
復位值	0	0	0	0	0	0	0	0
位符號	LCDEN	RLCD1	RLCD0	FRAME	BIAS	-		

位編號	位符號	說明
7	LCDEN	軟體 LCD 使能控制位 0：禁止 1：使能
6-5	RLCD[1:0]	軟體 LCD 電阻選擇位 00：600kΩ 01：300kΩ 10：100kΩ 11：50kΩ
4	FRAME	Frame0 或 Frame1 輸出使能位 0: Frame0 1: Frame1
3	BIAS	LCD 偏壓選擇位 0:1/2bias 1:1/3bias
2-0	-	保留

19.4.2 COM 口使能控制寄存器 COMP0EN-COMP5EN

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	COMPxENy[7:0]							

位編號	位符號	說明
7-0	COMPxENy	軟體 LCD COM 功能使能位 0：禁止，普通 IO 1：使能 注：x = 0~5 y = 0-7

注：COMPxENy[7:0]寄存器只可寫

例如：COMP1EN=0x11; //COM 口使能 P14, P10

19.4.3 SEG 口使能控制寄存器 SEGP0EN-SEGP5EN

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	SEGPxENy[7:0]							

位編號	位符號	說明
7-0	SEGPxENy	軟體 LCD SEG 功能使能位 0：禁止，普通 IO 1：使能 注：x = 0~5 y = 0-7

注：SEGPxENy[7:0]寄存器只可寫

例如：SEGP1EN=0x11; //SEG 口使能 P14, P10

20 循環冗餘校驗CRC

20.1 CRC 特性

- 16 位 CRC
- CRC 生成校驗遵從 CRC-CCITT 多項式，即 0x1021
- 初值可設為 0x0000 或 0xFFFF
- 計算與結果共用同一寄存器

每一次寫入數據寄存器CRCL，其計算結果是前一次CRC計算結果和新計算結果的組合。

每一次讀出數據寄存器[CRCH:CRCL]，其值都為最後的CRC計算結果。

可通過設置寄存器 CRCC 的 CRCRSV 位來選擇計算初值，但不會影響之前的 CRC 計算數據，只有置寄存器 CRCC 的 CRCRST 位後，才會復位 CRC 計算器，後寫入的數據將以新的初值計算 CRC 結果。

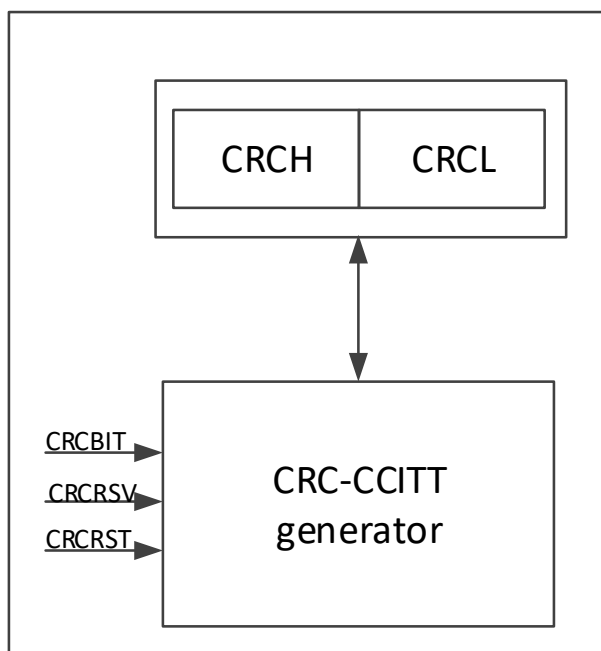


Figure 20-1 CRC 功能框圖

20.2 CRC 相關寄存器

20.2.1 CRC 控制寄存器 CRCC

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R/W	R/W	W
復位值	0	0	0	0	0	0	0	0
位符號	-					CRCBIT	CRCRSV	CRCRST

位編號	位符號	說明
7-3	-	保留位（讀為 0，寫無效）
2	CRCBIT	CRC BIT 翻轉控制位 0：MSB first 1：LSB first
1	CRCRSV	CRC 復位初值選擇位 0：復位初值為 0x0000 1：復位初值為 0xFFFF
0	CRCRST	CRC 計算器復位控制位 置 1 復位 CRC 計算器，硬體自動清 0

20.2.2 CRC 數據寄存器 CRCL、CRCH

CRCL

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	CRCL[7:0]							

位編號	位符號	說明
7-0	CRCL[7:0]	寫入數據時為 CRC 計算器的輸入數據 讀出數據時為 CRC 計算結果的低位組 注：寫入數據時，自動啟動 CRC 計算，完後自動關閉。

CRCH

位編號	7	6	5	4	3	2	1	0
R/W	R	R	R	R	R	R	R	R
復位值	0	0	0	0	0	0	0	0
位符號	CRCH[7:0]							

位編號	位符號	說明
7-0	CRCH[7:0]	對該寄存器寫入數據無效 讀出數據時為 CRC 計算結果的高位組

注：每一次寫入待計算數據，其計算結果是由與前一次計算結果共同生成。

21 乘除法器MCLDIV

21.1 MCLDIV 乘除法器特性

- 16/16 位硬體除法器、16*16 位硬體乘法器、32/16 位硬體除法器
- 32bit/16bit 最多 20 個 CPU 週期
- 16bit*16bit 最多 13 個 CPU 週期
- 16bit/16bit 最多 12 個 CPU 週期

21.2 MCLDIV 相關寄存器

21.2.1 MCLDIV 控制寄存器 MCLDIVC

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R	R	R	R	R
復位值	0	0	0	0	0	0	0	0
位符號	OPERS	MD[6:5]		MDEF	MDOV	-	-	-

位編號	位符號	說明
7	OPERS	運算啟動標誌位 0：運算未啟動或已結束 1：啟動運算，運算過程中標誌位為 1，運算完成後標誌位由硬體清 0
6-5	MD[6:5]	乘除法選擇寄存器 00：16*16 乘法運算 01：32/16 除法運算 10：16/16 除法運算 11：保留
4	MDEF	計算過程中讀寫 MCLDIV0- MCLDIV5 MDEF 會置 1，但不會對計算結果造成影響，硬體自動清 0
3	MDOV	16*16 乘積超過 16 位（不影響計算結果）或除數為 0 時 MDOV 會置 1，計算結束後自動清 0
2-0	-	保留

21.2.2 MCLDIV 操作/結果寄存器 MCLDIVAx (x=0~5)

MCLDIVA0

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	MCLDIVA0[7:0]							

位編號	位符號	說明
7-0	MCLDIVA0[7:0]	被乘數 L8/被除數 LL8/乘積 LL8/商 LL8

MCLDIVA1

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	MCLDIVA1[7:0]							

位編號	位符號	說明
7-0	MCLDIVA1[7:0]	被乘數 H8/被除數 LH8/乘積 LH8/商 LH8

MCLDIVA2

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	MCLDIVA2[7:0]							

位編號	位符號	說明
7-0	MCLDIVA2[7:0]	被除數 HL8/乘積 HL8/商 HL8

MCLDIVA3

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	MCLDIVA3[7:0]							

位編號	位符號	說明
7-0	MCLDIVA3[7:0]	被除數 HH8/乘積 HH8/商 HH8

MCLDIVA4

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	MCLDIVA4[7:0]							

位編號	位符號	說明
7-0	MCLDIVA4[7:0]	乘數 L8/除數 L8/餘數 L8

MCLDIVA5

位編號	7	6	5	4	3	2	1	0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
復位值	0	0	0	0	0	0	0	0
位符號	MCLDIVA5[7:0]							

位編號	位符號	說明
7-0	MCLDIVA5[7:0]	乘數 H8/除數 H8/餘數 H8

16*16bit 乘法運算時的寫入讀取如下

位組 運算數	位組 3	位組 2	位組 1	位組 0
被乘數 16bit	-	-	MCLDIVA1	MCLDIVA0
乘數 16bit	-	-	MCLDIVA5	MCLDIVA4
乘積 32bit	MCLDIVA3	MCLDIVA2	MCLDIVA1	MCLDIVA0

16/16bit 除法運算時的寫入讀取如下

位組 運算數	位組 3	位組 2	位組 1	位組 0
被除數 16bit	-	-	MCLDIVA1	MCLDIVA0
除數 16bit	-	-	MCLDIVA5	MCLDIVA4
商 16bit			MCLDIVA1	MCLDIVA0
餘數 16bit	-	-	MCLDIVA5	MCLDIVA4

32/16bit 除法運算時的寫入讀取如下

位組 運算數	位組 3	位組 2	位組 1	位組 0
被除數 32bit	MCLDIVA3	MCLDIVA2	MCLDIVA1	MCLDIVA0
除數 16bit	-	-	MCLDIVA5	MCLDIVA4
商 16bit	MCLDIVA3	MCLDIVA2	MCLDIVA1	MCLDIVA0
餘數 16bit	-	-	MCLDIVA5	MCLDIVA4

22 代碼選項

1. 外部復位使能

0：P4.7 為外部復位引腳（默認）。該口作為外部復位引腳時，無法作為普通 I/O 使用

1：P4.7 為普通 IO 引腳

2. 外部復位電平選擇

0：高電平復位（默認）

1：低電平復位

3. 外部晶振選擇

0：低頻晶振 32.768KHz（默認）

1：高頻晶振

4. 第二重定向量配置

使用者可以通過此選擇來配置自訂啟動代碼的首位址，配置值必須以 1K 位組為單位，即第二重定向量位址的最低 10 位必須為全零，默認不使能第二復位向量。

23 指令表

助記符		指令說明	位組	週期	代碼
數據傳遞類指令					
MOV	A, Rn	寄存器送到累加器	1	1	0xE8-0xEF
MOV	A, direct	直接位址數據送到累加器	2	2	0xE5
MOV	A, @Ri	間接 RAM 數據送到累加器	1	2	0xE6-0xE7
MOV	A, #data	立即數送到累加器	2	2	0x74
MOV	Rn, A	累加器送到寄存器	1	1	0xF8-0xFF
MOV	Rn, direct	直接位址數據送到寄存器	2	2	0xA8-0xAF
MOV	Rn, #data	立即數送到寄存器	2	2	0x78-0x7F
MOV	direct, Rn	寄存器送到直接位址	2	2	0x88-0x8F
MOV	direct, direct	直接位址數據送到直接位址	3	3	0x85
MOV	direct, A	累加器送到直接地址	2	2	0xF5
MOV	direct, @Ri	間接 RAM 數據送到直接位址	2	2	0x86-0x87
MOV	direct, #data	立即數送到直接地址	3	3	0x75
MOV	@Ri, A	累加器送到間接 RAM	1	1	0xF6-0xF7
MOV	@Ri, direct	直接位址數據送到間接 RAM	2	2	0xA6-0xA7
MOV	@Ri, #data	立即數送到間接 RAM	2	2	0x76-0x77
MOV	DPTR, #data16	16 位立即數載入到數據指針	3	3	0x90
MOVC	A, @A+DPTR	代碼位組送到累加器	1	3	0x93
MOVC	A, @A+PC	代碼位組送到累加器	1	3	0x83
MOVX	A, @Ri	外部 RAM(8 位位址)送到累加器	1	3	0xE2-0xE3
MOVX	A, @DPTR	外部 RAM(16 位位址)送到累加器	1	3	0xE0
MOVX	@Ri, A	累加器送到外部 RAM(8 位位址)	1	3	0xF2-0xF3
MOVX	@DPTR, A	累加器送到外部 RAM(16 位位址)	1	3	0xF0
PUSH	direct	直接位址數據壓入堆疊	2	2	0xC0
POP	direct	直接位址數據彈出堆疊	2	2	0xD0
XCH	A, Rn	寄存器和累加器交換	1	1	0xC8-0xCF

XCH	A, direct	直接位址数据和累加器交換	2	2	0xC5
XCH	A, @Ri	間接 RAM 和累加器交換	1	2	0xC6-0xC7
XCHD	A, @Ri	間接 RAM 和累加器交換低 4 位位組	1	2	0xD6-0xD7
算數運算類指令					
INC	A	累加器加 1	1	1	0x04
INC	Rn	寄存器加 1	1	1	0x08-0x0F
INC	direct	直接位址数据加 1	2	2	0x05
INC	@Ri	間接 RAM 加 1	1	2	0x06-0x07
INC	DPTR	數據指針加 1	1	1	0xA3
DEC	A	累加器減 1	1	1	0x14
DEC	Rn	寄存器減 1	1	1	0x18-0x1F
DEC	direct	直接位址数据減 1	2	2	0x15
DEC	@Ri	間接 RAM 減 1	1	2	0x16-0x17
MUL	AB	累加器和 B 寄存器相乘	1	4	0xA4
DIV	AB	累加器除以 B 寄存器	1	4	0x84
DA	A	累加器十進位調整	1	1	0xD4
ADD	A,Rn	寄存器與累加器求和	1	1	0x28-0x2F
ADD	A,direct	直接位址数据與累加器求和	2	2	0x25
ADD	A,@Ri	間接 RAM 與累加器求和	1	2	0x26-0x27
ADD	A,#data	立即數與累加器求和	2	2	0x24
ADDC	A,Rn	寄存器與累加器求和（帶進位）	1	1	0x38-0x3F
ADDC	A,direct	直接位址数据與累加器求和（帶進位）	2	2	0x35
ADDC	A,@Ri	間接 RAM 與累加器求和（帶進位）	1	2	0x36-0x37
ADDC	A,#data	立即數與累加器求和（帶進位）	2	2	0x34
SUBB	A,Rn	累加器減去寄存器（帶借位）	1	1	0x98-0x9F
SUBB	A,direct	累加器減去直接位址数据（帶借位）	2	2	0x95
SUBB	A,@Ri	累加器減去間接 RAM（帶借位）	1	2	0x96-0x97
SUBB	A,#data	累加器減去立即數（帶借位）	2	2	0x94
邏輯運算類指令					

ANL	A,Rn	寄存器“與”到累加器	1	1	0x58-0x5F
ANL	A,direct	直接位址数据“與”到累加器	2	2	0x55
ANL	A,@Ri	間接 RAM “與”到累加器	1	2	0x56-0x57
ANL	A,#data	立即數“與”到累加器	2	2	0x54
ANL	direct,A	累加器“與”到直接地址	2	2	0x52
ANL	direct, #data	立即數“與”到直接地址	3	3	0x53
ORL	A,Rn	寄存器“或”到累加器	1	1	0x48-0x4F
ORL	A,direct	直接位址数据“或”到累加器	2	2	0x45
ORL	A,@Ri	間接 RAM “或”到累加器	1	2	0x46-0x47
ORL	A,#data	立即數“或”到累加器	2	2	0x44
ORL	direct,A	累加器“或”到直接地址	2	2	0x42
ORL	direct, #data	立即數“或”到直接地址	3	3	0x43
XRL	A,Rn	寄存器“異或”到累加器	1	1	0x68-0x6F
XRL	A,direct	直接位址数据“異或”到累加器	2	2	0x65
XRL	A,@Ri	間接 RAM “異或”到累加器	1	2	0x66-0x67
XRL	A,#data	立即數“異或”到累加器	2	2	0x64
XRL	direct,A	累加器“異或”到直接地址	2	2	0x62
XRL	direct, #data	立即數“異或”到直接地址	3	3	0x63
CLR	A	累加器清零	1	1	0xE4
CPL	A	累加器求反	1	1	0xF4
RL	A	累加器循環左移	1	1	0x23
RLC	A	帶進位累加器循環左移	1	1	0x33
RR	A	累加器循環右移	1	1	0x03
RRC	A	帶進位累加器循環右移	1	1	0x13
SWAP	A	累加器高、低 4 位交換	1	1	0xC4
控制轉移類指令					
JMP	@A+DPTR	相對 DPTR 的無條件間接轉移	1	2	0x73
JZ	rel	累加器為 0 則轉移	2	3	0x60
JNZ	rel	累加器為 1 則轉移	2	3	0x70

CJNE	A,direct,rel	比較直接地址和累加器，不相等轉移	3	4	0xB5
CJNE	A,#data,rel	比較立即數和累加器，不相等轉移	3	4	0xB4
CJNE	Rn,#data,rel	比較寄存器和立即數，不相等轉移	2	4	0xB8-0xBF
CJNE	@Ri,#data,rel	比較立即數和間接 RAM，不相等轉移	3	5	0xB6-0xB7
DJNZ	Rn,rel	寄存器減 1，不為 0 則轉移	2	3	0xD8-0xDF
DJNZ	direct,rel	直接位址数据減 1，不為 0 則轉移	3	4	0xD5
NOP		空操作，用於短暫延時	1	1	0x00
ACALL	add11	絕對調用副程序	2	2	xxx10001b
LCALL	add16	長調用副程序	3	3	0x12
RET		從副程序返回	1	4	0x22
RETI		從中斷服務副程序返回	1	4	0x32
AJMP	add11	無條件絕對轉移	2	2	xxx00001b
LJMP	add16	無條件長轉移	3	3	0x02
SJMP	rel	無條件相對轉移	2	3	0x80
布林指令					
CLR	C	清零進位位	1	1	0xC3
CLR	bit	清零直接定址位	2	2	0xC2
SETB	C	置位進位位	1	1	0xD3
SETB	bit	置位直接定址位	2	2	0xD2
CPL	C	取反進位位	1	1	0xB3
CPL	bit	取反直接定址位	2	2	0xB2
ANL	C,bit	直接定址位“與”到進位位	2	2	0x82
ANL	C , /bit	直接定址位的反碼“與”到進位位	2	2	0xB0
ORL	C,bit	直接定址位“或”到進位位	2	2	0x72
ORL	C , /bit	直接定址位的反碼“或”到進位位	2	2	0xA0
MOV	C,bit	直接定址位送到進位位	2	2	0xA2
MOV	bit, C	進位位送到直接定址	2	2	0x92
JC	rel	如果進位位為 1 則轉移	2	3	0x40
JNC	rel	如果進位位為 0 則轉移	2	3	0x50

JB	bit , rel	如果直接定址位為 1 則轉移	3	4	0x20
JNB	bit , rel	如果直接定址位為 0 則轉移	3	4	0x30
JBC	bit , rel	直接定址位為 1 則轉移並清除該位	3	4	0x10

24 電氣特性

24.1 極限參數

參數	符號	最小值	典型值	最大值	單位
直流供電電壓	VDD	-0.3	-	+6.0	V
輸入/輸出電壓	V _I /V _O	GND-0.3	-	VDD+0.3	V
工作環境溫度	T _{OTG}	-40	-	+105	°C
存儲溫度	T _{STG}	-55	-	+125	°C

注：(1) 流過 VDD 的最大電流值在 5.0V，25°C 下須小於 100mA。

(2) 流過 GND 的最大電流值在 5.0V，25°C 下須小於 150mA。

24.2 DC 特性

參數	符號	條件 (VDD=5V)	最小值	典型值	最大值	單位
工作電壓	VDD	F _{CPU} =16MHz 或 32KHz	2.0	5.0	5.5	V
工作電流	I _{OP1}	F _{CPU} =16MHz，無負載，無浮動輸入管腳，執行 NOP 指令，其它模塊關閉	-	3.9	-	mA
		F _{CPU} =8MHz，無負載，無浮動輸入管腳，執行 NOP 指令，其它模塊關閉	-	2.4	-	
		F _{CPU} =4MHz，無負載，無浮動輸入管腳，執行 NOP 指令，其它模塊關閉	-	1.6	-	
		F _{CPU} =2MHz，無負載，無浮動輸入管腳，執行 NOP 指令，其它模塊關閉	-	1.2	-	
		F _{CPU} =1MHz，無負載，無浮動輸入管腳，執行 NOP 指令，其它模塊關閉	-	1.0	-	
		F _{CPU} =500KHz，無負載，無浮動輸入管腳，執行 NOP 指令，其它模塊關閉	-	0.9	-	
		F _{CPU} =125KHz，無負載，無浮動輸入管腳，執行 NOP 指令，其它模塊關閉	-	0.8	-	
	I _{OP2}	F _{CPU} =32KHz，無負載，無浮動輸入管腳，執行 NOP 指令，其它模塊關閉	-	72	-	uA
	I _{ID1}	F _{per} =16MHz，無負載，無浮動輸入管腳，其它模塊關閉	-	3.9	-	mA
	I _{ID2}	F _{per} =32KHz，無負載，無浮動輸入管腳，其它模塊關閉	-	72	-	uA
	I _{PD}	進入掉電模式，無負載，無浮動輸入管腳，所有模塊關閉	-	5.9	-	μA
	I _{IDLE1}	F _{per} =16MHz，進入空閒模式，無負載，無浮動輸入管腳，所有模塊關閉	-	1.4	-	mA

	I _{IDLE2}	F _{per} =8MHz，進入空閒模式，無負載， 無浮動輸入管腳，所有模塊關閉	-	1.1	-	mA
	I _{IDLE3}	F _{per} =4MHz，進入空閒模式，無負載， 無浮動輸入管腳，所有模塊關閉	-	1.0	-	mA
	I _{IDLE4}	F _{per} =2MHz，進入空閒模式，無負載， 無浮動輸入管腳，所有模塊關閉	-	0.9	-	mA
	I _{IDLE5}	F _{per} =1MHz，進入空閒模式，無負載， 無浮動輸入管腳，所有模塊關閉	-	0.8	-	mA
	I _{IDLE6}	F _{per} =125KHz，進入空閒模式，無負載， 無浮動輸入管腳，所有模塊關閉	-	0.8	-	mA
WDT 電流	I _{WDT}	VDD = 5V	-	1	-	μA
LVD 電流	I _{LVD}	VDD = 5V	-	0.2	-	
掉電定時中斷喚醒電流	I _{PW}	F _{CPU} =16MHz，關閉 BOR，TIMER3 計數 時鐘源選擇 RC44K，系統進入掉電， TIMER3 定時 1S 中斷喚醒的平均電流	-	13	-	μA
輸入低電壓 1	V _{IL1}	I/O 端口非施密特輸入	GND	-	0.55*VDD	V
輸入高電壓 1	V _{IH1}	I/O 端口非施密特輸入	0.5*VDD	-	VDD	V
輸入低電壓 2	V _{IL2}	I/O 端口施密特輸入	GND	-	0.3*VDD	V
輸入高電壓 2	V _{IH2}	I/O 端口施密特輸入	0.7*VDD	-	VDD	V
輸入漏電流	I _{ILC1}	I/O端口輸入模式，V _{IN} = VDD 或GND	-1	0	1	μA
輸出漏電流	I _{OLC1}	I/O端口輸出模式，V _{OUT} = VDD 或GND	-1	0	1	μA
灌電流	I _{OL1}	V _{out} =0.1VDD (DREN=00)	-	7	-	mA
	I _{OL2}	V _{out} =0.1VDD (DREN=01)	-	14	-	
	I _{OL3}	V _{out} =0.1VDD (DREN=10)	-	28	-	
	I _{OL4}	V _{out} =0.1VDD (DREN=11)	-	70	-	
拉電流	I _{OH1}	V _{out} =0.9VDD (DREN=00)	-	4	-	
	I _{OH2}	V _{out} =0.9VDD (DREN=01)	-	7	-	
	I _{OH3}	V _{out} =0.9VDD (DREN=10)	-	10	-	
	I _{OH4}	V _{out} =0.9VDD (DREN=11)	-	20	-	
上拉電阻	R _{PU1}	普通端口，VIN=GND	-	50	-	kΩ
	R _{PU2}	外部復位端口低有效，VIN=GND	-	50	-	
下拉電阻	R _{PD1}	普通端口，VIN=VDD	-	50	-	
	R _{PD2}	外部復位端口高有效，VIN=GND	-	50	-	
RAM 保持電壓	V _{RAM}	-	-	0.7	-	V

注：除非另外說明，以上数据測試條件均為：VDD=5.0V，GND=0V，25°C。

24.3 AC 特性

參數	符號	條件	最小值	典型值	最大值	單位
內部 RC32M 啟動時間	Tset1	常溫，VDD=5V	-	-	5	μs
內部 RC44K 啟動時間	Tset2	常溫，VDD=5V	-	-	150	μs
外部高頻振盪器 啟動時間	Tset3	16MHz，常溫，VDD=5V	-	200	-	μs
外部高頻振盪器 工作電壓	Vset3	16MHz	2.5	-	5.5	V
外部低頻振盪器 啟動時間	Tset4	常溫，VDD=5V	-	2	-	s
頻率精度	FIRC1	VDD=2V~5.5V, 25°C	32(1-1%)	32	32(1+1%)	MHz
	FIRC2	VDD=5.0V, -20°C ~+85°C	32(1-2%)	32	32(1+2%)	MHz
	FIRC2	VDD=5.0V, -40°C ~+105°C	32(1-3%)	32	32(1+3%)	MHz
	FWRC	-	22	44	66	KHz

24.4 ADC 特性

參數	符號	條件	最小值	典型值	最大值	單位
供電電壓	VAD	-	2.5	5.0	5.5	V
精度	NR	$GND \leq VAIN \leq V_{ref}$	-	10	12	bit
A/D 輸入電壓	VAIN	-	GND	-	Vref	V
A/D 輸入電阻	RAIN	VAIN=5V	2	-	-	MΩ
類比電壓源推薦阻抗	ZAIN	-	-	-	10	kΩ
A/D 轉換電流	IAD	ADC 模塊打開，VDD=5.0V	-	0.6	1	mA
A/D 輸入電流	IADIN	VDD=5.0V	-	-	10	μA
微分非線性誤差	DLE	VDD=5.0V	-	-	±2	LSB
積分非線性誤差	ILE	VDD=5.0V，Vref =2V	-	-	-5~2	LSB
		VDD=5.0V，Vref =3V	-	-	-4~2	
		VDD=5.0V，Vref =4V	-	-	-3~2	
		VDD=5.0V，Vref =VDD	-	-	±2	
		VDD=5.0V，Vref =外參	-	-	±2	
滿刻度誤差	EF	VDD=5.0V	-	-	±5	LSB
偏移量誤差	EZ	VDD=5.0V	-	-	±3	LSB
總絕對誤差	EAD	VDD=5.0V	-	-	±5	LSB
總轉換時間 1	TCON1	VDD=5.0V Vref =2/3/4V	10	-	-	μs
總轉換時間 2	TCON2	VDD=5.0V Vref =VDD	2	-	-	μs
內部參考電壓	VADREF	VDD=5.0V，Vref =2V	2(1-1%)	2	2(1+1%)	V

24.5 FLASH 特性

參數	符號	條件	最小值	典型值	最大值	單位
讀寫測試	N _{ENDUR}	-	100000	-	-	Cycle
數據保存時間	T _{RET}	T=25°C	-	10	-	year
磁區擦除時間	T _{ERASE}	1 個磁區 (128 位組)	-	5	-	ms
位組寫入時間	T _{PROG}	1 個位組, F _{cpu} =16MHz	-	23	-	us
讀取耗電流	I _{DD1}	F _{cpu} =16MHz	-	4	-	mA
寫入耗電流	I _{DD2}	-	-	4	-	mA
擦除耗電流	I _{DD3}	-	-	2	-	mA

注：除非另外說明，以上數據測試條件均為：VDD=5.0V，GND=0V，25°C。

24.6 BOR 檢測電壓特性

參數	符號	條件	最小值	典型值	最大值	單位
BOR 設定電壓 1	VBOR1	BOR 使能，VDD=2V~5.5V	1.7	1.8	1.9	V
BOR 設定電壓 2	VBOR2		1.9	2.0	2.1	V
BOR 設定電壓 3	VBOR3		2.3	2.4	2.5	V
BOR 設定電壓 4	VBOR4		2.5	2.6	2.7	V
BOR 設定電壓 5	VBOR5		2.9	3.0	3.1	V
BOR 設定電壓 6	VBOR6		3.5	3.6	3.7	V
BOR 設定電壓 7	VBOR7		3.8	3.9	4.0	V
BOR 設定電壓 8	VBOR8		4.1	4.2	4.3	V

24.7 LVD 檢測電壓特性

參數	符號	條件	最小值	典型值	最大值	單位
LVD 設定電壓 1	VLVD1	LVD 使能，VDD=2V~5.5V	1.8	1.9	2.0	V
LVD 設定電壓 2	VLVD2		1.9	2.0	2.1	V
LVD 設定電壓 3	VLVD3		2.3	2.4	2.5	V
LVD 設定電壓 4	VLVD4		2.5	2.6	2.7	V
LVD 設定電壓 5	VLVD5		2.9	3.0	3.1	V
LVD 設定電壓 6	VLVD6		3.5	3.6	3.7	V
LVD 設定電壓 7	VLVD7		3.8	3.9	4.0	V
LVD 設定電壓 8	VLVD8		4.1	4.2	4.3	V

24.8 系統下電過程功耗

1、系統關閉 BOR，進入掉電模式

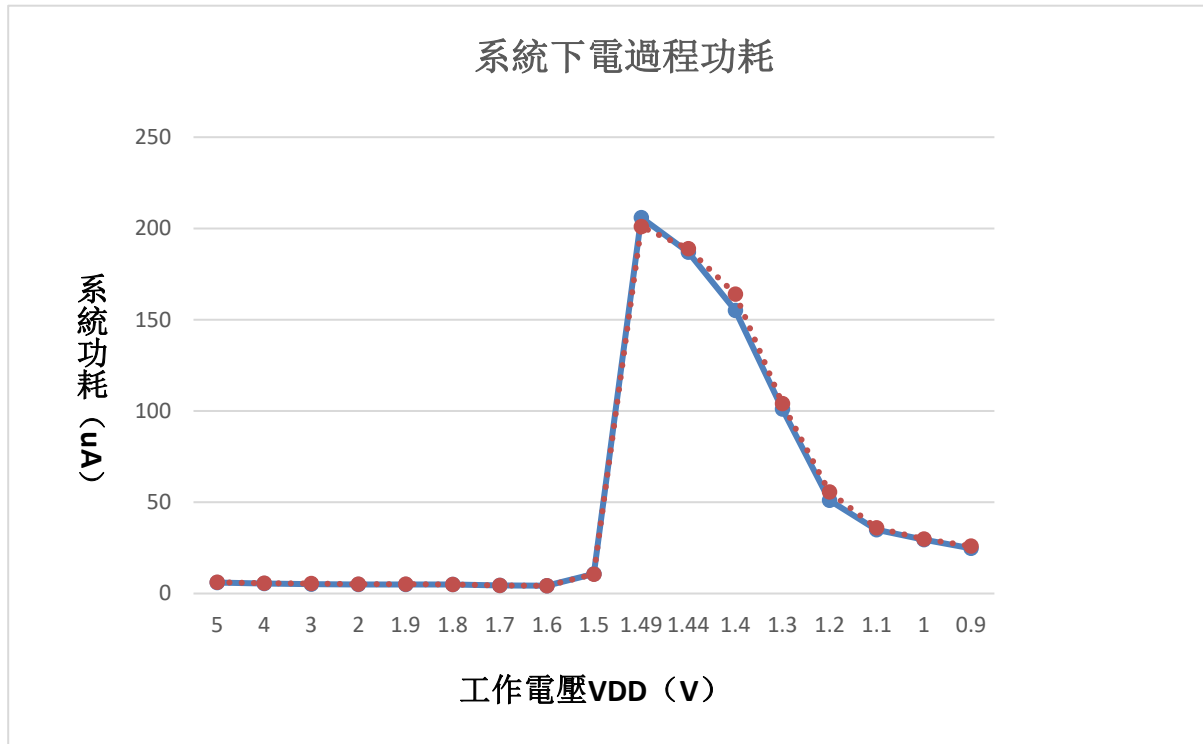


Figure 24-1 系統下電過程功耗

24.9 頻率-溫度特性曲線

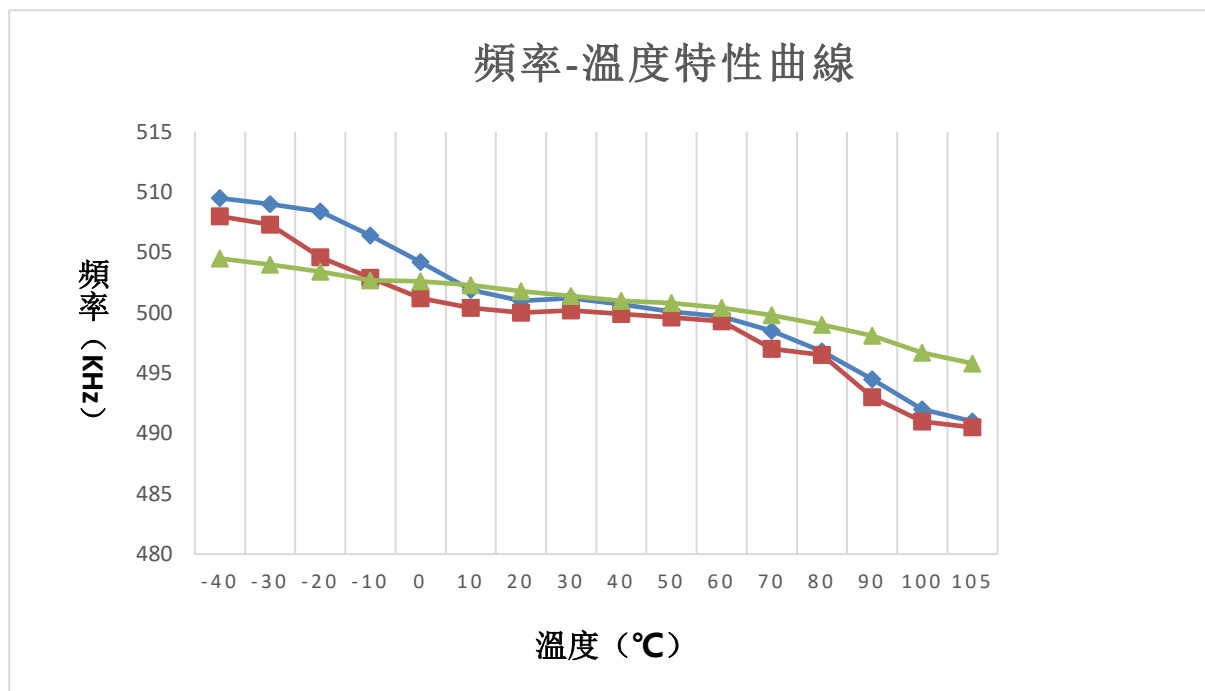


Figure 24-2 內部高頻 RC32M/500 -溫度特性曲線圖

24.10 ADC 內參 2V-溫度特性曲線

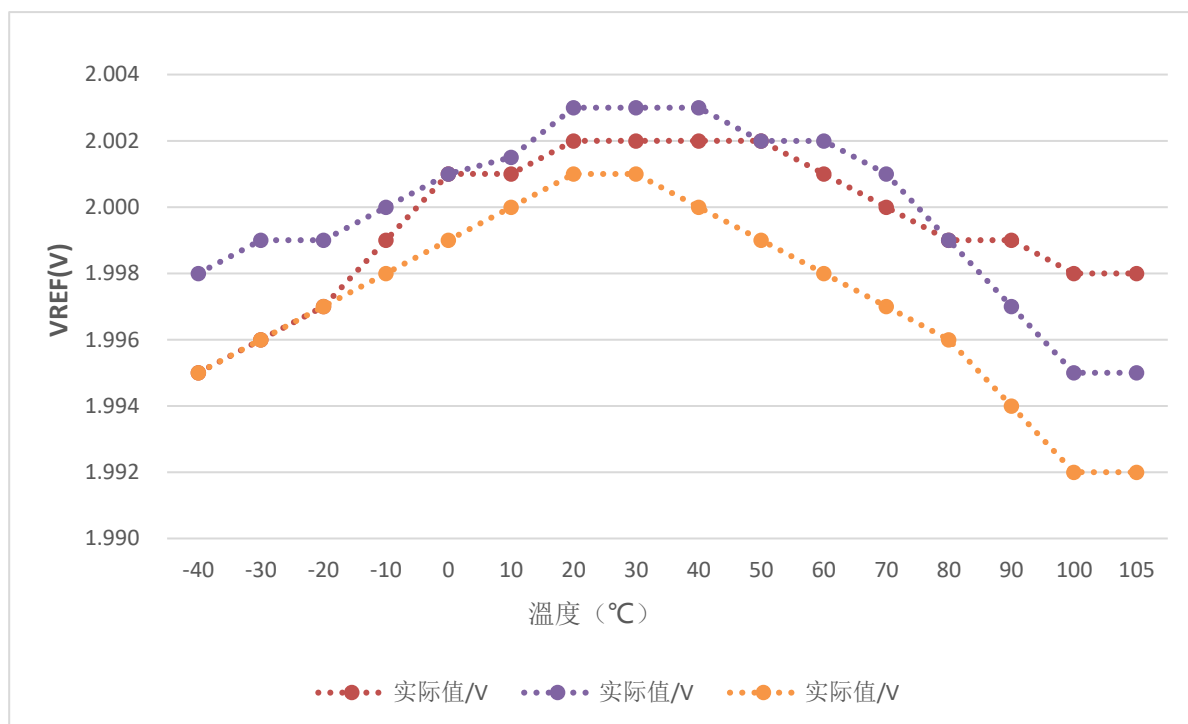


Figure 24-3 内部参考电压 2V – 温度特性曲线图

24.11 其他电气特性

- 1、ESD (HBM) : CLASS 3A ($\geq 8000V$)
- 2、ESD (MM) : CLASS 2 ($\geq 200V$)
- 3、Latch_up : CLASS I (250mA)
- 4、EFT: $\pm 4800V$

25 開發工具

25.1 HC-LINK 模擬工具

HC89S105A 使用 HC-LINK 模擬器進程序的下載和模擬，HC-LINK 通過 JTAG /SWD 接口可以對芯聖所有的增強型 8051 內核單片機實現下載和模擬。關於 HC-LINK 的使用，請參見 HC-LINK 用戶手冊。

- 支持 Keil C51 集成編譯環境（uVision2.34 及以上版本）
- 支持所有的芯聖 8051 晶片
- 可以對 FLASH 進行擦除、程序設計和校驗
- 可以對加密位以及代碼選項進程序設計
- 直接從 USB 供電，不需要外接電源

25.2 HC-PM51 燒錄工具

HC-PM51 燒錄器是芯聖新一代量產燒錄工具，使用 JTAG /SWD 方式燒錄，適用於芯聖 8051 內核系列的 Flash MCU（非固化 ISP）的燒錄。關於 HC-PM51 的使用，請參見 HC-PM51 工具用戶手冊。

- 採用 USB 方式連接
- 支持單路離線燒錄

25.3 ISP 串口燒錄

HC89S105A 系列晶片支援 ISP 串口燒錄的功能，用戶可以使用 HC-LINK 或 HC-PM51 完成 ISP 固件程序的燒錄，詳見相關應用手冊

HC-LINK V4.0 支持 USB 轉串口的功能，配合上位機軟體 HC-ISP，通過串口對固化 ISP 程序的 FLASH 單片機實現一鍵下載的功能，無需冷開機，非常方便使用者程序的下載。關於 HC-ISP 的使用，請參見 HC-ISP 工具使用說明。

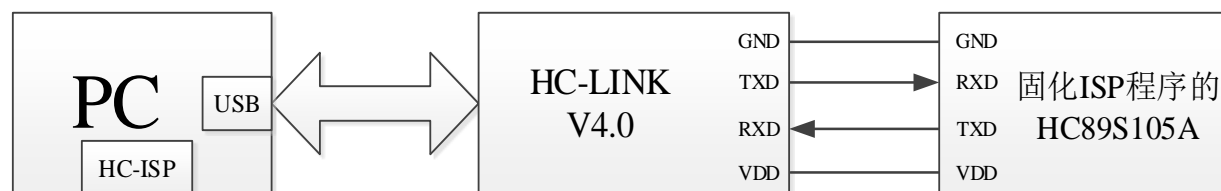


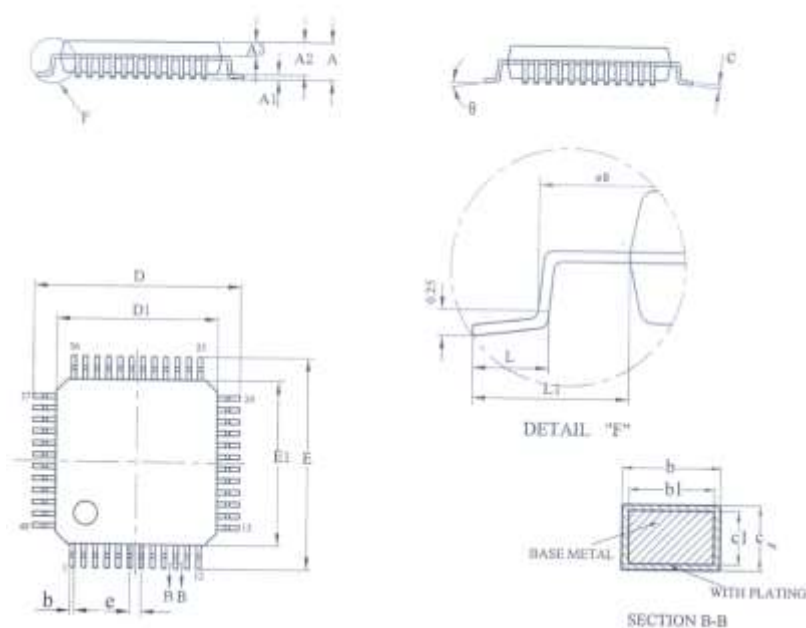
Figure 25-1 ISP 串口燒錄框圖

25.4 軟體下載

直接在瀏覽器位址欄中輸入位址：www.holychip.cn 進行軟體下載。

26 封裝尺寸

26.1 LQFP48



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.19	—	0.27
b1	0.18	0.20	0.23
c	0.13	—	0.18
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	—	8.25
e	0.50BSC		
L	0.45	—	0.75
L1	1.00BSC		
θ	0	—	7°

Figure 26-1 LQFP48 封裝尺寸

26.2 LQFP44

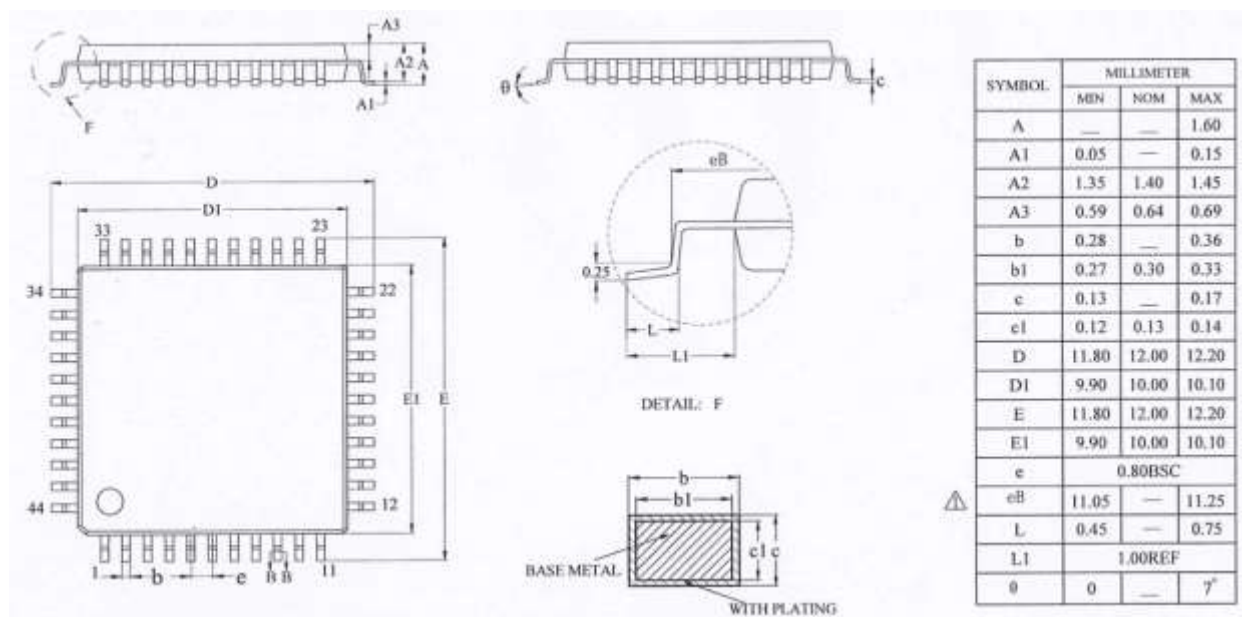


Figure 26-2 LQFP44 封裝尺寸

26.3 LQFP32

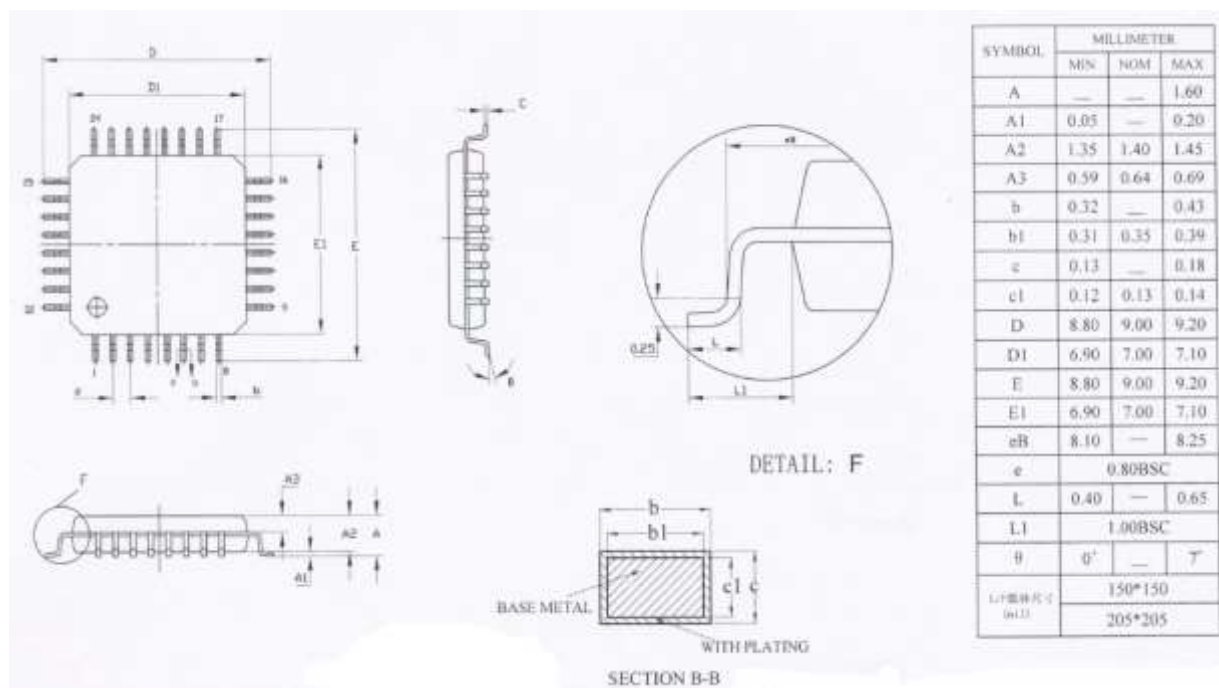


Figure 26-3 LQFP32 封裝尺寸

27 版本記錄

版本	日期	描述
Ver1.00	2021-12-07	第一版
Ver1.01	2022-04-12	修改一些錯誤，完善部分描述
Ver1.02	2022-06-16	修改一些錯誤
Ver1.03	2022-06-28	修改一些錯誤
Ver1.04	2023-02-21	1、完善 ADC 觸發信號選擇位的注意事項 2、增加 COM 和 SEG 口使能控制寄存器使用舉例 3、修改 ADCST 輸出使能位 ADCST 信號輸出腳位錯誤，從 P1.4 腳輸出使能改成 P0.1 腳輸出 4、修改寄存器 LVDC 的低電壓檢測標誌位的注意事項 5、XRAM 從 2K 改為 4K 6、修改復用功能的優先級順序錯誤 7、Latch_up: CLASS I (300mA) 改為 Latch_up: CLASS I (250mA)

HOLYCHIP 公司保留對以下所有產品在可靠性、功能和設計方面的改進作進一步說明的權利。

HOLYCHIP 不承擔由本手冊所涉及的产品或電路的運用和使用所引起的任何責任，HOLYCHIP 的产品不是專門設計來應用於外科植入、生命維持和任何 HOLYCHIP 产品產生的故障會對個體造成傷害甚至死亡的領域。如果將 HOLYCHIP 的产品用於上述領域，即使這些是由 HOLYCHIP 在产品設計和製造上的疏忽引起的，用戶應賠償所有費用、損失、合理的人身傷害或死亡所直接或間接所產生的律師費用，並且用戶保證 HOLYCHIP 及其雇員、子公司、分支機構和銷售商與上述事宜無關。

芯聖電子

2021 年 12 月